

FACULDADE DE ENGENHARIA DA UNIVERSIDADE DO PORTO



Microinversor para Ligação à Rede Elétrica de Painel Fotovoltaico

Nelson Filipe Mendes Fernandes

Mestrado Integrado em Engenharia Eletrotécnica e de Computadores

Orientador: Prof. Dr. António José de Pina Martins

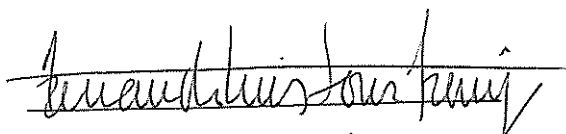
24 de Outubro de 2013

A Dissertação intitulada

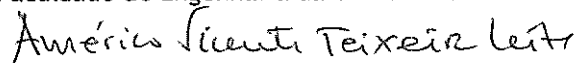
“Microinversor para Ligação à Rede Eléctrica de Pannel Fotovoltaico”

foi aprovada em provas realizadas em 02-10-2013

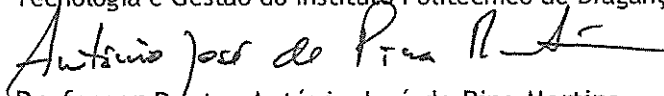
o júri



Presidente Professor Doutor Armando Luís Sousa Araujo
Professor Auxiliar do Departamento de Engenharia Eletrotécnica e de Computadores
da Faculdade de Engenharia da Universidade do Porto

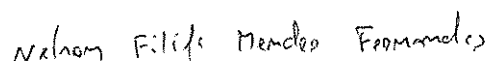


Professor Doutor Américo Vicente Teixeira Leite
Professor Adjunto do Departamento de Eletrotecnia da Escola Superior de
Tecnologia e Gestão do Instituto Politécnico de Bragança



Professor Doutor António José de Pina Martins
Professor Auxiliar do Departamento de Engenharia Eletrotécnica e de Computadores
da Faculdade de Engenharia da Universidade do Porto

O autor declara que a presente dissertação (ou relatório de projeto) é da sua exclusiva autoria e foi escrita sem qualquer apoio externo não explicitamente autorizado. Os resultados, ideias, parágrafos, ou outros extratos tomados de ou inspirados em trabalhos de outros autores, e demais referências bibliográficas usadas, são corretamente citados.



Autor - Nelson Filipe Mendes Fernandes

Resumo

O aumento do consumo mundial de energia, o anunciado esgotamento das reservas petrolíferas e as alterações climáticas que se têm vindo a registar são algumas razões que tornam cada vez mais importante a transição do atual modelo de produção de energia para fontes de energia limpas e sustentáveis. Um dos principais tipos de energia renovável é a fotovoltaica, que converte a energia solar em eletricidade sob a forma de corrente contínua, sendo necessária a sua conversão em corrente alternada de modo a permitir o seu consumo aos utilizadores da rede elétrica. Tal conversão é efetuada através de um conversor DC/AC integrado no sistema fotovoltaico, sendo que a eficiência de conversão e custo de produção são características necessárias que a indústria tem vindo a melhorar de forma a captar um número crescente de utilizadores.

No âmbito desta dissertação, é apresentado o estudo e projeto de um conversor DC/AC monofásico de baixa potência, integrável em sistemas fotovoltaicos na configuração microinversora ligados à rede elétrica. Para tal, foi efetuado o levantamento do estado da arte que apresentou as razões determinantes na escolha da topologia H5 e uma técnica de modulação que apresenta três níveis de tensão de saída. Para que este sistema fotovoltaico possa ser ligado à rede elétrica e cumpra os requisitos normativos, foram estudados métodos de sincronização com a tensão da rede elétrica e controlos lineares de corrente, tendo sido submetidos a simulação, validando os seus conceitos teóricos e que culminaram na utilização de um método de sincronização que se realimenta pela estimação de frequência e na utilização de controlo proporcional-ressonante de corrente. A simulação global do conversor e seus sistemas de controlo nos regimes permanente e dinâmico permitiu caracterizar a sua performance e validar o *software* desenvolvido para a sua implementação prática.

Abstract

The increase in global energy consumption, the announced exhaustion of oil reserves and the climate changes that have been recorded are some of the reasons which make increasingly important the transition from the actual model of energy production to one that uses clean and sustainable energy sources. One of the main types of renewable energies is photovoltaics, which converts solar energy into electricity in the form of direct current, requiring to be converted into alternated current to reach the electrical grid consumers. Such conversion is performed through a DC/AC converter incorporated in the photovoltaic system, being conversion efficiency and production costs necessary characteristics that the industry has been improving in order to gather an increasing number of users.

Within this dissertation, we present the study and design of a low-power single-phase DC/AC converter suited for photovoltaic systems in grid connected microinverter configuration. To achieve this, a study was made of the state of the art presenting the necessary reasons for choosing the H5 topology and a modulation technique with three output voltage levels. In order to this photovoltaic system to be grid connected and comply with regulatory requirements, grid synchronization methods and current linear control have been studied and submitted to simulation, validating their theoretical concepts, ending with the choice of a method composed by Proportional-Resonant current control associated to a grid synchronization technique which feeds itself using grid frequency estimation. The global simulation of the converter and its control systems in steady and dynamic regimes allowed characterize its performance and validate the software developed to conduct experimental tests.

Agradecimentos

Pretendo com esta página transmitir a minha sincera gratidão a todos os que me ajudaram de diferentes maneiras no período em que decorreu este trabalho:

Ao meu orientador, Professor Doutor António José de Pina Martins, pela disponibilidade e apoio demonstrados em todas as fases deste trabalho. O respeito, os conhecimentos partilhados e sobretudo a confiança que me depositou foram um importante estímulo à realização deste trabalho.

À minha família, em especial aos meus pais e avó, por toda a ajuda e compreensão demonstrados durante toda a minha vida académica, proporcionando-me a estabilidade e condições necessárias ao sucesso nos meus estudos.

À minha namorada, por todo o carinho, respeito e compreensão que me demonstrou, em especial nos momentos mais críticos.

Aos meus professores e colegas de trabalho que me acompanharam ao longo do meu percurso académico, prestaram a ajuda nos períodos de maior dificuldade, ajudaram a criar um bom ambiente de trabalho. A sua disponibilidade para a troca de ideias e conhecimentos, proporcionaram o esclarecimento de alguns problemas e foram vitais nos períodos de menor inspiração.

À Faculdade de Engenharia da Universidade do Porto e aos técnicos do Departamento de Engenharia Eletrotécnica e de Computadores, pelas excelentes condições de trabalho e equipamentos.

Aos meus amigos, pela compreensão, apoio e incentivo demonstrados ao longo do trabalho, sobretudo nos períodos de menor motivação, e por me terem escutado sempre que necessitei.

Muito obrigado a todos

Conteúdo

| | | |
|----------|---|-----------|
| 1 | Introdução | 1 |
| 1.1 | Motivação | 1 |
| 1.2 | Objetivos | 2 |
| 1.3 | Estrutura da Dissertação | 2 |
| 2 | Estado da Arte | 5 |
| 2.1 | Sistemas Fotovoltaicos | 5 |
| 2.1.1 | Classificação | 5 |
| 2.1.2 | Normas Aplicáveis | 8 |
| 2.2 | Constituição de um Sistema Fotovoltaico | 10 |
| 2.2.1 | Painel Fotovoltaico | 11 |
| 2.2.2 | Conversor DC/DC | 12 |
| 2.2.3 | Controlo MPPT | 19 |
| 2.2.4 | Conversor DC/AC | 23 |
| 2.3 | Microinversor Fotovoltaico | 26 |
| 2.3.1 | Conceito e Mercado | 26 |
| 2.3.2 | Tecnologias de Semicondutores | 27 |
| 2.3.3 | Técnicas de Controlo da Tensão AC | 28 |
| 2.3.4 | Topologias de Microinversão | 31 |
| 2.4 | Conclusões | 37 |
| 3 | Controlo e Simulação do Conversor DC/AC Ligado à Rede Elétrica | 39 |
| 3.1 | Técnicas de Sincronização | 39 |
| 3.1.1 | SOGI-PLL | 41 |
| 3.1.2 | SOGI-FLL-GN | 43 |
| 3.1.3 | Simulação da Técnica de Sincronização SOGI-FLL-GN | 45 |
| 3.2 | Técnicas de Controlo Linear de Corrente | 47 |
| 3.2.1 | Controlo Vetorial | 48 |
| 3.2.2 | Controlo Proporcional-Ressonante | 48 |
| 3.2.3 | Dimensionamento dos Parâmetros de Simulação | 50 |
| 3.2.4 | Simulação e Comparação | 51 |
| 3.3 | Comando e Controlo do Microinversor | 53 |
| 3.3.1 | Resultados de Simulação em Regime Permanente | 56 |
| 3.3.2 | Resultados de Simulação em Regime Transitório | 59 |
| 3.4 | Estudo Eletromagnético na Conversão DC/AC | 63 |
| 3.5 | Conclusões | 65 |

| | | |
|----------|--|-----------|
| 4 | Implementação Prática | 67 |
| 4.1 | Processamento | 67 |
| 4.2 | <i>Hardware</i> de Condicionamento de Sinal | 67 |
| 4.2.1 | Ensaio Experimental | 69 |
| 4.3 | <i>Hardware</i> do Microinversor | 70 |
| 4.4 | Ensaio Experimental com Controlo em Malha Aberta | 72 |
| 4.5 | Conclusões | 73 |
| 5 | Conclusões e Perspetivas de Trabalho Futuro | 75 |
| 5.1 | Conclusão | 75 |
| 5.2 | Perspetivas de Trabalho Futuro | 76 |
| A | Esquemáticos do <i>Hardware</i> Desenvolvido | 77 |
| | Referências | 81 |

Lista de Figuras

| | | |
|------|--|----|
| 2.1 | Sistema Fotovoltaico Ligado à Rede Elétrica | 6 |
| 2.2 | Inversor Multinível e a sua operação | 7 |
| 2.3 | Localização do transformador em topologias com dois andares de conversão: transformador HF em a) e b), transformador LF em c) | 8 |
| 2.4 | Sistema fotovoltaico com ligação à rede elétrica | 10 |
| 2.5 | Célula, módulo e <i>array</i> fotovoltaicos | 11 |
| 2.6 | Gráfico da característica I-V do painel FV | 11 |
| 2.7 | Influência das condições ambientais na característica I-V do painel FV | 12 |
| 2.8 | Topologia <i>Boost</i> | 13 |
| 2.9 | Topologia <i>Flyback</i> | 13 |
| 2.10 | Topologia <i>Forward</i> | 14 |
| 2.11 | Topologia de comando por dois interruptores (à esquerda) e <i>Interleaved</i> (à direita) | 15 |
| 2.12 | Topologia <i>Push-Pull</i> | 16 |
| 2.13 | Topologia de Meia-Ponte | 17 |
| 2.14 | Topologia de Ponte-Completa | 17 |
| 2.15 | Caraterização do barramento DC: a) com barramento DC, b) com pseudo barramento DC, c) sem barramento DC | 18 |
| 2.16 | Exemplos de topologias caraterizadas pelo seu Barramento DC: a) com barramento DC, b) com pseudo barramento DC, c) sem barramento DC | 19 |
| 2.17 | Síntese de resultados do comparativo de métodos MPPT | 20 |
| 2.18 | Algoritmo MPPT do método Perturbação e Observação | 21 |
| 2.19 | Algoritmo MPPT do método Condutância Incremental | 22 |
| 2.20 | Deslocamento do MPP perante condições de sombreamento | 22 |
| 2.21 | Topologias básicas de inversão: a) meia ponte, b) ponte completa | 23 |
| 2.22 | Inversor em Configuração Centralizada | 24 |
| 2.23 | Inversor em configuração de fileira | 25 |
| 2.24 | Configuração microinversora | 25 |
| 2.25 | Configuração <i>multistring</i> | 26 |
| 2.26 | Sumário de características dos semicondutores controlados de potência | 28 |
| 2.27 | Comutação de inversor monofásico com SPWM unipolar | 29 |
| 2.28 | Controlo com Eliminação Seletiva de Harmónicos: eliminação das componentes 3, 5 e 7 em a), espectro de frequência da tensão de saída em b) | 30 |
| 2.29 | Controlo com Tensão Nula: controlo dos braços em a) e b), tensão de saída em c) e espectro de frequência em d) | 31 |
| 2.30 | Inversor em Ponte Completa Básico | 32 |
| 2.31 | Topologia H5 (SMA) | 33 |
| 2.32 | Topologia HERIC (Sunways) | 34 |
| 2.33 | Topologia <i>Interleaved Flyback</i> (Enphase) | 34 |

| | | |
|------|--|----|
| 2.34 | Topologia <i>Karschny</i> | 36 |
| 2.35 | Topologia Refu | 37 |
| 3.1 | Estrutura básica de uma PLL e seus blocos | 40 |
| 3.2 | Diagrama de blocos da técnica de sincronização SOGI-PLL | 41 |
| 3.3 | Representação vetorial dos sinais de saída do QSG | 42 |
| 3.4 | Resposta da SOGI-PLL face a uma variação repentina dos valores de ângulo de fase e da frequência da rede | 42 |
| 3.5 | Diagrama de blocos da técnica de sincronização SOGI-FLL com linearização de ganho | 43 |
| 3.6 | Resposta da SOGI-FLL-GN face a uma variação repentina dos valores de ângulo de fase e da frequência da rede | 44 |
| 3.7 | Simulação da técnica de sincronização SOGI-FLL-GN | 45 |
| 3.8 | Resultados da simulação da técnica de sincronização SOGI-FLL-GN | 46 |
| 3.9 | Esquema geral de controlo do conversor DC/AC | 47 |
| 3.10 | Diagrama de Blocos do Controlo Vetorial de Corrente | 48 |
| 3.11 | Diagrama de Blocos do Controlo Proporcional-Ressonante de Corrente | 49 |
| 3.12 | Diagrama de alto-nível da co-simulação do inversor | 53 |
| 3.13 | Diagrama de blocos do controlo do microinversor | 54 |
| 3.14 | Diagrama de blocos da geração de sinais de comando utilizando SPWM Unipolar | 55 |
| 3.15 | Sinais de comando com SPWM Unipolar a serem aplicados à topologia H5 | 55 |
| 3.16 | Circuito de potência do microinversor com topologia H5 | 56 |
| 3.17 | Regime permanente com rede sinusoidal, $P_{ref} = 250$ W, $Q_{ref} = 0$ VAR - tensão e corrente (em cima), potências ativa e reativa (em baixo) | 56 |
| 3.18 | Regime permanente com rede sinusoidal, $P_{ref} = 250$ W, $Q_{ref} = 0$ VAR - conteúdo harmónico da corrente injetada na rede | 57 |
| 3.19 | Regime permanente com rede sinusoidal, $P_{ref} = 200$ W, $Q_{ref} = 150$ VAR - tensão e corrente (em cima), potências ativa e reativa (em baixo) | 57 |
| 3.20 | Regime permanente com rede sinusoidal, $P_{ref} = 200$ W, $Q_{ref} = 150$ VAR - conteúdo harmónico da corrente injetada na rede | 58 |
| 3.21 | Regime permanente com rede distorcida, $P_{ref} = 250$ W, $Q_{ref} = 0$ VAR - tensão e corrente (em cima), potências ativa e reativa (em baixo) | 58 |
| 3.22 | Regime permanente com rede distorcida, $P_{ref} = 250$ W, $Q_{ref} = 0$ VAR - conteúdo harmónico da corrente injetada na rede | 59 |
| 3.23 | Regime transitório com rede sinusoidal, composto por um degrau de 0 a 100% da potência ativa - tensão e corrente (em cima), potências ativa e reativa (em baixo) | 59 |
| 3.24 | Regime transitório com rede sinusoidal, composto por um degrau de -100% a 100% da potência ativa - tensão e corrente (em cima), potências ativa e reativa (em baixo) | 60 |
| 3.25 | Regime transitório com rede sinusoidal, composto por um degrau de 0 a 100% da potência reativa - tensão e corrente (em cima), potências ativa e reativa (em baixo) | 60 |
| 3.26 | Regime transitório com rede sinusoidal, composto por um degrau de -100% a 100% da potência reativa - tensão e corrente (em cima), potências ativa e reativa (em baixo) | 61 |
| 3.27 | Regime transitório com rede distorcida composto por uma diminuição em degrau da amplitude da tensão da rede e posterior retorno ao seu valor nominal - tensão e corrente (em cima), potências ativa e reativa (em baixo) | 62 |
| 3.28 | Resposta do controlo do microinversor em caso de falha da tensão da rede - tensão e corrente (em cima), potências ativa e reativa (em baixo) | 62 |

| | | |
|------|---|----|
| 3.29 | Resposta do controle da tensão do barramento DC face a uma variação em degrau na fonte de corrente que alimenta o barramento DC - tensão e corrente da rede (em cima), tensão do barramento DC (a meio), potências ativa e reativa (em baixo) . . . | 63 |
| 3.30 | Estudo eletromagnético do barramento DC na topologia de ponte-completa . . . | 64 |
| 3.31 | Estudo eletromagnético do barramento DC na topologia H6 | 64 |
| 4.1 | Diagrama de alto-nível do <i>hardware</i> de condicionamento de sinal | 68 |
| 4.2 | Fotografia do <i>hardware</i> de condicionamento de sinal | 69 |
| 4.3 | Resultados obtidos no condicionamento de sinais com amplitude 150V em a) e 7.5A em b) | 70 |
| 4.4 | Diagrama de alto-nível do <i>hardware</i> do microinversor | 70 |
| 4.5 | Fotografia do <i>hardware</i> do microinversor | 71 |
| 4.6 | Fotografia do <i>setup</i> experimental do microinversor | 72 |
| 4.7 | Sinais de comando da topologia H5 - 1) G1H, 2) G2H, 3) G5 | 72 |
| 4.8 | Validação experimental da técnica de sincronização SOGI-FLL-GN - 3) imagem da tensão da rede, 4) imagem do ângulo de fase estimado, M) imagem da tensão de saída | 73 |

Lista de Tabelas

| | | |
|-----|---|----|
| 2.1 | Normas aplicadas nos sistemas fotovoltaicos ligados à rede | 10 |
| 2.2 | Comparações entre os três tipos de barramento DC | 19 |
| 2.3 | Funcionamento das configurações da topologia <i>Karschny</i> | 36 |
| 3.1 | Parametrização da técnica de sincronização SOGI-FLL-GN | 46 |
| 3.2 | Descriminação de valores nominais associados ao projeto | 50 |
| 3.3 | Parâmetros comuns nas simulações dos métodos de controlo linear de corrente . . | 52 |
| 3.4 | Afinações utilizadas nos métodos de controlo de corrente | 52 |
| 3.5 | Resultados em regimes dinâmico e permanente obtidos nas simulações das técnicas de controlo de corrente | 52 |
| 3.6 | Afinações utilizadas no controlo de potência e da tensão do barramento DC . . . | 54 |

Abreviaturas e Símbolos

Lista de Abreviaturas

| | |
|--------|--|
| AC | <i>Alternate Current</i> |
| ADC | <i>Analog-Digital Converter</i> |
| ASD | <i>Adjustable Speed Drive</i> |
| CSI | <i>Current Source Inverter</i> |
| DC | <i>Direct Current</i> |
| DFT | <i>Discrete Fourier Transform</i> |
| DSP | <i>Digital Signal Processor</i> |
| EMI | <i>Electromagnetic Interference</i> |
| EN | <i>European Norm</i> |
| FACTS | <i>Flexible AC Transmission System</i> |
| FLL | <i>Frequency-Locked Loop</i> |
| FPG | <i>Frequency and Phase Generator</i> |
| FV | Fotovoltaico |
| GTO | <i>Gate Turn-Off Thyristor</i> |
| IEC | <i>International Electrotechnical Commission</i> |
| IEEE | <i>Institute of Electrical and Electronics Engineers</i> |
| IGBT | <i>Insulated Gate Bipolar Transistor</i> |
| IGTC | <i>Integrated Gate-Commutated Thyristor</i> |
| LF | <i>Loop Filter</i> |
| MCT | <i>Metal-Oxide Semiconductor-Controlled Thyristor</i> |
| MosFET | <i>Metal Oxide Semiconductor Field Effect Transistor</i> |
| MPP | <i>Maximum Power Point</i> |
| MPPT | <i>Maximum Power Point Tracking</i> |
| P&O | Perturbação e Observação |
| PD | <i>Phase Detector</i> |
| PI | Proporcional Integral |
| PLL | <i>Phase-Locked Loop</i> |
| PWM | <i>Pulse Width Modulation</i> |
| QSG | <i>Quadrature Signal Generator</i> |
| RDFT | <i>Recursive Discrete Fourier Transform</i> |
| RF | <i>Ripple Factor</i> |
| SCR | <i>Silicon-Controlled Rectifier</i> |
| SHE | <i>Selective Harmonic Elimination</i> |
| SOGI | <i>Second-Order Generalized Integrator</i> |

Lista de Abreviaturas

| | |
|------|--|
| SPC | <i>Static Power Converter</i> |
| SPWM | <i>Sinusoidal Pulse Width Modulation</i> |
| SV | <i>Space Vector</i> |
| THD | <i>Total Harmonic Distortion</i> |
| UPS | <i>Uninterruptible Power Supply</i> |
| VCO | <i>Voltage-Controlled Oscillator</i> |
| VSI | <i>Voltage Source Inverter</i> |

Lista de Símbolos

| | |
|-----------------|--|
| $GaAs$ | Arsenieto de Gálio |
| ω | Frequência Angular |
| α | Ângulo de Fase |
| I_{FV} | Corrente Fotovoltaica |
| V_{FV} | Tensão Fotovoltaica |
| I_{SC} | Corrente de Curto-Circuito |
| V_{OC} | Tensão de Circuito Aberto |
| I_{MPP} | Corrente no Ponto de Potência Máxima |
| V_{MPP} | Tensão no Ponto de Potência Máxima |
| V_{PE} | Tensão da Capacidade Parasita do Painel Fotovoltaico |
| T_{ON} | Período de Condução |
| v' | Estimação da Tensão da Rede Elétrica |
| qv' | Quadratura do Sinal v' |
| ω' | Estimação da Frequência Angular da Rede Elétrica |
| ε_f | Erro de Frequência |
| ε_v | Erro de Tensão |
| K_P | Ganho Proporcional |
| K_I | Ganho Integral |
| T_s | Período de Amostragem |
| T_{sw} | Período de Comutação do Inversor |
| m_a | Índice de Modulação em Amplitude |
| f_{sw} | Frequência de Comutação do Inversor |
| ξ | Fator de Amortecimento |

Capítulo 1

Introdução

Este capítulo faz a apresentação da motivação que levou à realização deste trabalho, bem como os objetivos delineados, finalizando com a apresentação da estrutura deste documento de modo a obter uma percepção do conteúdo produzido.

1.1 Motivação

Atualmente, a Humanidade apresenta uma progressiva melhoria das condições de vida, sobretudo nos países em vias de desenvolvimento fruto do seu rápido desenvolvimento tecnológico e social, que se traduz no aumento da população mundial e do consumo dos seus recursos energéticos. Tais fatores justificam o crescente aumento do consumo de energia elétrica, sem a qual a Humanidade não se consegue desenvolver e prosperar. Todos os anos assistimos à escalada do preço dos recursos energéticos, em especial os de origem fóssil, e o crescente impacto ambiental que esses recursos têm no Meio Ambiente obrigatoriamente trazem à Humanidade uma maior consciencialização no aproveitamento desses recursos. Perante estas razões, assistimos hoje à crescente promoção do desenvolvimento sustentável em que as energias renováveis têm um papel cada vez mais importante na produção da energia elétrica, por serem inesgotáveis, serem não-poluentes, provirem de fontes de energia que são gratuitas e que estão ao alcance do Homem, tais como o Sol, o vento, a terra e o mar.

Perante o paradigma da produção de energia elétrica a partir de fontes renováveis, a energia fotovoltaica, sobretudo em ambiente doméstico, assume um destaque cada vez maior. O franco desenvolvimento das tecnologias empregues no fabrico de painéis fotovoltaicos reduz implicitamente o seu custo e tornam a sua utilização cada vez mais vantajosa. No entanto, o baixo rendimento que os painéis ainda exibem torna ainda mais necessária a minimização das perdas no processo de conversão de energia. Neste contexto, o microinversor para aplicações fotovoltaicas permite ao utilizador comum converter com elevada eficiência a energia elétrica de origem fotovoltaica e compatibilizá-la com as cargas elétricas que todos nós utilizamos no nosso quotidiano. Essa energia elétrica, fruto das recentes políticas de desenvolvimento sustentável, pode ser vendida ou, simplesmente, consumida domesticamente, contribuindo de igual forma para diminuir a pegada

ecológica da Humanidade e progressivamente progredir no sentido alcançar a sua independência energética.

A título pessoal, identifico-me com as razões e ideologia acima mencionadas, acrescentando que este projeto reúne topologias e métodos de controlo com aplicações diversas no quotidiano, sendo que o seu estudo e implementação acrescentam valor à minha formação académica.

1.2 Objetivos

O desenvolvimento deste trabalho teve em conta os seguintes objetivos, que serviram como linhas gerais de orientação:

- Revisão bibliográfica e escrita do estado da arte relativamente ao conceito de microinversão com ênfase na topologias monofásicas mais eficientes e suas técnicas de controlo da tensão de saída, baseando a proposta de implementação seguindo os critérios de eficiência, conteúdo harmónico e quantidade de semicondutores;
- Estudo dos métodos de sincronização com a rede com maior destaque na literatura, bem como dos métodos de controlo da corrente injetada na rede, por forma que a operação do microinversor seja feita de modo seguro e eficiente, validando as escolhas tomadas com recurso a ambiente de simulação;
- Efetuar co-simulação do sistema global em diferentes regimes de funcionamento com incidências na técnica de controlo da tensão de saída, sincronização com a rede, controlo da corrente injetada na rede com base nos controlos de potência ativa, reativa e tensão do barramento de entrada, validando o controlo desenvolvido para a fase de implementação;
- Desenvolvimento de *hardware* para a implementação e operação da topologia de microinversão selecionada, validando-o através de ensaio experimental em malha aberta e avaliando os resultados obtidos;
- Aplicar o controlo em malha fechada ao *hardware* desenvolvido e validando-o através de ensaio experimental e avaliando os resultados obtidos;
- Escrita do documento ilustrativo do trabalho desenvolvido no âmbito da dissertação.

1.3 Estrutura da Dissertação

A dissertação encontra-se organizada em cinco capítulos sendo o presente capítulo introdutório, no qual se apresentam a motivação que levou à realização deste trabalho bem como os objetivos delineados.

O capítulo 2 efetua a descrição e classificação de sistemas fotovoltaicos, abordando as normas técnicas aplicáveis e os seus subsistemas constituintes. Apresentas análises das topologias de

conversão mais relevantes nas quais este trabalho se insere, bem como dos métodos de controlo de tensão de saída, e mediante as soluções propostas conclui com a escolha da solução a desenvolver.

No capítulo 3 é efetuado o estudo dos sistemas de controlo do microinversor, abordando as técnicas de sincronização com rede elétrica e as técnicas de controlo linear de corrente. A escolha e simulação de uma das técnicas de sincronização estudadas acaba sendo utilizada na simulação de dois métodos de controlo linear de corrente, sendo que a comparação dos resultados obtidos permite a escolha do método de controlo a implementar. A simulação global em diferentes regimes e seus métodos de controlo e sincronização com a rede utiliza parâmetros cujo dimensionamento é efetuado neste capítulo, sendo feita análise dos resultados obtidos e validação do controlador para implementação prática. São também apresentados os resultados de um estudo eletromagnético feito ao barramento DC considerando as topologias de inversão em ponte-completa e H6.

No capítulo 4 são apresentadas as arquiteturas de *hardware* desenvolvidas para execução dos ensaios experimentais. É explicada a interação dos subsistemas de cada *hardware* cuja validação é feita apresentando os resultados experimentais possíveis.

No capítulo 5 são apresentadas todas as conclusões retiradas ao longo do desenvolvimento deste trabalho bem como algumas perspectivas para desenvolvimentos futuros.

Capítulo 2

Estado da Arte

Neste capítulo será efetuada a caracterização dos sistemas fotovoltaicos (FV), classificando os tipos de sistemas FV existentes e efetuando uma breve abordagem à legislação aplicável a estes sistemas. Será abordada a constituição do sistema FV elementar, efetuando-se um aprofundamento técnico dos seus elementos constituintes.

Sendo o tema central deste trabalho, o microinversor FV, a sua abordagem será focada no seu conceito e na representação que este elemento tem no mercado. Serão abordadas as tecnologias de semicondutores aplicáveis ao microinversor e as suas técnicas de operação da tensão de saída.

Por fim, será efetuado um levantamento das topologias de microinversão mais eficientes, tendo por conclusões a topologia a adotar nas restantes fases deste trabalho, bem como a técnica de comutação dos seus semicondutores.

2.1 Sistemas Fotovoltaicos

Nesta secção serão apresentados os vários tipos de sistemas FV categorizados consoante a natureza da sua utilização. Considerando a existência de diversos tipos de interface FV com a rede elétrica, serão abordadas as principais características que os fazem distinguir-se entre si. Será também feita uma breve abordagem às normas vigentes que regulamentam a utilização e ligação dos sistemas FV à rede elétrica.

2.1.1 Classificação

Os sistemas FV podem ser utilizados, essencialmente, em modo de funcionamento DC ou AC. Em aplicações DC o painel FV pode alimentar diretamente a carga DC sendo, no entanto, mais comum a existência de uma etapa reguladora de tensão por forma a adequar eficientemente o nível da tensão do painel FV à sua carga. Como a maioria da energia de proveniência FV é injetada na rede elétrica o modo de funcionamento AC terá maior destaque nesta secção.

Consoante a natureza da sua utilização e interação com a rede elétrica, os sistemas FV estão divididos nas seguintes categorias:

- Sistema Híbrido;
- Sistema Isolado;
- Sistema Ligado à Rede Elétrica.

Independentemente da categoria à qual pertencem, os sistemas FV com modo de funcionamento AC têm em comum as necessidades de eficiência na conversão DC/AC e, a estabilização e regulação do nível de tensão do barramento DC para que o conversor DC/AC possa ter um funcionamento correto.

Sempre que um sistema FV reúne diferentes fontes de geração de energia elétrica, entre as quais a fotovoltaica, esse sistema é considerado um Sistema FV Híbrido. Devido à natureza das várias fontes de geração e a possibilidade de produzirem energia elétrica em períodos distintos, tipicamente, este sistema tem vários modos de funcionamento e pode conter armazenamento da energia gerada.

Os Sistemas FV Isolados são amplamente utilizados para a eletrificação de locais remotos sem contato com a rede elétrica. Consoante a necessidade de alimentar as cargas elétricas fora dos períodos de incidência de irradiação solar, os Sistemas FV Isolados podem, ou não, possuir armazenamento de energia através da utilização de um banco de baterias no andar DC/DC. Tipicamente, as baterias são responsáveis por armazenar o excesso de produção de energia elétrica, conferindo ao sistema FV a autonomia necessária para alimentar as cargas elétricas fora dos períodos de produção. Esta configuração necessita do controlo da carga e descarga das baterias, de modo a que estas não tenham uma redução precoce do seu tempo de vida útil e não comprometam o funcionamento do sistema FV.

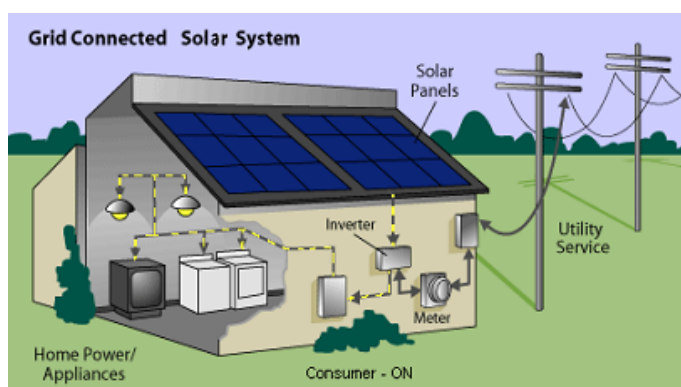


Figura 2.1: Sistema Fotovoltaico Ligado à Rede Elétrica

Nos Sistemas FV Ligados à Rede Elétrica, a energia produzida é vendida, parcialmente ou na sua totalidade, ao operador da rede de distribuição de energia elétrica, não existindo armazenamento da energia produzida. Este tipo de sistemas FV contém uma complexidade acrescida

justificada pela inclusão do contador de energia vendida, necessidade de sincronismo com a rede e o cumprimento de normas de segurança mais apertadas que as dos Sistemas FV Isolados. Apesar do seu custo acrescido, a utilização dos Sistemas FV Ligados à Rede Elétrica permite que os proprietários sejam compensados com benefícios fiscais e remunerados pela energia vendida, amortizando progressivamente o seu investimento. Na figura 2.1 está ilustrada uma representação deste tipo de sistemas [1].

Os sistemas FV podem ainda ser classificados quanto à forma como a energia FV é convertida em AC, caracterizada pelo número de andares de conversão, número de níveis da tensão de saída e pela existência de um transformador elétrico entre o painel FV e a rede elétrica.

Sempre que o conjunto de painéis consegue reunir tensão suficiente para alimentar o barramento DC do inversor, o conversor DC/DC pode ser dispensável, conduzindo a uma solução mais económica com apenas um andar de conversão DC/AC (inversor) e com maior rendimento. No entanto, o fato da extração de energia no ponto de potência máxima (MPP) se tornar menos eficiente e se utilizar um maior número de painéis FV, tornam esta solução desaconselhável devido ao seu elevado custo inicial.

Quanto maior for o número de níveis que a tensão de saída do inversor possa ter, mais a aproxima qualitativamente da sua referência e menor será o conteúdo harmónico gerado. As topologias DC/AC que contenham mais do que dois níveis de tensão de saída são designadas por multinível e o seu número de níveis está necessariamente relacionado com o número de interruptores que efetuam a inversão da tensão, como pode ser constatado na figura 2.2 [1].

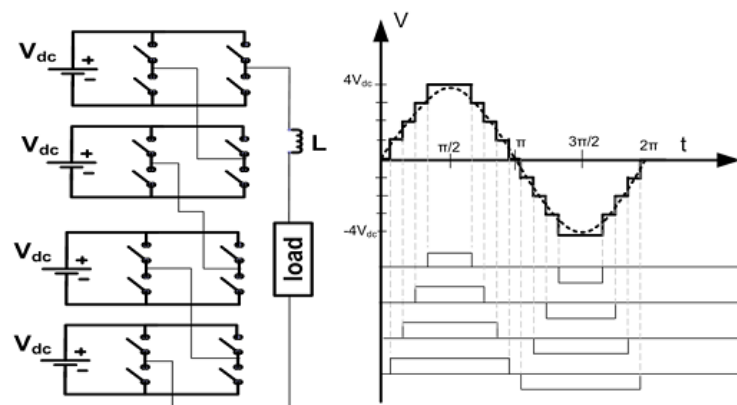


Figura 2.2: Inversor Multinível e a sua operação

Tipicamente, os inversores multinível utilizam um maior número de semicondutores em condução durante os períodos de transferência de potência para a rede, o que implica maiores perdas em condução comparativamente a soluções menos complexas. Esse decréscimo de eficiência torna os inversores multinível desaconselháveis no contexto da microinversão e por esse motivo, no projeto não serão adotadas topologias cujo número de níveis de tensão de saída demonstre ser desvantajoso.

A utilização de um transformador elétrico entre o painel FV e a rede elétrica permite a obtenção de isolamento galvânico, evitando a ocorrência de defeitos fase-terra do lado do painel. Também permite adicionar ganho de tensão à cadeia de conversão, podendo ser vantajoso para que a elevação da tensão do painel FV não recaia apenas sobre o conversor DC/DC. Considerando topologias com isolamento galvânico, a localização do transformador pode situar-se em diferentes locais da cadeia de conversão como pode ser observada na figura 2.3 [2], podendo ser utilizado no conversor DC/DC (a), no conversor DC/AC (b) ou na interface com a rede elétrica (c).

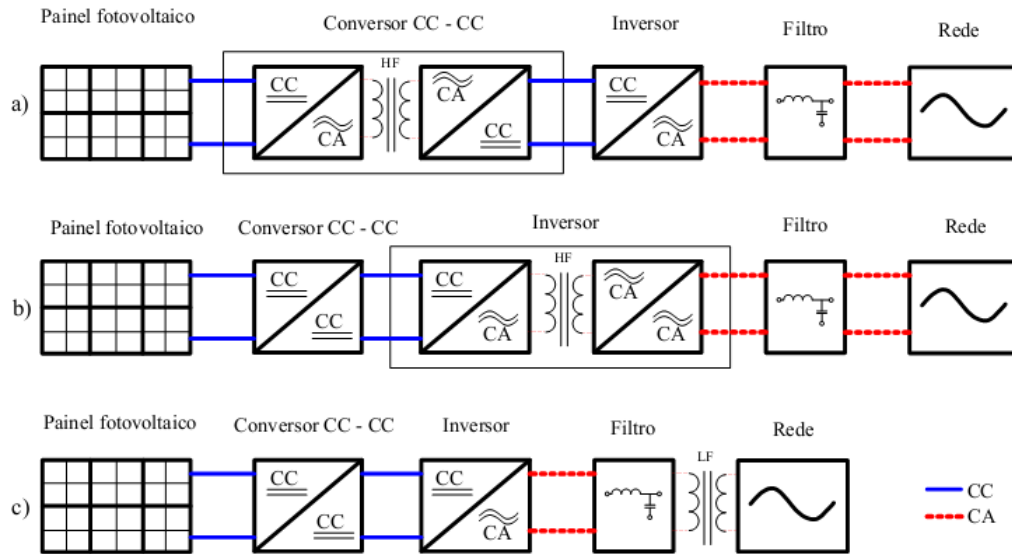


Figura 2.3: Localização do transformador em topologias com dois andares de conversão: transformador HF em a) e b), transformador LF em c)

Nos dois primeiros locais, o transformador é utilizado em alta-frequência, permitindo reduzir o seu peso e volume, sendo que no terceiro local ele é obrigado a funcionar à frequência da rede, introduzindo perdas adicionais e, assumindo peso e dimensões convencionais que aumentam o seu custo [3]. Sempre que o isolamento galvânico não é importante, a ausência do transformador permite aumentar o rendimento da cadeia de conversão e diminuir o custo final.

2.1.2 Normas Aplicáveis

Os sistemas fotovoltaicos encontram-se sujeitos ao cumprimento de requisitos elétricos para a sua interligação com a rede elétrica de distribuição, sem os quais não seria possível garantir a segurança de pessoas, correta utilização do sistema FV, a proteção dos seus componentes e restante instalação elétrica.

A qualidade da potência de origem FV é regulamentada por práticas e normas que abrangem a tensão, corrente, frequência, fator de potência, *flicker* e conteúdo harmónico, em que desvios superiores aos estipulados pelas normas para cada um destes parâmetros podem conduzir à interrupção do funcionamento do inversor considerando a entrega de energia à rede elétrica. A regulamentação existente abrange também a ocorrência de *islanding*, tratando-se de uma condição definida pela

existência de geração descentralizada que se encontra a alimentar as cargas elétricas da sub-rede à qual está ligada, apesar da alimentação exterior (i.e. centralizada) já não estar presente [2].

Considerando que a área de estudo recai sobre os microinversores e a energia FV, é efetuada uma breve apresentação das principais normas internacionais em vigor relacionadas com a qualidade de potência e ligação de fontes de energia renováveis à rede elétrica.

EN 50160

Esta norma europeia está relacionada com a qualidade da tensão fornecida à rede elétrica de distribuição, na qual são estabelecidos os principais parâmetros da tensão e as gamas de desvios permissíveis em condições normais de operação. Esta norma é essencialmente informativa e não aceita responsabilidade quando os valores limite estabelecidos são ultrapassados. Do ponto de vista do inversor FV, a compatibilidade com esta norma é importante pois demonstra que o mesmo é capaz de operar dentro de toda a gama de perturbações que a norma prevê [4].

EN 50438

Esta norma europeia especifica requisitos técnicos para a conexão e operação de micro-geradores de instalação fixa e os seus dispositivos de proteção

Esta norma europeia é orientada à ligação de fontes de energia renováveis à rede de baixa tensão, fornecendo recomendações práticas sobre equipamentos e funções necessárias para a interligação do sistema com a rede elétrica. Especifica os requisitos de operação para a conexão do sistema de microgeração, abordando os seus dispositivos de proteção, monitorização e funções de controlo [2].

IEEE 1159

Este documento baseia-se nas recomendações práticas para a monitorização das características elétricas de sistemas monofásicos e polifásicos, inclui uma descrição consistente dos fenómenos eletromagnéticos, definição das condições nominais e estabelece os limites máximos de variação em torno dos mesmos. Discute ainda técnicas de medição, implementação, interpretação e monitorização de resultados.

IEEE 1547

Trata-se de uma norma aplicada na América, considerada atualmente como a mais influente em relação à interligação de recursos distribuídos com a rede elétrica até 10 MW, estabelecendo requisitos mandatórios para a especificação e teste da própria interligação. Define respostas para condições anormais, limites dos parâmetros que comprometem a qualidade de potência, *islanding* bem como requisitos para fases do ciclo-de-vida da interligação.

Na tabela 2.1 pode ser observada uma síntese dos principais limites impostos por estas quatro normas [2].

Tabela 2.1: Normas aplicadas nos sistemas fotovoltaicos ligados à rede

| Características | Qualidade da Potência | | Ligação à rede elétrica de fontes renováveis | |
|--|-----------------------|--|---|--|
| | IEEE 1159 | EN 50160 | IEEE 1547 | EN 50438 |
| harmônicos de corrente ordem (h) limites | THD - 5.0% | THD max - 8.0% | h < 11 - 4.0% 11 ≤ h < 17 - 2.0% 17 ≤ h < 23 - 1.5% 23 ≤ h ≤ 35 - 0.6% 35 ≤ h - 0.3% THD max - 5.0% Harmônicos pares < 25% do harmônico ímpar mais próximo | (3) 2.3 A (5) 1.14 A (7) 0.7 A (9) 0.4 A (11) 0.33 A (13) 0.21 A (15 ≤ h ≤ 39) 0.15*(15/h) |
| Gama de frequência Δf (50Hz) | (±) 1Hz | (±) 1% (<95% Semana) (-)6% - (+)4% (Semana) | 0 - 500VA - (±) 0.3 Hz 500 - 1.5kVA - (±) 0.2 Hz 1.5 - 10kVA - (±) 0.1 Hz | (+)1Hz (-)3Hz (t ≤ 0.5s) |
| Gama de Tensão ΔV (230V) | (±) 10% Vn | (±) 10% (Semana) | 0 - 500VA - 10% > 500k - 1.5kVA - 5% > 1.5k - 10kVA - 3% | (+) 15% Vn (t ≤ 0.2s) (-) 15% Vn (t ≤ 1.5s) |
| Factor de Potência | - | - | < 0.9 quando > 50% da potência nominal | < 0.95 quando > 20% da potência nominal |
| Injeção de energia CC | - | - | - | 0% |

2.2 Constituição de um Sistema Fotovoltaico

Nesta secção serão apresentados os componentes que constituem um sistema básico de conversão de energia fotovoltaica (FV), com ênfase nas suas principais características, funcionalidades e na forma como as várias etapas de conversão de energia interagem entre si por forma a maximizar a eficiência global do sistema.

O sistema FV com ligação à rede elétrica, na sua essência, é apresentado na figura 2.4. Este sistema é constituído por um ou mais painéis FV, o sistema de conversão DC/AC, o filtro de saída e a rede elétrica.

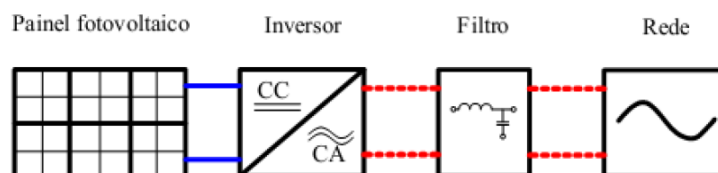


Figura 2.4: Sistema fotovoltaico com ligação à rede elétrica

2.2.1 Painel Fotovoltaico

Um painel FV é constituído por células FV, de material semiconductor (silício, entre outros) que absorve a radiação solar e que, por ação do efeito fotoelétrico, converte a luz numa tensão ou corrente contínuas.

A luz incidente numa célula FV é refletida, absorvida e refratada, sendo que apenas a parcela absorvida que se transformará em energia elétrica. Uma célula FV tem dimensões muito reduzidas e produz tipicamente 3 a 4W de potência, sendo que a tensão gerada é inferior a 0.5V [5]. A associação em série de várias células FV constitui o módulo FV, com tensão e potência superiores, permitindo alimentar algumas cargas elétricas. Quando é necessária uma potência superior à que o módulo FV consegue fornecer, são efetuadas ligações série-paralelo entre vários módulos, constituindo o *array* FV (painel FV), como pode ser visualizado na figura 2.5 [5, 6].

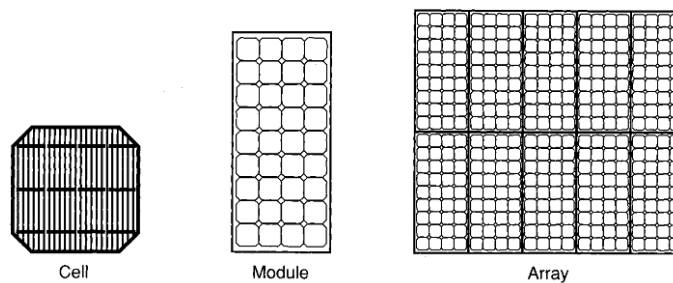


Figura 2.5: Célula, módulo e *array* fotovoltaicos

O comportamento elétrico do painel FV é caracterizado por uma função aproximadamente exponencial que relaciona a corrente (I_{FV}) com a tensão (V_{FV}) e tem como extremidades a corrente de curto-circuito (I_{SC}) e a tensão em circuito aberto (V_{OC}). A tensão e a corrente quando se encontram no ponto de potência máxima (MPP) são denominadas por V_{MPP} e I_{MPP} , sendo que este ponto de funcionamento surge no joelho da curva característica I-V, representada na figura 2.6 [5].

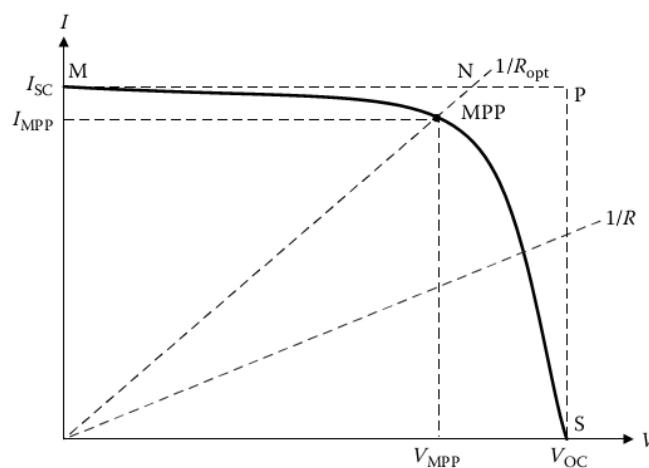


Figura 2.6: Gráfico da característica I-V do painel FV

O painel FV exibe uma importante dependência com a irradiância solar e a temperatura; a subida da irradiância solar conduz a um aumento da potência gerada e o contrário sucede com a subida da temperatura, como pode ser constatado na figura 2.7 [5, 6].

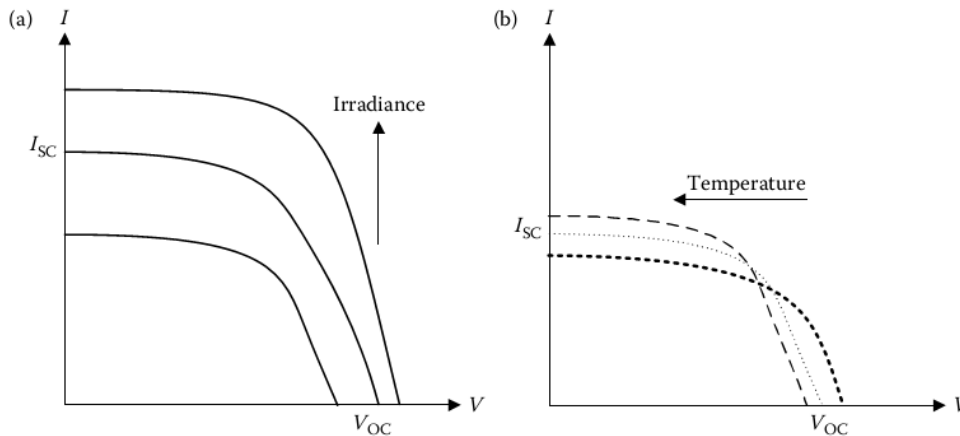


Figura 2.7: Influência das condições ambientais na característica I-V do painel FV

No entanto, é importante referenciar a existência de materiais semicondutores, tais como o Arsenieto de Gálio (GaAs), que são relativamente insensíveis à temperatura denotando uma maior eficiência e estabilidade, comparativamente ao Silício [5].

2.2.2 Conversor DC/DC

No contexto da microinversão, na grande maioria dos casos, o painel FV não é capaz de gerar tensão suficiente para exceder o valor da tensão de pico da rede, inviabilizando a sua utilização direta para alimentar eficazmente o barramento DC do inversor. Sempre que esta situação ocorre é necessária a utilização de um conversor DC/DC elevador.

Para além da sua utilidade em elevar a tensão, o conversor DC/DC elevador permite que o painel FV opere no MPP, adequando o seu ganho de tensão de forma a impor esse ponto de funcionamento.

O conversor DC/DC pode ser implementado recorrendo a diversas topologias, tipicamente caracterizadas pelo isolamento. Dentro das topologias não-isoladas, a topologia *Boost* eleva o nível da tensão de entrada, sendo que a topologia *Buck-Boost* reduz e eleva o nível da tensão de entrada. Nas topologias isoladas, cada topologia pode elevar ou reduzir o nível da tensão de entrada de acordo com rácio do transformador de alta-frequência; nesta categoria existem as topologias *Flyback*, *Forward*, *Push-Pull*, *Half-Bridge* e *Full-Bridge* [7]. De seguida serão apresentadas as principais características de algumas dessas topologias.

Topologia *Boost*

Esta topologia não-isolada, permite aceitar uma tensão de entrada não-regulada para produzir uma tensão de saída regulada com a mesma polaridade e cujo valor é sempre superior ao da

entrada. Utiliza uma bobina como elemento armazenador de energia, que carrega quando o interruptor é fechado. Quando o interruptor abre, a saída do conversor recebe energia da bobine e também da fonte de tensão da entrada, aumentando a carga do condensador e, por sua vez, aumenta a tensão de saída, sendo que o seu valor é proporcional ao tempo de carga da bobina [7]. Esta topologia pode ser observada na figura 2.8 [8].

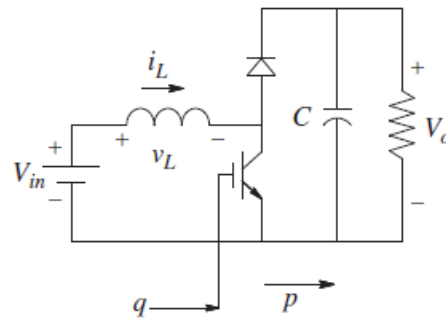


Figura 2.8: Topologia *Boost*

O ganho de tensão da topologia *Boost* em modo de condução contínua é apresentado na equação 2.1.

$$\frac{V_o}{V_{in}} = \frac{1}{1-D}, \quad \text{onde} \quad D = \frac{T_{ON}}{T} \quad (2.1)$$

A topologia *Boost* é frequentemente utilizada em aplicações de conversão DC/DC com elevação de tensão sempre que o isolamento e a inversão de polaridade não são necessários. Contudo, a ausência de transformador origina grandes dificuldades em se obter um ganho de tensão elevado [7].

Topologias *Flyback* e *Forward*

A topologia *Flyback* é derivada do conversor *Buck-Boost* e beneficia de isolamento galvânico devido à introdução do enrolamento secundário, como pode ser observado na figura 2.9 [8].

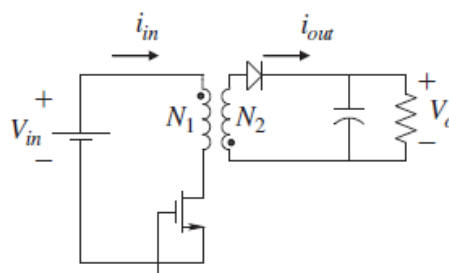


Figura 2.9: Topologia *Flyback*

Quando o interruptor é fechado, devido à oposição de polaridade dos dois enrolamentos, o diodo fica inversamente polarizado e a corrente que atravessa o enrolamento primário aumenta linearmente o fluxo magnético do núcleo. Quando o interruptor abre, a energia armazenada no núcleo origina uma corrente no enrolamento secundário que atravessa o diodo e alimenta a carga, desmagnetizando linearmente o núcleo [7].

O ganho de tensão do conversor *Flyback* em modo de condução contínua é apresentado na equação 2.2.

$$\frac{V_O}{V_{in}} = \frac{N_2}{N_1} * \frac{D}{1-D}, \quad \text{onde} \quad D = \frac{T_{ON}}{T} \quad (2.2)$$

Observando a equação 2.2 conclui-se que, tal como noutras topologias não-isoladas, a tensão de saída continua a depender do ciclo de trabalho utilizado. No entanto, a utilização do transformador permite a possibilidade de ganhos de tensão superiores aos das topologias não-isoladas, devido ao rácio do transformador. Ainda é importante referir que os semicondutores ficam sujeitos a tensões elevadas quando se encontram ao corte, como pode ser observado nas equações 2.3 e 2.4 [7].

$$V_{DS} = V_{in} + \frac{N_1}{N_2} * V_O = \frac{V_{in}}{1-D} \quad (2.3)$$

$$V_D = V_{in} * \frac{N_2}{N_1} + V_O = \frac{N_2}{N_1} * \frac{V_{in}}{1-D} \quad (2.4)$$

O conversor *Forward* utiliza uma topologia isolada derivada do conversor *Buck* e, tal como o conversor *Flyback*, utiliza excitação unidirecional do núcleo do transformador, como pode ser observado na figura 2.10 [7].

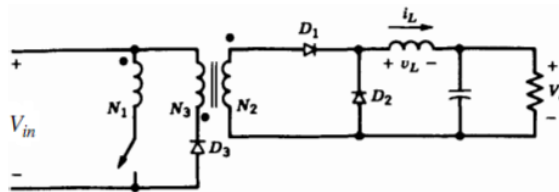


Figura 2.10: Topologia *Forward*

Quando o interruptor é fechado D_1 conduz, e quando o interruptor abre a corrente do secundário fica em *freewheeling* através de D_2 , sendo que a bobine, tal como no conversor *Buck*, estabiliza o valor da corrente da carga.

Devido à polaridade dos enrolamentos primário e secundário ser a mesma, este conversor possui um enrolamento de desmagnetização que evita a saturação do núcleo, sendo que para além de garantir o bom funcionamento na conversão DC-DC, também permite reaproveitar a corrente de desmagnetização, devolvendo-a à fonte. Caso não exista esse enrolamento auxiliar, o núcleo pode também ser desmagnetizado através da utilização de um diodo zener em paralelo com o interruptor [7].

Considerando que V_L tem valor médio nulo, o ganho de tensão do conversor *Forward* em modo de condução contínua segue a equação 2.5.

$$\frac{V_O}{V_{in}} = \frac{N_2}{N_1} * D \quad (2.5)$$

Para que o transformador seja totalmente desmagnetizado o valor máximo do ciclo de trabalho deste conversor fica limitado pela equação 2.6, sendo que na maioria dos casos é limitado a 0.5 devido a N_3 e N_1 terem o mesmo número de espiras [7].

$$D_{max} = \frac{1}{1 + \frac{N_3}{N_1}} \quad (2.6)$$

Os conversores *Forward* e *Flyback* possuem ainda outras variações de topologia, sendo importante referir as que utilizam o comando com dois interruptores e as topologias paralelo (*Interleaved*). A figura 2.11 ilustra ambos os casos [7].

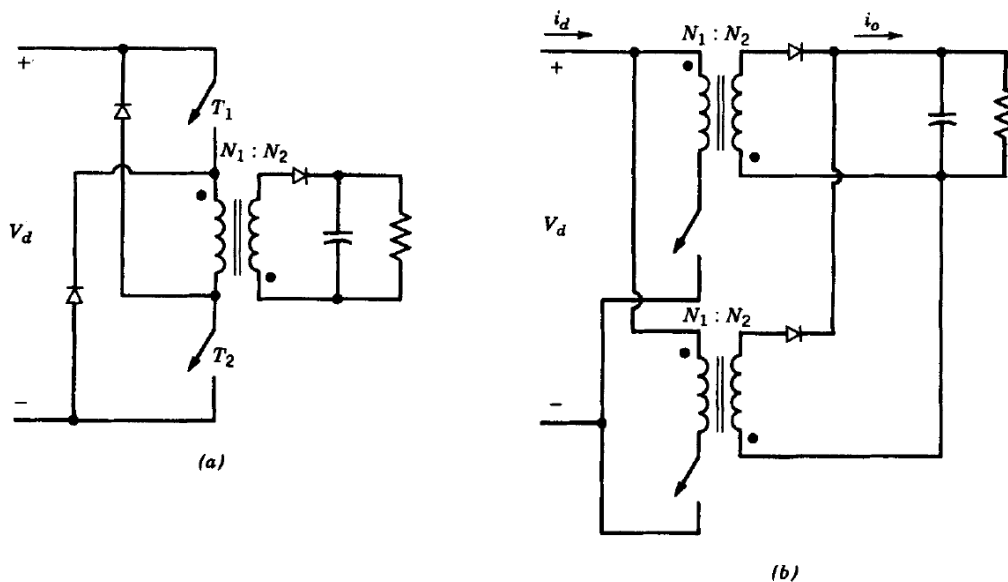


Figura 2.11: Topologia de comando por dois interruptores (à esquerda) e *Interleaved* (à direita)

Na topologia de comando por dois interruptores, estes são acionados em simultâneo, diminuindo para metade a tensão aos seus terminais, e por conseguinte, o seu desgaste. No caso desta topologia ser aplicada ao conversor *Forward*, o enrolamento auxiliar deixa de ser necessário visto a corrente de desmagnetização retornar pelos díodos do primário, sendo reaproveitada pela fonte [7].

Nas topologias *Interleaved* são colocados em paralelo dois ou mais conversores, sendo que apesar de funcionarem à mesma frequência, o seu comando é feito em alternância. As suas vantagens são [7, 9]:

- Maior fiabilidade devido à redundância e à separação dos componentes com maior dissipação térmica;

- Permite o aumento da frequência de comutação que, aliado ao cancelamento da corrente de *ripple* na saída, permite o uso de condensadores de menor custo;
- A redução do *ripple* das correntes resulta numa menor emissão de interferências eletromagnéticas (EMI) e na utilização de uma menor indutância para o filtro de saída, melhorando a resposta transitória do conversor;
- A maior modularidade possibilita o uso de módulos standard de menor potência e menor custo.

Topologia *Push-Pull*

Esta topologia, representada na figura 2.12 [8], utiliza excitação bidirecional do núcleo obtendo maior rendimento quando comparada com as topologias de excitação unidirecional já referenciadas. No entanto, apenas 50% do volume do núcleo são utilizados levando ao aumento do peso e dimensões do transformador.

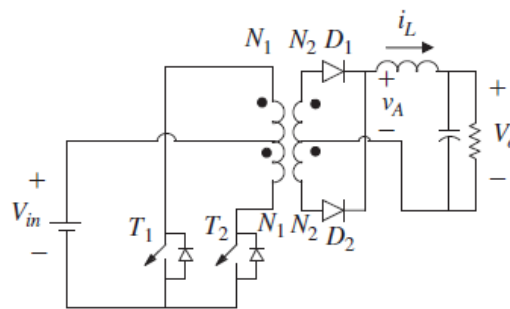


Figura 2.12: Topologia *Push-Pull*

Neste caso em concreto, é utilizado um enrolamento secundário com ponto médio para que a queda de tensão corresponda apenas a um diódo. Os diódos em antiparalelo com os interruptores são necessários para encaminhar a corrente resultante do fluxo de fugas do transformador [7].

O ganho de tensão em modo de condução contínua da topologia *Push-Pull* é apresentado na equação 2.7.

$$\frac{V_O}{V_{in}} = 2 * \frac{N_2}{N_1} * D, \quad \text{sendo } 0 < D < 0.5 \quad (2.7)$$

A condução de D_1 e de D_2 está associada à condução de T_1 e T_2 , respetivamente, pelo que o ciclo de trabalho deve ser inferior a 0.5 para que exista o tempo-morto necessário de modo a evitar que T_1 e T_2 sejam acionados simultaneamente. A diferença nos tempos de comutação de T_1 e T_2 resulta num desequilíbrio dos valores de pico das duas correntes, sendo que o mesmo pode ser corrigido através de controlo de corrente [7].

Topologia de Meia-Ponte

Neste conversor, representado na figura 2.13, os dois condensadores de entrada estabelecem um divisor de tensão capacitivo, o qual, através de T_1 e T_2 , permite aplicar tensões iguais a $\pm \frac{V_{in}}{2}$ ao enrolamento primário, utilizando assim excitação bidirecional do núcleo do transformador.

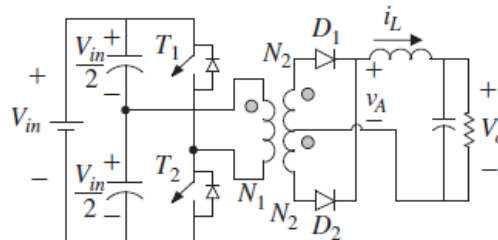


Figura 2.13: Topologia de Meia-Ponte

Os interruptores T_1 e T_2 são comandados alternadamente e com um ciclo de trabalho inferior a 0.5, enquanto que os díodos em antiparalelo servem para proteção durante a desmagnetização, tal como no conversor *Push-Pull* [7].

O ganho de tensão em modo de condução contínua desta topologia encontra-se na equação 2.8.

$$\frac{V_O}{V_{in}} = \frac{N_2}{N_1} * D, \quad \text{sendo } 0 < D < 0.5 \quad (2.8)$$

Topologia de Ponte-Completa

Neste conversor, representado na figura 2.14 [8], é também utilizada excitação bidirecional do núcleo do transformador e todo o enrolamento primário, tal como na topologia de Meia-Ponte, sendo que a diferença prende-se na utilização da ponte completa para se entregar a totalidade da tensão da fonte ao transformador.

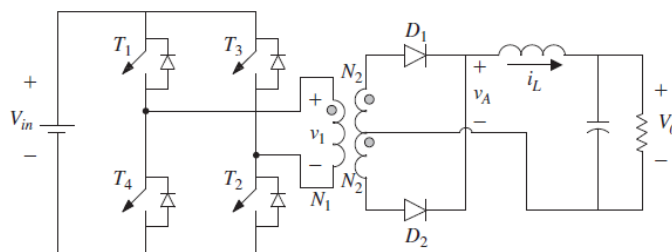


Figura 2.14: Topologia de Ponte-Completa

Os pares de interruptores T_1 - T_2 e T_3 - T_4 , entram em funcionamento alternadamente, com ciclo de trabalho inferior a 0.5 e com o devido tempo-morto.

O ganho em tensão em modo de condução contínua desta topologia encontra-se na equação 2.9.

$$\frac{V_O}{V_{in}} = 2 * \frac{N_2}{N_1} * D, \quad \text{sendo } 0 < D < 0.5 \quad (2.9)$$

Este conversor, quando comparado com a topologia de Meia-Ponte para a mesma tensão de saída e mesma potência, sujeita cada interruptor à mesma tensão e a metade da corrente de condução, como se pode observar na equação 2.10 [7].

$$\frac{N_2}{N_1_{HB}} = 2 * \frac{N_2}{N_1_{FB}} \quad (2.10)$$

Caraterização do Barramento DC

Existem ainda outras topologias de conversão DC/DC adequadas à obtenção de elevados ganhos de tensão, caracterizadas pela forma que o barramento DC toma e demonstradas pela figura 2.15 [10]:

- Com Barramento DC - A figura 2.15 a) mostra que a tensão do barramento DC é amplificada a um nível compatível com a rede através de um conversor DC/DC seguido de um conversor DC/AC.
- Com Pseudo Barramento DC - A figura 2.15 b) mostra que um conversor DC/DC modulado ou a ligação de um conversor DC/DC modulado com um conversor DC/DC não-modulado produzem uma tensão sinusoidal retificada no barramento DC. De seguida, um conversor DC/AC comutado à frequência da rede efetua do desdobramento da tensão do barramento DC de modo a obter a forma sinusoidal em fase com a rede.
- Sem Barramento DC - A figura 2.15 c) mostra que a tensão DC do painel FV é transformada numa tensão AC de alta frequência e amplificada a um nível compatível com a rede. De seguida um conversor de frequência segue e transforma essa tensão de modo a dotá-la da frequência da rede sem que exista qualquer tipo de barramento DC.

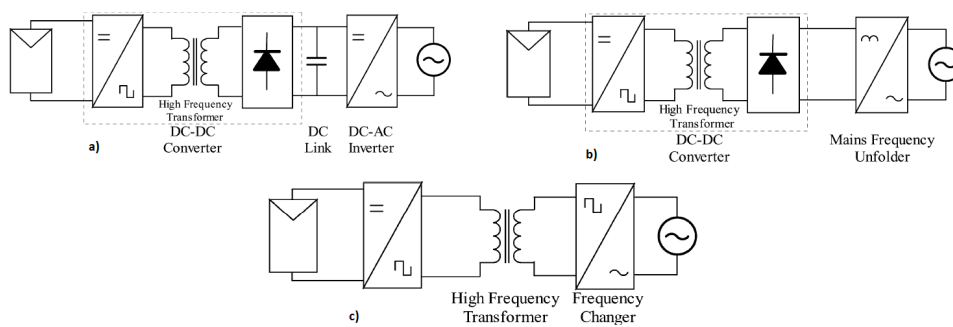


Figura 2.15: Caraterização do barramento DC: a) com barramento DC, b) com pseudo barramento DC, c) sem barramento DC

Na figura 2.16 são referidas algumas topologias específicas equiparáveis segundo o seu rendimento global (96% para a) e b) segundo [10]) e que se encontram ordenadas pela caracterização anteriormente referida.

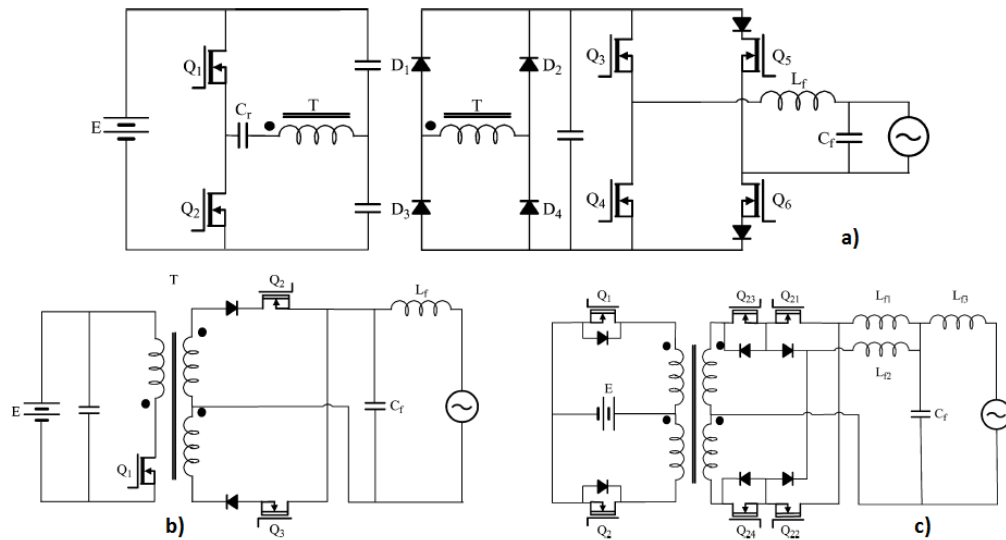


Figura 2.16: Exemplos de topologias caracterizadas pelo seu Barramento DC: a) com barramento DC, b) com pseudo barramento DC, c) sem barramento DC

Na tabela 2.2 são apresentadas as comparações, efetuadas por [10], relativas à caracterização do barramento DC.

Tabela 2.2: Comparações entre os três tipos de barramento DC

| DC Link | | Yes | Pseudo | No |
|---------------------------|------------------|--|---|--|
| Control Strategy | DC-DC Conversion | Fixed duty ratio control | Duty ratio modulation control | Matrix converter control |
| | DC-AC Conversion | PWM control | Square wave control | |
| Major Advantages | | Independent control for two separate conversion stages | Independent control for two separate conversion stages, low power loss in dc-ac conversion stages | Potentially small component count and converter size |
| Major Challenges | | High power loss in dc-ac conversion stage | DC-DC converter modulation control | Bidirectional switch, matrix converter control |
| Power Balancing Capacitor | Location | DC link | Converter input | Converter input or output |
| | Type | Electrolytic | Electrolytic | Electrolytic or non-polarized |
| | Power Density | Medium | Small | Small (electrolytic), high (non-polarized) |

2.2.3 Controlo MPPT

Como já foi referido, o painel FV e a energia por ele gerada estão dependentes da irradiância solar e da temperatura, afetando o valor máximo da potência instantânea que o painel FV consegue gerar ao longo do dia. O algoritmo *Maximum Power Point Tracking* (MPPT) serve assim

para controlar o ponto de funcionamento do painel FV, procurando obter o máximo rendimento quaisquer que sejam as condições ambientais.

Existem vários métodos MPPT, segundo os quais o algoritmo pode ser implementado, sendo os mais comuns: Perturbação e Observação (P&O), Condutância Incremental, Linearização das características I-V, Tensão em Circuito Aberto (V_{OC}), Corrente em Curto-Circuito (I_{SC}), Controlo por Lógica Difusa, Controlo com Redes Neurais, Correlação de Ondulação e Varredura do Valor da Corrente [5].

Os métodos de P&O e Condutância Incremental, e sobretudo, as suas variantes, permitem atingir as melhores relações custo-benefício, como pode ser observado na figura 2.17, que sintetiza as conclusões presentes em [11].

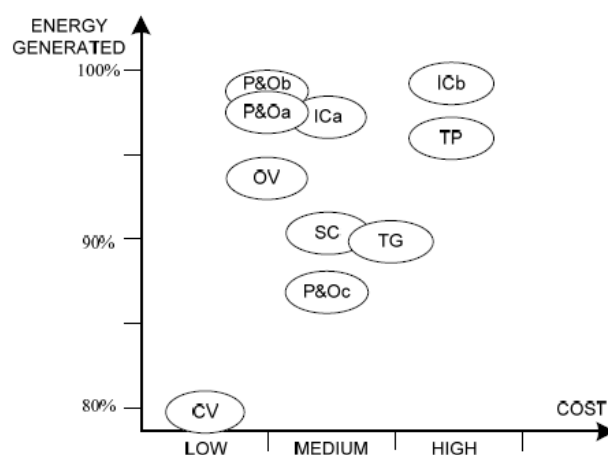


Figura 2.17: Síntese de resultados do comparativo de métodos MPPT

Na figura 2.17 podem ser encontrados, na sua grande maioria, os métodos MPPT mais comuns e com menor exigência computacional, referenciados anteriormente. Nesse comparativo, eles foram sujeitos a diversos níveis de irradiação solar, incluindo transições bruscas, com o objetivo de encontrar aqueles que demonstram ter maior flexibilidade e eficiência. Dada a boa pontuação que os métodos de P&O e Condutância Incremental obtiveram, o seu princípio de funcionamento será explicado. Por fim, será feita uma breve abordagem ao sombreamento parcial e ao seu impacto na procura do MPP.

Perturbação & Observação

Relativamente aos métodos MPPT com menor complexidade do algoritmo, este é o que apresenta maior facilidade de implementação e dos que conduz a uma maior performance em diversas condições ambientais (98.85% de eficiência) [11].

Esta técnica consiste em perturbar a corrente gerada pelo painel FV numa dada direção (aumento ou diminuição) e caso a potência gerada pelo painel também aumente, essa atuação resulta

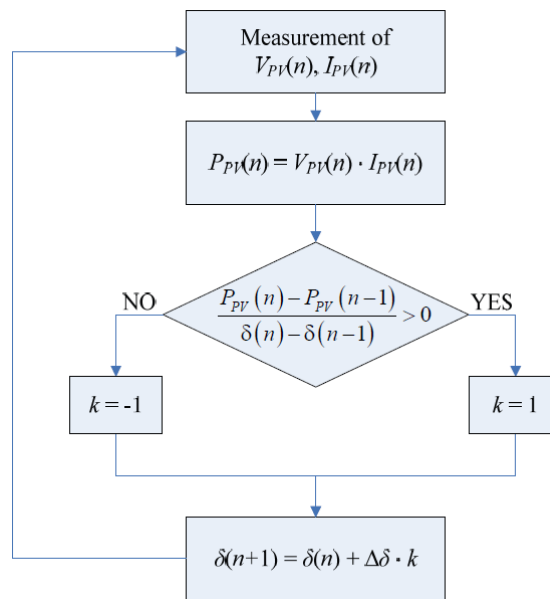


Figura 2.18: Algoritmo MPPT do método Perturbação e Observação

numa maior aproximação ao MPP; caso contrário, significa que a corrente necessita de ser perturbada na direção oposta, de modo a evitar o afastamento do MPP. O fluxograma deste algoritmo pode ser observado na figura 2.18 [5].

Uma vez atingido o MPP o algoritmo não fixa esse ponto, ficando a oscilar em torno do mesmo com uma amplitude de oscilação igual à perturbação da corrente do painel FV. Esta técnica tem vindo a ser modificada no sentido deste efeito ser minimizado, através de amplitudes de perturbação menores quando na proximidade do MPP [5].

Condutância Incremental

Esta técnica MPPT é geralmente a mais utilizada em sistemas FV. Consiste no fato da soma da condutância instantânea I/V com a condutância incremental $\Delta I/\Delta V$ ser nula no MPP, negativa no seu lado direito e positiva no seu lado esquerdo. O fluxograma deste algoritmo pode ser observado na figura 2.19 [5].

Na prática, devido ao ruído na aquisição de sinal e a arredondamentos, é muito difícil satisfazer a condição $\Delta I/\Delta V = -I/V$, resultando em oscilação em torno do MPP. No entanto, esta condição pode ser satisfeita com boa aproximação através de $|\Delta I/\Delta V + I/V| < \varepsilon$, onde ε é um valor positivo bastante baixo. A resposta dinâmica desta técnica é proporcional ao valor de ε , sendo necessário que haja um compromisso entre a resposta dinâmica e a precisão desejada em torno do MPP [5].

Esta técnica conduz a resultados muito semelhantes aos da técnica P&O (eficiência de 98,73%) e apresentou a maior flexibilidade face aos testes a que foi sujeita. No entanto, a sua implementação revela-se mais dispendiosa devido à maior exigência computacional [11].

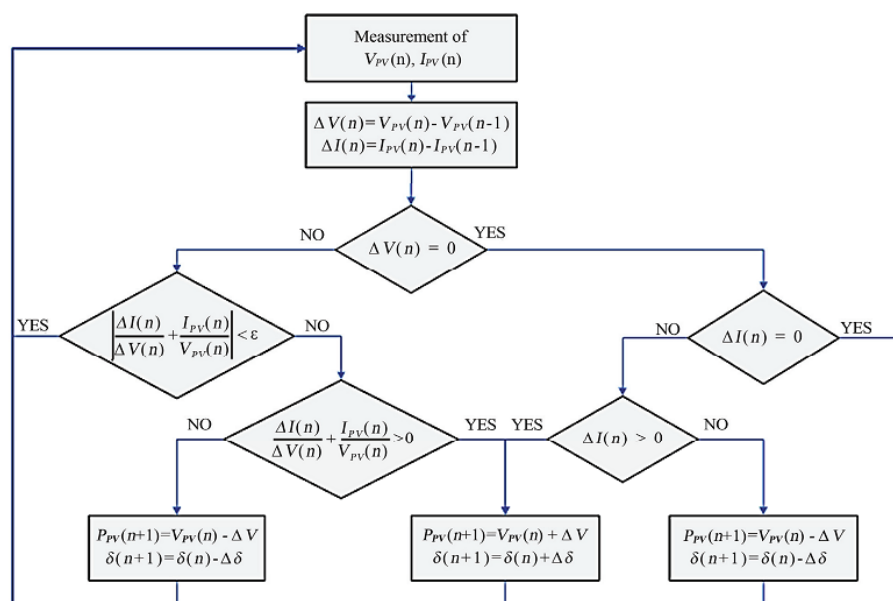


Figura 2.19: Algoritmo MPPT do método Condutância Incremental

Sombreamento Parcial

Quando uma célula FV se encontra sob condições de sombra parcial, ela pode ficar inversamente polarizada, podendo atuar como carga e afetar as restantes células do mesmo módulo. Para reduzir o efeito da sombra parcial, alguns painéis FV contêm díodos que fazem o *bypass* de grupos de células em série, permitindo desativar esses grupos quando afetados por condições de sombra parcial, não colocando em risco a integridade do restante módulo FV.

Tipicamente, quando existe uma condição de sombra parcial, isso traduz-se na ocorrência de máximos locais na curva de potência do painel FV, como pode ser verificado na figura 2.20 [5].

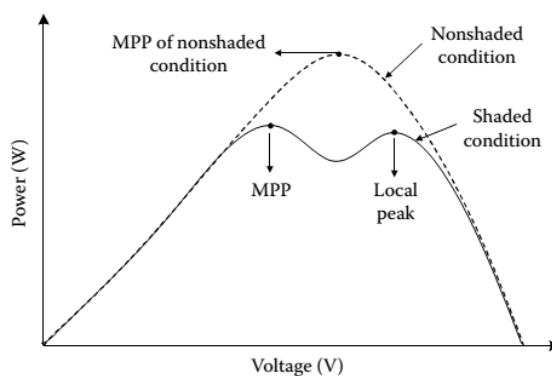


Figura 2.20: Deslocamento do MPP perante condições de sombreamento

Dada a simplicidade de muitos métodos MPPT, ao tentarem localizar o MPP perante condições de sombra parcial podem ficar a operar em torno de um máximo local. Tal situação é

indesejável pois impede que o máximo rendimento do painel FV seja atingido, sendo importante que ao implementar um método MPPT este esteja preparado para lidar com condições de sombra parcial [5].

2.2.4 Conversor DC/AC

O conversor DC/AC é popularmente conhecido na literatura como conversor estático de potência (SPC - *Static Power Converter*) ou inversor e o seu principal objetivo é produzir uma forma de onda AC na sua saída através de uma fonte de alimentação DC. Este tipo de conversor é utilizado em variadores de velocidade (ASD - *Adjustable Speed Drive*), fontes de alimentação não-interruptas (UPS - *Uninterruptible Power Supply*), compensação estática de energia reativa, transporte de energia em corrente alternada (FACTS - *Flexible AC Transmission System*), compensação de tensão, entre muitas outras aplicações [12]. De acordo com o tipo de saída AC, os inversores podem ser considerados de tensão (VSI - *Voltage Source Inverter*) ou de corrente (CSI - *Current Source Inverter*), sendo que no âmbito deste trabalho os CSI não serão alvo de estudo visto estarem limitados a aplicações de elevada potência [7].

Os inversores são construídos utilizando semicondutores controlados de potência e a sua forma de onda de saída é discreta, levando a que seja obtida através de rápidas comutações dos mesmos. Apesar da sua saída não ser sinusoidal, a sua componente fundamental comporta-se como tal sendo que, no contexto específico deste trabalho e, para se conseguir obter uma aproximação desta componente em corrente é necessária a utilização de um elemento indutor entre a sua saída e a rede elétrica. Este comportamento deve ser assegurado por uma técnica de modulação que controle o tempo e a sequência com que os semicondutores comutam, sendo as técnicas de modulação mais utilizadas as que fazem uso de uma portadora, tais como SPWM (*Sinusoidal Pulse Width Modulation*), *Space-Vector (SV)* e a Eliminação Seletiva de Harmónicos (SHE) [12].

Analisando a figura 2.21 [12] podemos observar as topologias básicas de inversão de meia ponte em a) e de ponte completa em b).

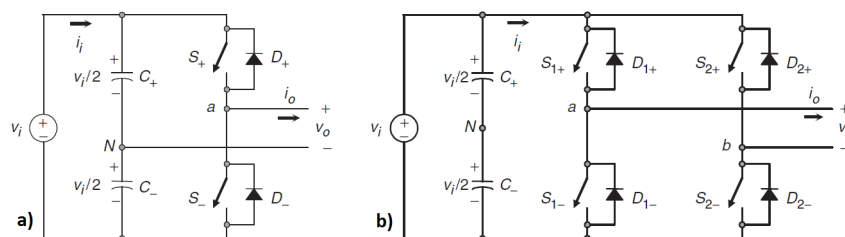


Figura 2.21: Topologias básicas de inversão: a) meia ponte, b) ponte completa

A cada ramo de semicondutores controlados (designados por S) em paralelo com a fonte de tensão de entrada é chamado braço ou *chopper*. Dentro do mesmo braço os semicondutores S nunca se encontram fechados em simultâneo, sendo a sua atuação complementar um do outro de forma a evitar o curto-circuito da fonte de tensão de entrada.

Na topologia de meia ponte a tensão de saída é $V_i/2$ ou $-V_i/2$ consoante a condução de S_+ ou de S_- , sendo que esta topologia utiliza duas fontes de tensão de entrada de igual valor, neste exemplo implementadas pelo divisor capacitivo composto por C_+ e C_- . Na topologia de ponte completa (ou ponte H) a tensão de saída é V_i ou $-V_i$ consoante a condução simultânea do par S_{1+} - S_{2-} ou o par S_{2+} - S_{1-} , sendo apenas necessária uma fonte de tensão de entrada visto a saída ter a mesma amplitude.

Nas topologias inversoras é frequente os semicondutores controlados terem um díodo em antiparalelo, de forma a que a topologia seja capaz de efetuar *freewheeling* (i.e., efetuar um caminho temporário de circulação de corrente em roda-livre) ou dotá-la de uma transferência de potência que pode ser bidirecional.

Configuração do Inversor em Sistemas FV

Inicialmente, a interface entre os painéis FV e a rede baseava-se apenas numa configuração centralizada, onde os painéis FV eram ligados em série por forma a produzir tensão suficiente para alimentar o barramento DC do inversor e assim evitar a utilização de um conversor DC/DC elevador. Na organização série que os painéis FV representam, dita *string*, são associadas em paralelo outras *strings* de painéis FV sempre que é necessário aumentar a potência do sistema [5]. A ilustração deste sistema pode ser vista na figura 2.22 [1].

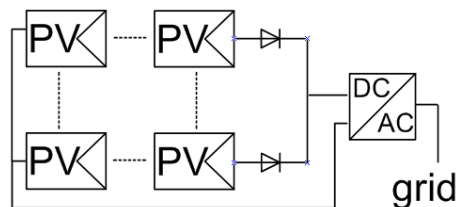


Figura 2.22: Inversor em Configuração Centralizada

Esta configuração tem várias desvantagens, entre as quais a menor fiabilidade devido ao sistema poder entrar em paragem por depender apenas de um só inversor, bem como ter a pesquisa do MPP bastante limitada pela mesma razão. A existência de muitos painéis FV em série implica que cada painel, ficando sujeito a uma condição ambiental diferente dos restantes, tenha um MPP diferente. No caso de existirem várias *strings* de painéis FV, a necessidade de as proteger contra correntes inversas implica significativas quedas de tensão nos cabos do barramento DC e nos díodos de proteção. Estas desvantagens tipicamente resultam numa baixa eficiência global para esta configuração. O seu baixo custo inicial faz com que esta configuração ainda seja largamente adotada, no entanto, o seu design pouco flexível à expansão do sistema FV torna-a pouco atrativa para ser utilizada em novas instalações [5, 1].

A configuração em fileira (ou *string*) surgiu no sentido de resolver os problemas da configuração centralizada. Nesta configuração, cada *string* de painéis FV é ligada ao seu inversor,

eliminando a necessidade dos díodos de proteção e evitando as quedas de tensão que lhes eram associadas. Existindo um inversor para cada *string* deixam de existir quedas de tensão significativas nos cabos de ligação das *strings* ao respetivo barramento DC. A ilustração deste sistema pode ser vista na figura 2.23 [1].

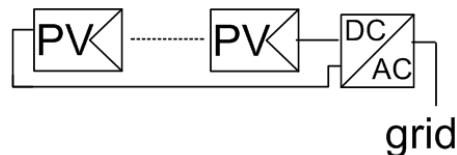


Figura 2.23: Inversor em configuração de fileira

À semelhança das *strings* na configuração centralizada, existindo painéis FV em número suficiente para a tensão resultante poder alimentar o barramento DC do inversor, esta configuração também evita a utilização do conversor DC/DC elevador. No entanto, existindo um inversor por cada *string*, a aplicação de um controlo MPPT por *string* proporciona uma eficiência superior sobretudo quando existem diferentes condições ambientais entre *strings*; no entanto, não resolve situações de sombra parcial na mesma *string*. A fiabilidade é superior, visto que a avaria de um inversor já não implica a total saída de serviço do sistema FV, mas apenas da *string* afetada pela avaria, minimizando o impacto na produção energética. A expansão de um sistema FV com esta configuração torna-se mais simples e económica, visto existir modularidade nos conjuntos *string*-inversor. Apesar desta solução ter sido introduzida há mais de uma década, ela continua sendo a configuração mais utilizada em novas instalações [5].

A configuração de microinversão implica a utilização individual de um inversor por cada painel FV, em que a sua potência nominal pouco excede a potência nominal do painel FV, otimizando a eficiência do inversor. Esta configuração permite que cada painel FV tenha o seu próprio controlo MPPT, garantindo a máxima eficiência possível em quaisquer condições ambientais e sobretudo em situações de sombreamento. A ilustração deste sistema pode ser vista na figura 2.24 [1].

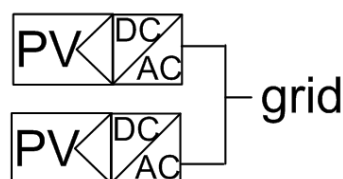


Figura 2.24: Configuração microinversora

Devido à sua menor potência, ao seu design *plug-and-play* e a sua modularidade, esta solução torna fácil a expansão do sistema FV e atrativa para aplicações residenciais pois a sua montagem não exige grandes cuidados. O seu custo torna-se elevado essencialmente devido a tratar-se de uma solução completa e compacta, embora o aumento da oferta e da procura no mercado evidenciem cada vez mais a competitividade desta solução.

Na configuração *multistring*, cada *string* é ligada ao seu próprio conversor DC/DC, sendo que o conjunto desses conversores é ligado a um inversor comum a todo o sistema. Esta configuração combina as vantagens da aplicação de controlo MPPT para cada *string* e a possibilidade de se terem várias strings com diferentes potências e orientações, resultando numa configuração com um *design* flexível, eficiente e que proporciona grande simplicidade na expansão do sistema caso o inversor suporte o acréscimo de potência. Esta configuração, reúne os aspetos principais das configurações centralizada e fileira procurando tornar-se mais adequada às questões de diferentes orientações e existência de sombreamento na *string*, a um custo inferior ao da utilização de vários inversores. Na figura 2.25 pode ser vista uma ilustração deste sistema [1].

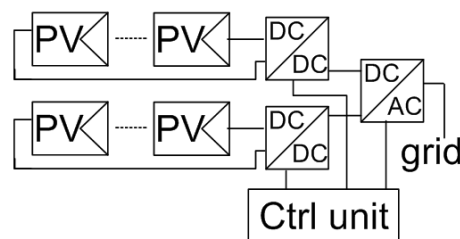


Figura 2.25: Configuração *multistring*

2.3 Microinversor Fotovoltaico

2.3.1 Conceito e Mercado

O microinversor FV é um conversor DC/AC de pequena dimensão e baixa potência, dimensionado para suportar a potência máxima de cada painel FV (tipicamente entre 200 a 250 W). É instalado na proximidade do painel FV resultando habitualmente na configuração microinversora. A sua arquitetura e dimensionamento são focados afim de se atingir fiabilidade a longo prazo, mantendo elevada robustez e elevada eficiência de conversão.

De todo o sistema FV, este elemento é o que tem menor tempo médio de vida útil devido ao *stress* a que são sujeitos os condensadores do barramento DC, tendo esse problema maior relevo quando os mesmos são eletrolíticos e de elevada capacidade. Recentemente começam a serem adotadas novas topologias que dispensam esse tipo de condensadores, elevando o tempo médio de vida útil do microinversor para 25 anos [13].

Atualmente, o mercado de microinversores encontra-se maioritariamente na América do Norte, sendo na Europa muito menor a sua dimensão (em 2012 representava uma quota de apenas 3% do setor FV), existindo grande potencial para crescimento até 2017 [14, 15]. Em contrapartida, a difusão do microinversor na América do Norte é francamente notória sendo expectável que a sua quota de mercado suba dos 15% registados em 2010 para 23% em 2013 [14].

Fortes tentativas têm sido feitas no sentido de difundir cada vez mais os microinversores, que apesar de terem sido pensados sobretudo para o mercado residencial, desde 2012 já têm sido vistos em aplicações comerciais até 1 MW, sendo a empresa Enphase a protagonista [15]. Similarmente,

espera-se cada vez mais que fabricantes de painéis FV e fabricantes de microinversores se unam no sentido de integrar o microinversor no painel FV, apresentando-o como um só produto, tecnicamente mais atrativo e a um menor custo [14].

Segue-se uma descrição da participação que as 4 maiores empresas têm no mercado dos microinversores [16]:

- Enphase: Atualmente é a empresa líder do mercado Norte-Americano de microinversores FV com 53.3% de quota em 2012;
- SMA: Empresa que domina o mercado Norte-Americano de inversores FV nas soluções centralizadas e que atualmente está a alargar a sua oferta aos microinversores;
- SolarBridge: Desenvolve microinversores para integração direta no painel FV afirmando ter um *design* superior, mais eficiente e fiável; evitam o confronto direto com rivais de maior dimensão como a Enphase, SMA ou Power-One;
- Power-One: Foi comprada recentemente pela "gigante" ABB, tornando-a na 2ª principal fornecedora de inversores e uma ameaça credível à liderança da SMA.

2.3.2 Tecnologias de Semicondutores

Os microinversores fazem uso de semicondutores de potência que operam como interruptor, sendo caracterizados pela existência ou ausência de controlo.

Os semicondutores não-controlados de potência mais utilizados são os seguintes [7]:

- Díodos *Schottky* - São utilizados sempre que a sua queda de tensão de condução (cerca de 0.3 V) é necessária por motivos de eficiência, sendo bastante limitados no bloqueio de tensão inversa;
- Díodos de Rápida-Recuperação - São utilizados em aplicações de alta-frequência em conjunto com semicondutores controlados e onde o baixo tempo de recuperação-inversa é necessário.

Os semicondutores controlados entram em condução quando um sinal elétrico de comando é aplicado ao terminal *gate*. Existem várias tecnologias semicondutoras presentes no mercado para diversas gamas de operação ou frequência de comutação, sendo importantes fatores de dimensionamento no projeto do microinversor.

Os semicondutores controlados de potência mais utilizados são os seguintes:

- MosFETs (*Metal Oxide Semiconductor Field Effect Transistor*);
- IGBTs (*Insulated Gate Bipolar Transistor*);
- Tirístores e as suas variantes (GTO, IGTC e MCT) com maior flexibilidade de comando.

A figura 2.26 exemplifica as gamas de operação e frequências máximas de comutação que semicondutores controlados exibiam em meados dos anos noventa [7].

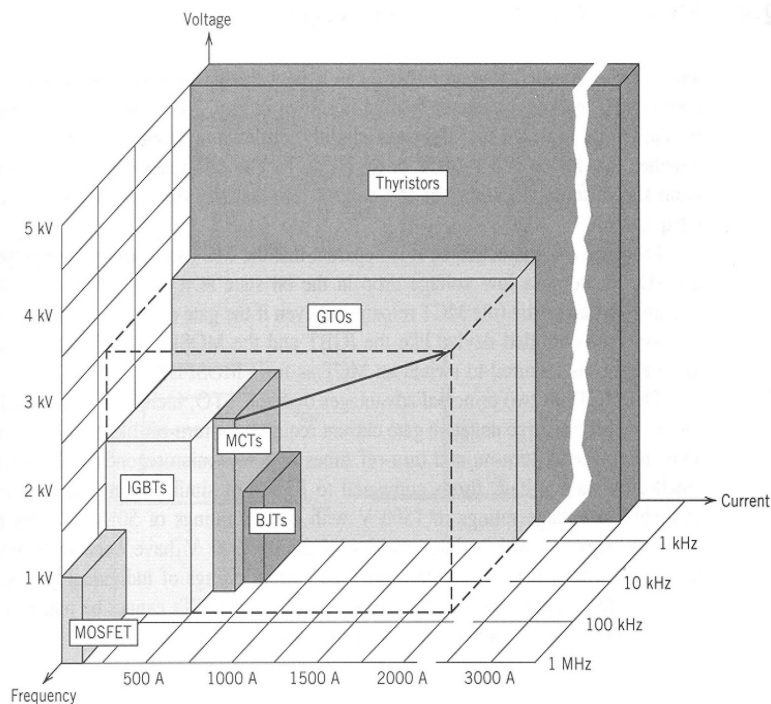


Figura 2.26: Sumário de características dos semicondutores controlados de potência

2.3.3 Técnicas de Controle da Tensão AC

A saída de um microinversor é controlada com o objetivo de obter estabilidade nos parâmetros tensão e frequência, de forma a alimentar com eficácia as cargas AC a ela ligadas. Algumas das técnicas de controle mais eficientes baseiam-se em *Pulse-Width Modulation* (PWM) e Eliminação Seletiva de Harmônicos, sendo que para as mesmas será feita uma breve descrição da sua aplicação na topologia de ponte completa da figura 2.21 b).

SPWM Bipolar

Nesta técnica de modulação é utilizada a comparação entre um sinal modulador sinusoidal e um sinal portador triangular de frequência superior; por esta razão, a técnica tem o nome *Sinusoidal Pulse-Width Modulation* (SPWM) Bipolar.

A saída do inversor de ponte completa assume apenas dois níveis de tensão possíveis, que são V_i e $-V_i$, sendo que $V_o = V_i$ ocorre sempre que $V_{mod} > V_{port}$ e $V_o = -V_i$ sucede caso $V_{mod} < V_{port}$. Assim a tensão de saída é caracterizada por uma componente fundamental de aspeto sinusoidal cuja amplitude é dada por $V_{o1} = V_i * m_a$, sendo $m_a = V_{mod}/V_{port}$ o índice de modulação em amplitude e a gama de variação linear existe para $m_a \leq 1.0$ [7, 8].

Considerando $m_f = f_{mod}/f_{port}$ como sendo o índice de modulação em frequência, é importante utilizar apenas valores inteiros ímpares e superiores a 15 de modo a se obter, respetivamente, a eliminação dos harmônicos de ordem par e uma correta simetria na forma de onda da saída. O

sincronismo entre o sinal modulador e o sinal portador é também importante de modo a se evitarem componentes sub-harmônicas da frequência fundamental quando $m_f \leq 21$ [7].

SPWM Unipolar

Esta técnica de modulação partilha algumas semelhanças com a SPWM Bipolar, sendo que efetua a comparação de dois sinais moduladores sinusoidais (o sinal direto e o seu simétrico) e um sinal portador triangular de frequência superior. O sinal modulador direto serve para gerar os sinais de controlo do primeiro braço e o mesmo sucede para o sinal modulador simétrico em relação ao segundo braço da ponte H, sendo que por esta razão a técnica tem o nome SPWM Unipolar.

A saída do inversor de ponte completa assume três níveis de tensão possíveis, que são V_i , $-V_i$ e zero, sendo que $V_o = V_i$ para $0 < \theta < \pi$ e $V_o = -V_i$ para $\pi < \theta < 2\pi$; a tensão nula ocorre sempre que os dois braços partilham o mesmo sinal de controlo no mesmo instante. Uma ilustração desta técnica pode ser observada na figura 2.27 [7].

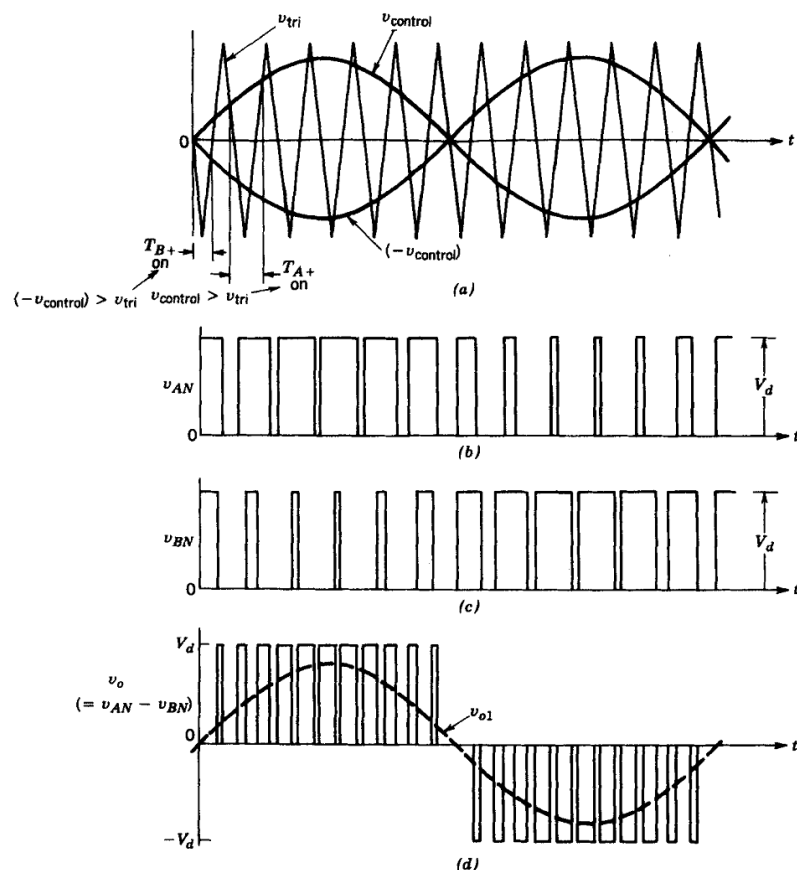


Figura 2.27: Comutação de inversor monofásico com SPWM unipolar

Devido às tensões de cada braço serem idênticas mas desfasadas de 180° , a tensão de saída do inversor de ponte completa nunca contém harmónicos de ordem par. É importante referir que este

tipo de modulação permite que o *ripple* da corrente de saída tenha uma frequência igual ao dobro da frequência de comutação dos semicondutores [7].

O menor conteúdo harmónico é uma vantagem quando comparada com a SPWM Bipolar pois permite a utilização de componentes de filtragem com menor valor e, simultaneamente obter formas de onda de tensão e de corrente com elevada qualidade [8].

SPWM Híbrida

Tal como a técnica SPWM Unipolar, esta técnica também contém duas formas de obter tensão nula na saída do inversor. A diferença prende-se no fato dos braços do inversor não comutarem à mesma frequência (um dos braços comuta a alta-frequência e o outro comuta à frequência da rede), impossibilitando que o *ripple* da corrente da saída usufrua do efeito duplicador da frequência visto na SPWM Unipolar. Esta técnica mantém as restantes vantagens da técnica anterior e reduz as perdas de comutação, possibilitando a utilização de semicondutores mais lentos no braço que comuta à frequência da rede [4].

Eliminação Seletiva de Harmónicos

Esta técnica é utilizada mais frequentemente em VSIs de ponte completa e não apresenta harmónicos de ordem par devido à forma de onda da tensão de saída apresentar simetria de $1/2$ e de $1/4$ de período. A tensão de saída, que pode ser observada na figura 2.28, apresenta N mudanças de estado durante $1/4$ de período para se eliminarem $N - 1$ harmónicos, sendo identificadas pelos ângulos de comutação α_k , onde $k : 1, \dots, N$ [8].

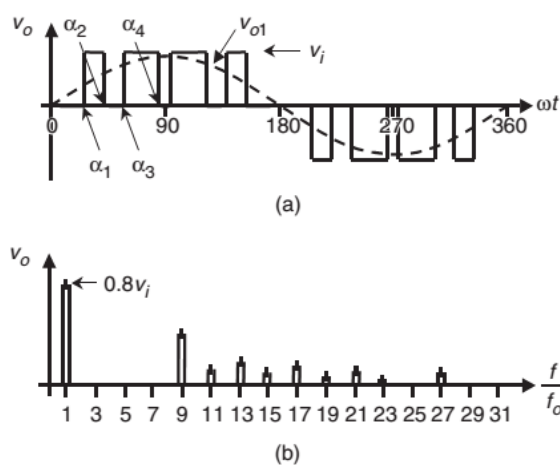


Figura 2.28: Controlo com Eliminação Seletiva de Harmónicos: eliminação das componentes 3, 5 e 7 em a), espectro de frequência da tensão de saída em b)

As equações 2.11 e 2.12 representam as expressões gerais para eliminação seletiva dos harmónicos, nas quais $\alpha_1, \alpha_2, \dots, \alpha_N$ devem satisfazer $\alpha_1 < \alpha_2 < \dots < \alpha_N < \pi/2$.

$$-\sum_{k=1}^N (-1)^k \cos(n\alpha_k) = \frac{\pi}{4} m_a \quad (2.11)$$

$$-\sum_{k=1}^N (-1)^k \cos(n\alpha_k) = 0 \quad \text{sendo } n = 3, 5, \dots, 2N - 1 \quad (2.12)$$

Controlo com Tensão Nula (*Voltage Cancellation*)

Trata-se de um caso particular da técnica anterior onde apenas a componente fundamental da tensão é controlada. O seu nome deriva da implementação ser feita utilizando dois sinais de onda-quadrada desfasados entre si com o ângulo $2\alpha_1$, como mostra a figura 2.29 em a) e b) [8].

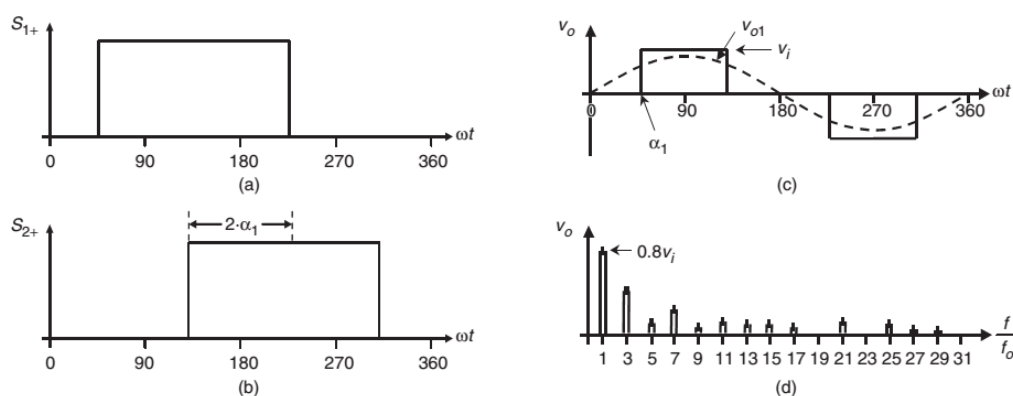


Figura 2.29: Controlo com Tensão Nula: controlo dos braços em a) e b), tensão de saída em c) e espetro de frequência em d)

Na equação 2.13 pode ser observado o cálculo da amplitude da componente fundamental da tensão de saída e seus harmónicos.

$$V_{oh} = \frac{4}{\pi} V_i \frac{(-1)^{(h-1)/2}}{h} \cos(h\alpha_1) \quad \text{sendo } h = 1, 3, 5, \dots \quad (2.13)$$

Nesta técnica os semicondutores da ponte H apenas entram em condução uma vez em cada meio-ciclo da tensão de saída, usufruindo de menor desgaste e menores perdas de comutação em comparação com as técnicas SPWM. Contudo, a amplitude dos harmónicos de menor ordem é superior, tornando mais difícil a sua filtragem [7].

2.3.4 Topologias de Microinversão

De seguida serão apresentadas algumas das topologias de microinversão mais eficientes e com representação no mercado. Será abordado o seu princípio de funcionamento, caracterizando as suas vantagens e desvantagens.

Ponte Completa Básica

A topologia básica de inversão em Ponte Completa encontra-se ilustrada na figura 2.30 [4]. As três principais técnicas de modulação desta topologia são SPWM bipolar, SPWM Unipolar e SPWM Híbrida.

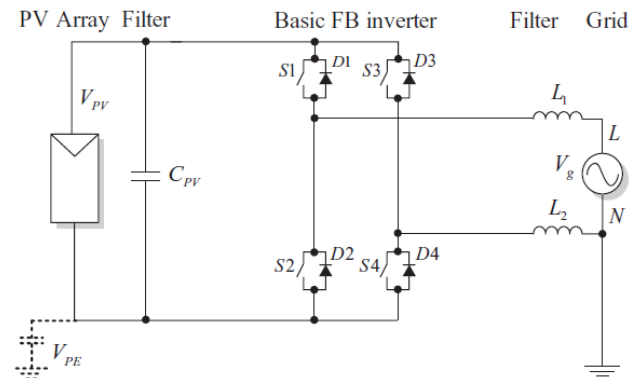


Figura 2.30: Inversor em Ponte Completa Básico

Quando a técnica SPWM Bipolar é utilizada, a capacidade parasita do painel FV (V_{PE}) fica sujeita à componente de frequência da rede, resultando em baixa corrente de fugas e emissão de EMI.

No entanto, a variação bipolar na tensão da saída implica maior dificuldade em filtrar o *ripple* da corrente e maiores perdas no núcleo do filtro indutor de ligação à rede. A troca de energia reativa entre esse filtro e V_{PE} durante os períodos de *freewheeling* contribuem para a baixa eficiência desta solução (até 96.5%) e a sua utilização seja desaconselhável [4].

A utilização de SPWM Unipolar permite que o *ripple* da corrente de saída tenha o dobro da frequência de comutação e facilite a sua filtragem sendo que a tensão unipolar aos terminais do filtro possibilita menores perdas no seu núcleo. A elevada eficiência desta solução (até 98%) deve-se ao fato de existirem baixas perdas quando a tensão de saída é nula.

Contudo, V_{PE} fica sujeita à componente de alta-frequência da comutação da ponte H, resultando numa elevada corrente de fugas e emissão de EMI, sendo desaconselhável a utilização desta solução [4].

No caso da utilização de SPWM Híbrida, esta técnica também usufrui de baixas perdas no núcleo do filtro indutor, atingindo elevada eficiência (até 98%) devido a não existirem trocas de energia reativa entre o filtro indutor e V_{PE} e devido à baixa frequência de comutação num dos braços da ponte H.

No entanto, existem dificuldades acrescidas em filtrar o *ripple* da corrente de saída por esta não usufruir do efeito duplicador de frequência presente em SPWM Unipolar. Esta técnica acaba

por não ser recomendável devido a V_{PE} ficar sujeita a variações de tensão quadrada à frequência da rede, que resultam numa elevada corrente de fuga e elevados requisitos na filtragem de EMI [4].

Topologia H5

Trata-se de uma topologia patenteada em 2005 pertencente à empresa SMA e que consiste numa ponte H com um quinto interruptor controlado (S5) colocado em série com o ramo positivo do barramento DC, tal como se pode observar na figura 2.31 [4].

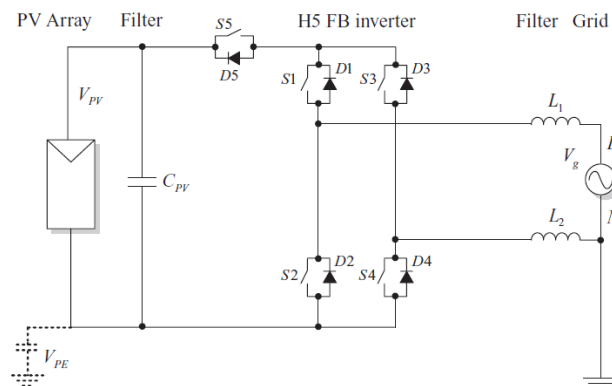


Figura 2.31: Topologia H5 (SMA)

Esta topologia utiliza SPWM Híbrida [3] tendo saída unipolar, produzindo menores perdas no núcleo da indutância do filtro de ligação à rede. A sua elevada eficiência deve-se às baixas perdas de condução num dos braços da ponte H por este comutar à frequência da rede e à implementação de S5, sendo que a sua abertura durante os instantes de *freewheeling* impede a troca de energia reativa entre o filtro de ligação à rede e o barramento DC, permitindo reduzir o seu *ripple* de alta-frequência, as correntes de fuga em V_{PE} e a emissão de EMI [4].

Face à topologia de Ponte Completa, esta contém três interruptores no estado ativo que aumentam as perdas de condução. No entanto a eficiência global não é demasiado afetada pois a comutação sincronizada de S5 com os interruptores que efetuam a modulação permite que estes operem a metade da tensão do barramento DC, repartindo o *stress* a que são sujeitos, aumentando a eficiência do conversor em carga parcial e a sua robustez [3]. Esta solução não contém ganho de tensão, necessitando de ser completada para poder ser feita a ligação à rede.

A SMA utiliza esta topologia na sua gama de produtos *SunnyBoy 4000/5000TL* tendo uma eficiência muito próxima dos 98% [4, 17].

Topologia HERIC

Trata-se de uma topologia patenteada em 2006 pertencente à empresa Sunways e que consiste numa ponte H com dois braços de *bypass* (implementados com IGBTs) em paralelo com a saída, tal como se pode observar na figura 2.32 [4].

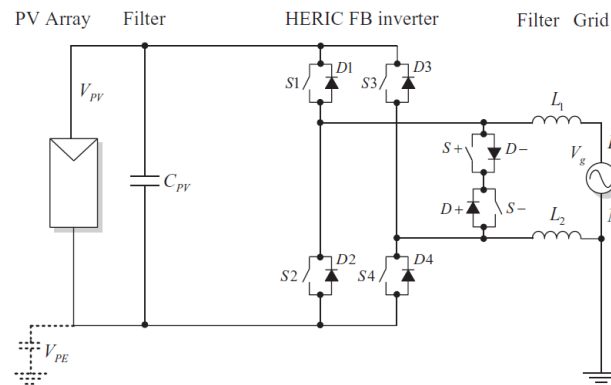


Figura 2.32: Topologia HERIC (Sunways)

O controlo dos braços de *bypass* é sincronizado com a rede, sendo que $S+$ e $S-$ entram em condução consoante o sinal de tensão da rede impedindo que a corrente flua para a ponte H durante os instantes de *freewheeling*. Deste modo, os efeitos de condução descontínua não se propagam até ao barramento DC mesmo em condições de baixa carga [4, 3]. Esta topologia utiliza SPWM Unipolar, mantendo todas as vantagens que caracterizam a topologia H5, com a exceção das menores perdas de comutação associadas à SPWM Híbrida.

O maior inconveniente desta topologia é o elevado número de interruptores controlado, que apesar de aumentarem a complexidade desta solução não aumenta as perdas de condução face à topologia de ponte completa, ficando apenas dois interruptores ativos durante os períodos de transferência de energia. Tal como a topologia H5, também é necessário completar esta solução com outras que lhe permitam ter o ganho de tensão necessário para efetuar a ligação à rede [4].

A Sunways utiliza a topologia HERIC nos seus produtos da gama NT, afirmando atingir uma eficiência máxima de 98%.

Topologia *Interleaved Flyback*

Esta topologia tem por base o conversor DC/DC *Interleaved Flyback* abordado em 2.2.2, podendo ser observada na figura 2.33 [18].

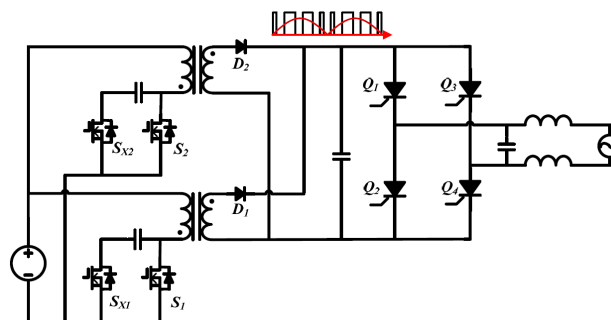


Figura 2.33: Topologia *Interleaved Flyback* (Enphase)

Podemos observar que esta topologia utiliza SPWM Unipolar executada pela operação sequencial de $S1$ e $S2$. A quantidade de impulsos presentes num período da tensão de saída do conversor DC/DC é eficientemente aumentada através da tecnologia *Interleaved*, tornando-se mais fácil a mitigação do seu *ripple* de alta-frequência e possibilitando a diminuição da capacidade do barramento DC. Os interruptores $S1$ e $S2$ são protegidos contra elevados picos de tensão que ocorrem durante sua abertura, sendo que a energia indutiva armazenada no primário do transformador é absorvida pelos condensadores que se encontram em série com S_{x1} , S_{x2} , constituindo *snubbers* ativos. Esta técnica resulta numa maior facilidade de interrupção em alta-frequência do fornecimento de corrente ao primário do transformador, reduzindo as perdas de comutação.

À semelhança das topologias H5 e HERIC, esta também impede que os efeitos nocivos que ocorrem durante o *freewheeling* da ponte inversora não se propaguem até ao barramento DC devido aos primários dos transformadores não se encontrarem em condução nesses instantes. Contudo, ao contrário das topologias mencionadas, esta oferece isolamento galvânico entre o painel FV e a rede elétrica, que apesar de não ser uma imposição normativa, proporciona uma segurança extra ao evitar que o barramento DC fique exposto aos valores de tensão da rede e um curto-circuito grave ocorra caso um caminho de baixa impedância se estabeleça entre um dos terminais do painel FV e a terra.

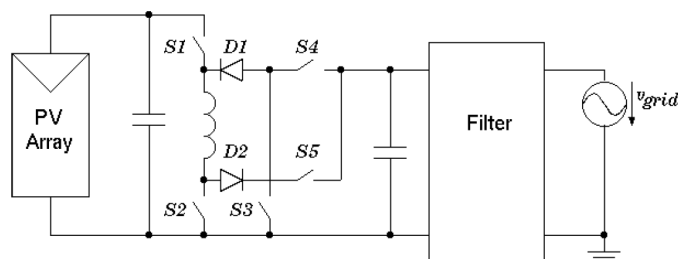
Neste caso específico, a ponte inversora é implementada com tirístores e comutada à frequência da rede, efetuando o desdobramento da tensão modulada. A fonte de tensão de entrada da figura 2.9 deve ser encarada como sendo o painel FV em paralelo com uma bateria de condensadores de grande capacidade que estabiliza a tensão do barramento DC [4]. Tal necessidade é justificada pelos impulsos de corrente de grande amplitude que são solicitados ao barramento DC, sendo que os transformadores ao proporcionarem ganho de tensão agravam esse problema cuja dependência é proporcional à sua razão de transformação.

A empresa Enphase utiliza esta topologia no seu microinversor M215 atingindo 96% de eficiência, sendo importante salientar que este valor é refere-se a toda a cadeia de conversão de energia desde o painel FV até à rede elétrica.

Topologia *Karschny*

Esta topologia, que pode ser observada na figura 2.34 [19], é também conhecida por *Flying Inductor Topology* e pode operar em três diferentes configurações:

- Conversor *Buck* com saída positiva, caso a tensão de entrada seja superior à amplitude da tensão da rede;
- Conversor *Boost* com saída positiva, caso a tensão de entrada seja inferior à amplitude da tensão da rede;
- Conversor *Buck-Boost*, para fornecer uma tensão negativa durante a arcada negativa da tensão da rede.

Figura 2.34: Topologia *Karschny*

Observando a tabela 2.3 [19], pode-se observar com maior detalhe o funcionamento desta topologia em cada uma das suas configurações.

Tabela 2.3: Funcionamento das configurações da topologia *Karschny*

| Configuração | SPWM | ON | OFF | <i>Freewheeling</i> |
|-------------------|---------|---------|---------|---------------------|
| <i>Buck</i> | S1 | S2 e S4 | S3 e S5 | D1 |
| <i>Boost</i> | S1 e S2 | S3 e S5 | S4 | D1 |
| <i>Buck-Boost</i> | S1 | S3 e S5 | S2 e S4 | D1 |

A modulação sinusoidal é assegurada por S1 e S2, conforme a configuração, comutando a alta-frequência sendo que os restantes interruptores comutam à frequência da rede. O terminal negativo do painel FV está ligado ao neutro da rede elétrica minimizando o *ripple* de tensão do barramento DC.

A bobina do conversor é utilizada para acumulação de energia, fazendo aumentar o tamanho e custo deste componente, não comprometendo demasiado o baixo peso desta solução. No entanto, a eficiência global acaba sendo comprometida pelas perdas de condução devido à resistência interna da bobina e do número de semicondutores em condução [19].

Esta topologia é utilizada pela empresa Siemens nos produtos da gama Sitop atingindo uma eficiência máxima de 94% [20].

Topologia REFU

Esta é uma topologia patenteada em 2007 pertencente à empresa Refu Solar e que consiste numa meia-ponte inversora com *bypass* feito na zona AC e aos conversores DC/DC, podendo ser observada na figura 2.35 [4].

Esta topologia mantém as mesmas vantagens que as topologia H5 e HERIC, sendo que o *bypass* da saída é efetuado de forma diferente utilizando interruptores unidirecionais compostos por IGBTs em série com díodos de forma a cancelar o percurso do *freewheeling* [4]. Outra característica importante desta topologia é a inclusão de conversores DC/DC do tipo *Boost* que são ativados sempre que a tensão do painel FV é inferior à amplitude da tensão da rede elétrica e, cuja solicitação dos mesmos faz ainda mais sentido por se tratar de uma topologia em meia ponte.

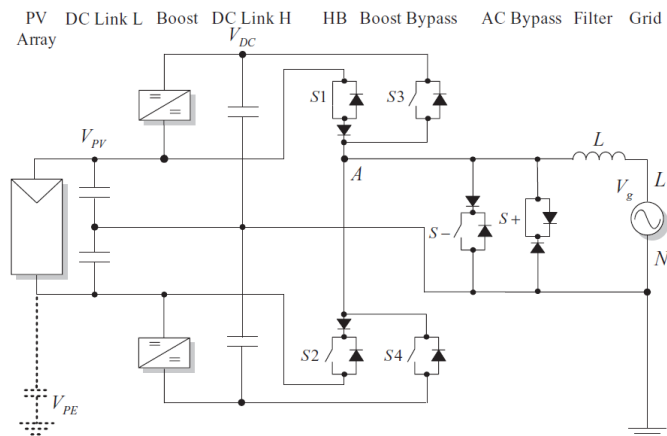


Figura 2.35: Topologia Refu

A sua tensão de saída é unipolar sendo a SPWM efetuada por $S1$ e $S2$ quando os conversores *Boost* não são necessários, sendo por $S3$ e $S4$ no caso inverso. $S+$ e $S-$ comutam à frequência da rede consoante a polaridade da sua tensão.

Com esta topologia aplicada aos seus produtos, a Refu Solar obteve uma eficiência máxima de 98% [4].

2.4 Conclusões

Neste capítulo foi efetuada a caracterização do sistema FV e o aprofundamento técnico dos seus elementos constituintes. A caracterização do microinversor, tema central deste trabalho, recaiu sobretudo na topologias mais relevantes existentes no mercado e nas suas técnicas de geração dos sinais de comando dos seus semicondutores.

Mediante a informação que foi disponibilizada na secções 2.3.3 e 2.3.4, a topologia H5 contém aspetos técnicos que proporcionam um elevado desempenho mantendo uma quantidade reduzida de semicondutores, simplificando o seu controlo. Esta topologia torna-se assim desejável para ser utilizada nas restantes fases deste trabalho, sendo também selecionada a técnica de comutação por SPWM Unipolar para potenciar o seu desempenho global.

Capítulo 3

Controlo e Simulação do Conversor DC/AC Ligado à Rede Elétrica

Uma rede elétrica é um sistema complexo cuja dinâmica é afetada pela continuidade e comutação das cargas a ela ligadas, entre outras razões, causando perturbações que impedem a estabilidade das grandezas elétricas que a caracterizam. Por isso, quando o microinversor se encontra ligado à rede, esta deve ser continuamente monitorizada de forma a permitir o correto funcionamento do microinversor, sem que este perturbe a rede e possa cumprir as normas de técnicas aplicáveis.

Neste capítulo será apresentado um estudo de sistemas de sincronização, que permitem ao microinversor adaptar o seu comportamento em função das perturbações às quais a rede é sujeita, apresentando as respostas temporais das técnicas de sincronização mais relevantes, escolhendo e simulando a melhor técnica para ser utilizada nas restantes fases deste trabalho.

De seguida, irá ser apresentado um estudo das principais técnicas de controlo linear de corrente, que permitem o controlo das componentes ativa e reativa da potência fornecida à rede, bem como incluir o controlo da tensão do barramento DC por forma a garantir a estabilidade do seu valor. Serão apresentadas as suas respostas temporais recorrendo a simulação, sendo que também será feita a simulação da solução proposta de modo a ser validada para ser utilizada na fase de implementação prática.

3.1 Técnicas de Sincronização

A sincronização de conversores DC/AC monofásicos com a rede elétrica baseia-se na monitorização precisa da tensão para afinar continuamente o oscilador interno do conversor de modo a que este se adapte à dinâmica oscilatória da rede. As técnicas de sincronização destes conversores servem essencialmente para estimar o valor atual do ângulo de fase e da amplitude fundamental da tensão da rede através de amostragem, sendo estes valores aplicados no controlo da corrente injetada na rede.

Assim, as técnicas de sincronização podem ser classificadas em dois grupos quanto à sua forma de deteção da tensão, nomeadamente no domínio das frequências e no domínio dos tempos.

Os métodos de deteção no domínio das frequências são usualmente baseados na implementação discreta da análise de *Fourier*, sendo eles a *Discrete Fourier Transform* (DFT) e a *Recursive DFT* (RDFT).

A DFT, como o nome indica, é baseada na Transformada de *Fourier* e serve para se obter a transformação de um sinal contínuo, periódico ou não-periódico, no domínio das frequência desde que seja discretizado num número finito de amostras igualmente espaçadas no tempo, designadas por N . O seu cálculo exige $2N^2 - N$ operações aritméticas que denotam um elevado esforço computacional e a sua aplicação para fins de sincronização acarreta um erro de fase quando a amostragem não é sincronizada com a componente fundamental da rede. Dado o elevado esforço computacional, a transformada rápida de *Fourier*, baseada em decimação, proporciona uma enorme redução do esforço computacional envolvido ($(1.5 * N) \log_2 N$ operações aritméticas), não é no entanto adequada para extrair a componente fundamental do sinal de entrada e por isso não é usualmente aplicada para fins de sincronização [4].

A RDFT surge também no sentido de aliviar a carga computacional da DFT, sendo que a recursão deve-se ao fato da saída ser calculada com base nas amostragens atual e anterior. Ela pode ser utilizada para implementar um filtro discreto passa-banda adaptativo para extrair a componente fundamental do sinal de entrada, mas tal como os outros métodos de análise de *Fourier*, esta também dá origem a erros de estimação de amplitude e de ângulo de fase quando o produto entre o número de amostras (N) e o período de amostragem (T_s) não coincide com a frequência fundamental da rede [4].

Os métodos de deteção no domínio dos tempos são tipicamente baseados num ciclo adaptativo que permite ao oscilador interno do conversor DC/AC rastrear um parâmetro de interesse do sinal de entrada, sendo os métodos *Phase-Locked Loop* (PLL) os mais utilizados. Um método simples de aquisição desse parâmetro poderia ser uma simples deteção de passagem por zero, não fosse o fato de ser demasiado sensível a ruído, uma vez que a distorção do sinal de entrada poderia originar várias passagens por zero e retirar precisão a este método.

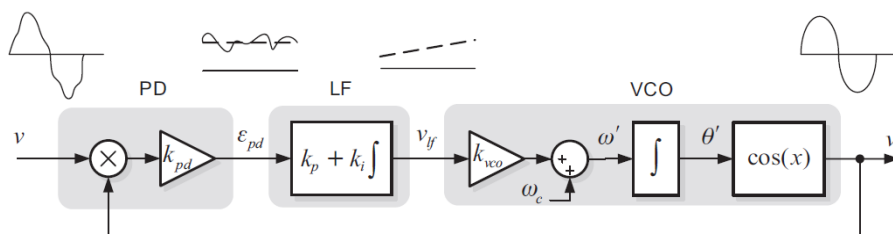


Figura 3.1: Estrutura básica de uma PLL e seus blocos

A estrutura básica do método de sincronização por PLL pode ser observada na figura 3.1 e consiste em três blocos fundamentais [4]:

- *Phase Detector (PD)*, cuja função é gerar um sinal DC proporcional à diferença de fase entre o sinal de entrada v e o sinal gerado pelo oscilador interno da PLL, v' . A sua saída contém uma componente AC indesejável que depende do tipo de PD utilizado.
- *Loop Filter (LF)*, que consiste num atenuador da componente AC da saída de PD e é normalmente implementado por um filtro passa-baixo de primeira ordem ou um controlador PI.
- *Voltage Controlled Oscillator (VCO)*, que gera na sua saída um sinal AC cuja frequência é variada em torno de uma frequência central, ω_c , como função da tensão de entrada fornecida por LF.

3.1.1 SOGI-PLL

Esta técnica de sincronização baseia-se na estrutura *Second-Order Generalized Integrator (SOGI-QSG)*, contendo realimentação em frequência e ângulo de fase, podendo ser observada na figura 3.2 [4].

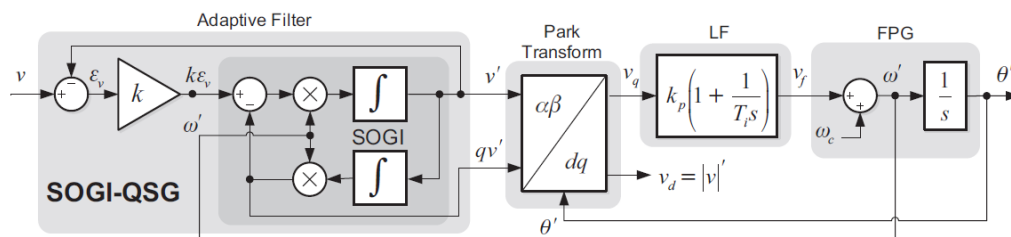


Figura 3.2: Diagrama de blocos da técnica de sincronização SOGI-PLL

O bloco SOGI representa um filtro adaptativo cuja largura de banda apenas depende do ganho k , tornando-o adequado para aplicações de frequência variável. Nesta técnica de sincronização ele é utilizado como QSG, sendo que os sinais v' e qv' coincidem com a amplitude do sinal de entrada v quando a frequência estimada ω' coincide com a frequência do sinal de entrada ω . Assim a estrutura SOGI-QSG tem por função a deteção do erro de fase entre os dois sinais em quadratura de forma a suavizar as oscilações que ocorrem na saída de PD, ilustradas na figura 3.1 [4].

A utilização do QSG na PLL permite o uso da Transformada de *Park* em sistemas monofásicos, ficando os valores de v' e qv' representados pelo plano ortogonal e estacionário definido pelos eixos α e β , originando o vetor de entrada virtual v representado na figura 3.3 [4].

Analogamente, os sinais de saída de Transformada de *Park* são representados pela projeção do vetor v sobre um plano ortogonal e rotativo definido pelos eixos d e q . Deste modo é possível representar um sinal AC periódico com frequência ω sob a forma de um sinal DC ao qual foi retirada a componente AC correspondente a ω .

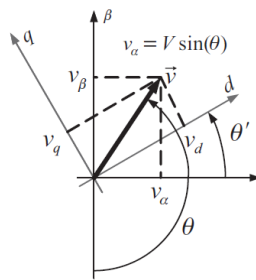


Figura 3.3: Representação vetorial dos sinais de saída do QSG

A equação 3.1 representa a matriz de cálculo da Transformada de *Park*.

$$\begin{bmatrix} d \\ q \end{bmatrix} = \begin{bmatrix} \cos \theta & \sin \theta \\ -\sin \theta & \cos \theta \end{bmatrix} \begin{bmatrix} \alpha \\ \beta \end{bmatrix} \quad (3.1)$$

Quando a PLL se encontra bem sintonizada com a frequência de entrada ($\omega \approx \omega'$), o vetor v e o plano dq deslocam-se com a mesma velocidade angular e a saída de PD encontrar-se-á livre de oscilações, obedecendo à equação 3.2 e sendo nula a componente v_d .

$$V_{(dq)} = \begin{bmatrix} v_d \\ v_q \end{bmatrix} = V \begin{bmatrix} \sin(\theta - \theta') \\ -\cos(\theta - \theta') \end{bmatrix} \quad (3.2)$$

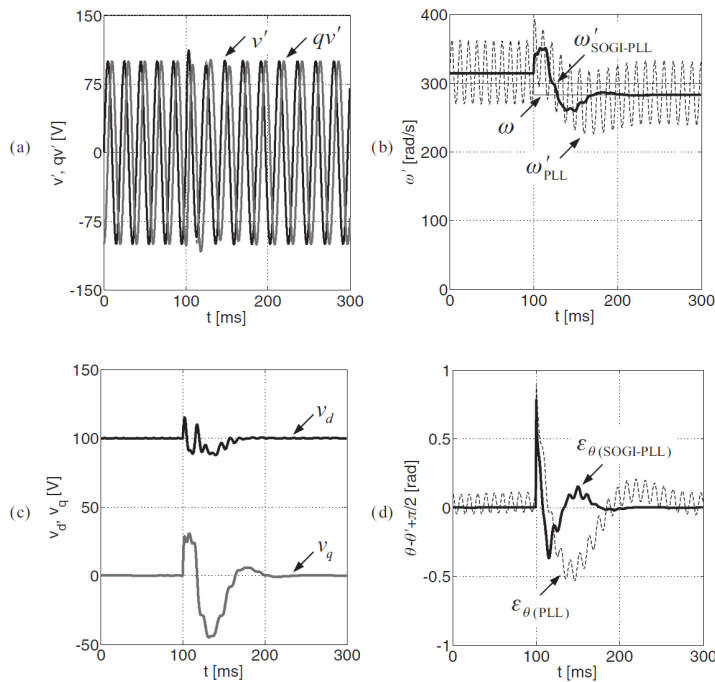


Figura 3.4: Resposta da SOGI-PLL face a uma variação repentina dos valores de ângulo de fase e da frequência da rede

Deste modo a componente v_q é filtrada em LF e enviada para o bloco *Frequency and Phase Generator* (FPG), sendo a frequência utilizada para afinar o bloco SOGI-QSG e o ângulo de fase utilizado para sincronizar a PLL com o sinal da rede [4].

O grupo de figuras 3.4 [4] apresentam a resposta da SOGI-PLL face a uma variação repentina dos valores de ângulo de fase e de frequência da rede, encontrando-se em a) os dois sinais em quadratura gerados pela estrutura SOGI-QSG, a variação da frequência em b), as componentes do referencial síncrono em c) e o erro transitório do ângulo de fase em d). As figuras b) e d) mostram a comparação do comportamento da SOGI-PLL (a negrito) face a uma PLL convencional (a tracejado).

Face a uma PLL convencional, a SOGI-PLL apresenta uma resposta de ângulo de fase e de frequência com menor oscilação, bem como menor tempo de sincronização.

3.1.2 SOGI-FLL-GN

Esta técnica de sincronização aproveita o carácter ressonante da estrutura SOGI-QSG para torná-la auto-adaptativa sendo utilizado controlo em malha fechada do tipo *Frequency-Locked Loop* (FLL) para deslocar a sua frequência central, ω_c , para que esta coincida com a frequência do sinal de entrada. Uma implementação da técnica de sincronização em questão pode ser observada na figura 3.5 [4].

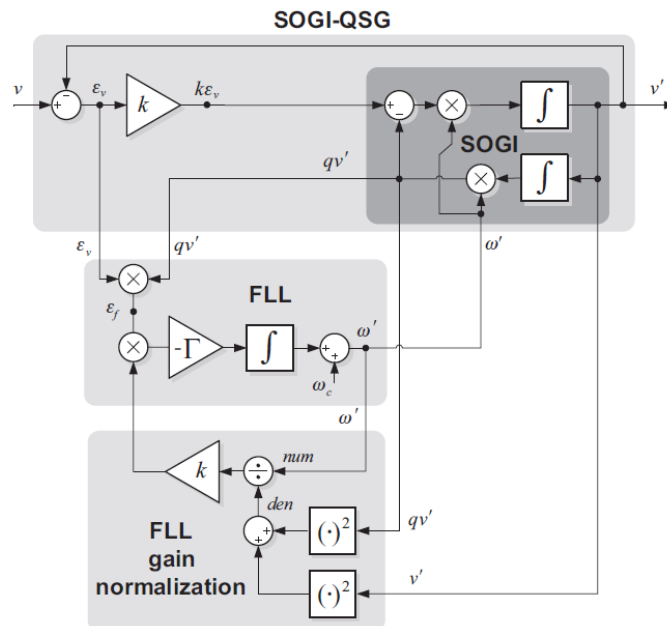


Figura 3.5: Diagrama de blocos da técnica de sincronização SOGI-FLL com linearização de ganho

Os parâmetros ε_v e qv' encontram-se em fase quando a frequência de entrada é inferior à frequência de ressonância da estrutura SOGI ($\omega < \omega'$) e ficam em oposição de fase quando o contrário sucede. O erro de tensão é dado pela expressão $\varepsilon_v = v - v'$ e dá origem ao erro de

frequência indicado pela expressão $\varepsilon_f = \varepsilon_v * qv'$, sendo este positivo quando $\omega < \omega'$, nulo se $\omega = \omega'$ e negativo quando $\omega > \omega'$ [4].

Na estrutura FLL, o integral de ε_f multiplicado pelo ganho negativo $-\Gamma$ resulta no deslocamento de ω' em torno de ω até a condição $\omega' = \omega$ ser satisfeita, sendo que a adição *feed-forward* de ω_c ao resultado do integrador serve para acelerar o processo de sincronização.

Sem a estrutura de normalização de ganho presente na zona inferior da figura 3.5 não seria possível que a FLL funcionasse devidamente, devido ao comportamento não-linear de ε_f não possibilite que este parâmetro controle exclusivamente o ganho $-\Gamma$ da estrutura FLL [4].

As equações 3.3 e 3.4 indicam a forma como as estimações da amplitude e ângulo de fase da tensão da rede são obtidas nesta técnica de sincronização.

$$|v'| = \sqrt{(v')^2 + (qv')^2} \quad (3.3)$$

$$\angle v' = \arctan \frac{qv'}{v'} \quad (3.4)$$

O grupo de figuras 3.6 [4] representa a resposta da SOGI-FLL-GN face a uma variação repentina da tensão da rede (descida para 20% do valor nominal) e da frequência (descida de 50 para 45 Hz) estando representadas em, a) as tensões estimadas em quadratura, b) a resposta em frequência, c) a resposta da amplitude da tensão estimada e d) a resposta do ângulo de fase estimado.

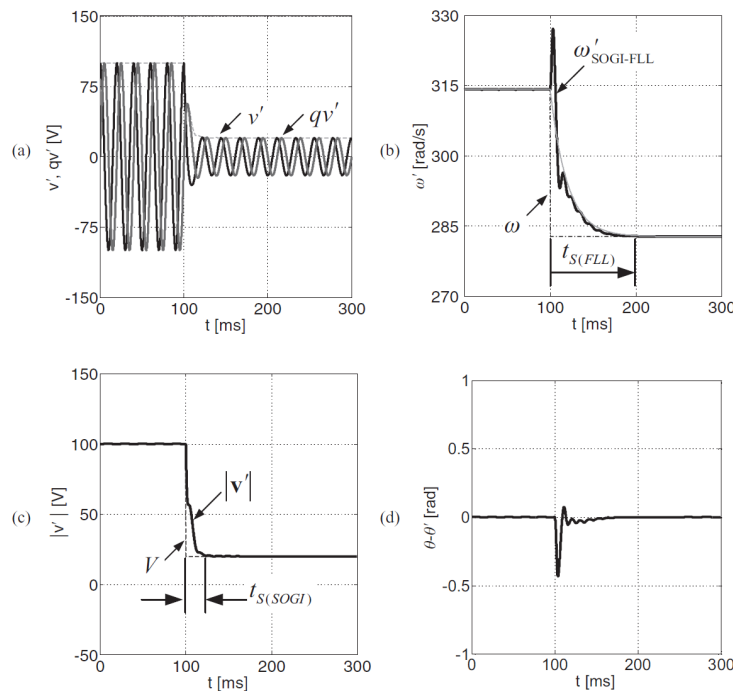


Figura 3.6: Resposta da SOGI-FLL-GN face a uma variação repentina dos valores de ângulo de fase e da frequência da rede

Analisando o grupo de figuras 3.6 e comparando o mesmo com a resposta da SOGI-PLL do grupo de figuras 3.4, podemos concluir que a técnica de sincronização SOGI-FLL-GN denota

uma robustez superior face às variações bruscas de tensão e de frequência, tendo sido ainda mais expressivas do que as que a técnica SOGI-PLL foi sujeita. Evidencia um menor tempo de estabelecimento visível em todas as figuras, bem como *overshoot* mais controlado visível em b) e em d).

Pelo nível de resultados indicados no grupo de figuras 3.6 e o baixo número de cálculos não-lineares proporcionar uma maior facilidade de computação, esta técnica de sincronização será escolhida para simulação afim de ser incluída na implementação prática deste projeto.

3.1.3 Simulação da Técnica de Sincronização SOGI-FLL-GN

A simulação desta técnica de sincronização foi efetuada em domínio temporal discreto recorrendo ao *software* MATLAB Simulink. O diagrama de blocos da simulação efetuada encontra-se na figura 3.7.

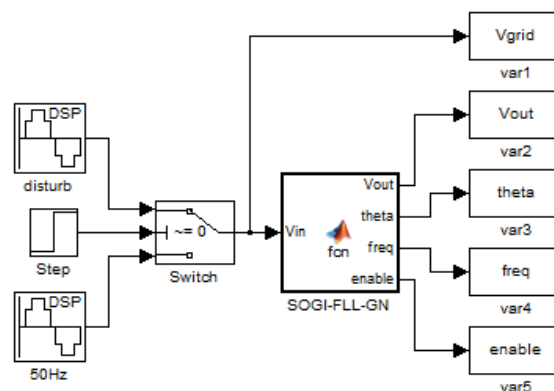


Figura 3.7: Simulação da técnica de sincronização SOGI-FLL-GN

A técnica SOGI-FLL-GN é, neste caso, implementada com codificação feita em linguagem MATLAB que toma a forma de um *script* colocado no interior do bloco MATLAB Function (bloco *fcn* da figura 3.7).

Esta estratégia foi utilizada para facilitar a implementação prática do projeto, garantindo antecipadamente código testado para o efeito e minimizando o desperdício de recursos computacionais. Assim, esta estratégia foi aplicada tanto quanto possível a outros componentes do projeto que utilizem um recurso computacional, tendo por objetivo final alocar todos os componentes de sincronização e controlo do microinversor no interior do mesmo bloco MATLAB Function.

A codificação da técnica SOGI-FLL-GN foi efetuada com base no modelo em espaço de estados desenvolvido pelos autores de [21], sendo que o algoritmo utilizou as suas equações 8 a 22 e foi parametrizado com os dados presentes na tabela 3.1, retirados de [4].

Tabela 3.1: Parametrização da técnica de sincronização SOGI-FLL-GN

| Parâmetro | Valor |
|----------------------------------|-------------------------------------|
| k | $\sqrt{2}$ |
| ω_{ff} | $2\pi \times 50 \text{ rad s}^{-1}$ |
| T_s (período de amostragem) | $100 \times 10^{-6} \text{ s}$ |
| S_t (tempo de estabelecimento) | 0.1 s |
| $\Gamma = 4.6/S_t$ | 46 s^{-1} |

No grupo de figuras 3.8 temos os resultados obtidos nas saídas da SOGI-FLL-GN relativos a esta simulação, que consistiu em aplicar um degrau de tensão e de frequência na entrada da SOGI-FLL-GN no instante 0.1 s, traduzindo-se numa descida de 20% na amplitude da tensão e numa redução de 5 Hz na frequência.

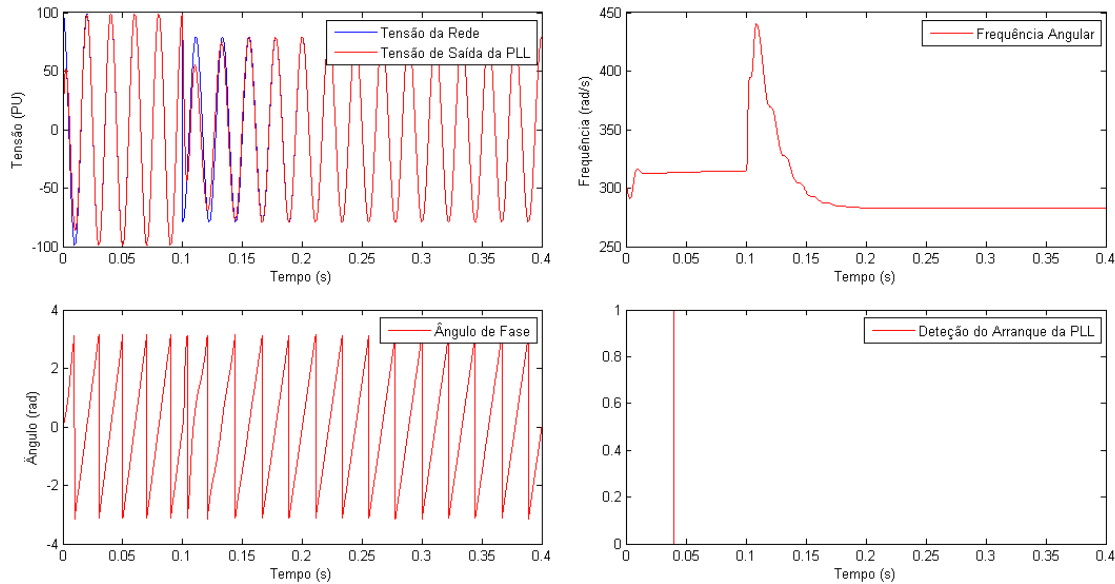


Figura 3.8: Resultados da simulação da técnica de sincronização SOGI-FLL-GN

Os resultados obtidos são coerentes com o funcionamento espetável, contudo observa-se um elevado *overshoot* de frequência angular muito aquém do reportado na literatura [4] para as mesmas condições de perturbação e presente na figura 3.6 (b).

No código desenvolvido, foi ainda implementada uma funcionalidade extra sob a forma de uma saída que, no arranque da simulação, permite inibir o sistema SPWM enquanto o bloco SOGI-FLL-GN não contiver nas suas saídas valores que caracterizem devidamente a tensão da rede.

Na tentativa de melhorar os resultados obtidos, foi efetuada a mesma simulação recorrendo a blocos discretos do MATLAB Simulink por forma a implementar o diagrama da figura 3.5, mantendo as mesmas condições de perturbação e parametrização, tendo obtido resultados com os mesmos valores de *overshoot*, a mesma dinâmica e um ligeiro atraso de fase que permanece durante toda a simulação. Assim, foi validado o código desenvolvido para o bloco SOGI-FLL-GN, tendo sido aplicado às restantes fases deste trabalho.

3.2 Técnicas de Controlo Linear de Corrente

A ligação à rede elétrica de um conversor DC/AC exige que a corrente seja bem controlada dinamicamente por forma a garantir a qualidade da potência entregue à rede, controlando as trocas de potência ativa e reativa, bem como limitando a *Total Harmonic Distortion* (THD) a 5%.

Este controlo é feito com base em referências de corrente (ativa e reativa) e a posição angular da tensão da rede com o objetivo de gerar uma tensão AC com características necessárias na saída do inversor. A injeção de corrente ativa permite controlar a tensão do barramento DC, pretendendo-se que essa tensão tenha um valor constante e que permita a correta operação do inversor de modo a assegurar o equilíbrio da potência entregue à rede. A forma como estes subsistemas de controlo interagem entre si encontra-se representada na figura 3.9.

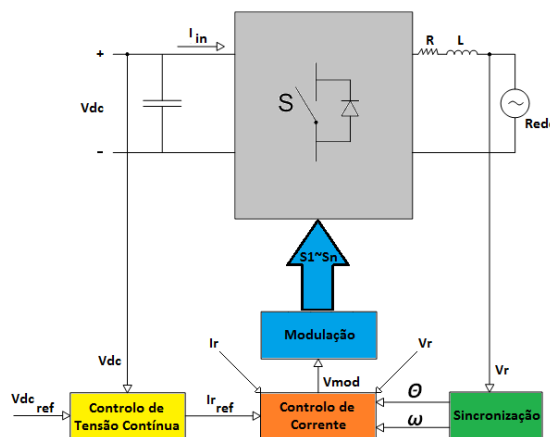


Figura 3.9: Esquema geral de controlo do conversor DC/AC

Os inversores, em muitos casos, apresentam controlo linear do tipo PI (Proporcional-Integral), empregue especialmente no controlo da tensão e nas componentes ativa e reativa da corrente. Contudo, por si só não permite controlar com eficiência a corrente sem que exista um erro em regime permanente e tem uma pobre capacidade de rejeição do ruído presente na aquisição de sinal. Tal deve-se ao fraco comportamento da sua ação integral quando a referência é uma senoide e a perturbação é um sinal periódico [4].

A função de transferência do controlador PI pode ser observada na equação 3.5, onde K_p e K_i correspondem respetivamente aos ganhos proporcional e integral.

$$G_{PI}(s) = K_p \left(1 + \frac{K_i}{s} \right) \quad (3.5)$$

De seguida segue-se uma abordagem de duas técnicas de controlo linear de corrente mais referidas atualmente, focando no controlo de corrente em si mesmo.

3.2.1 Controlo Vetorial

As técnicas de controlo vetorial de corrente são amplamente utilizadas em controlo de corrente, apresentando elevado desempenho e excelente precisão. Na figura 3.10 pode ser observada uma implementação desta técnica de controlo em ambiente de simulação MATLAB Simulink.

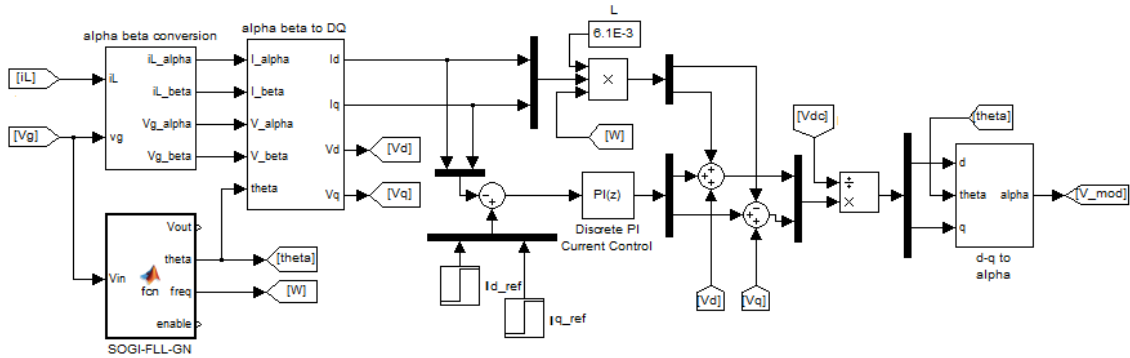


Figura 3.10: Diagrama de Blocos do Controlo Vetorial de Corrente

De forma a ultrapassar as limitações do controlo PI quando aplicado a uma referência sinusoidal, o controlo PI passa a ser implementado num plano dq que roda à velocidade angular da rede (ω), efetuando-se o desacoplamento das componentes ativa e reativa da corrente sob a forma de variáveis DC, possibilitando o controlo independente das potências ativa e reativa entregues à rede. As componentes *beta* são obtidas através de um bloco de atraso configurado para se obter a quadratura do sinal da rede, enquanto que as componentes *d* e *q* são obtidas utilizando a Transformada de *Park* mencionada na equação 3.1.

De modo a obter-se uma boa resposta dinâmica e melhorar a rejeição do ruído da rede, é utilizado o controlo *feed-forward* com o valor da tensão da rede. No entanto, esta estratégia resulta em problemas de estabilidade relacionados com o atraso do filtro adotado para medir a tensão da rede [4].

3.2.2 Controlo Proporcional-Ressonante

No caso anterior, a utilização de um plano rotativo permite que o controlo de uma corrente AC seja tratado como se de uma corrente DC virtual se tratasse. No entanto, é suficiente incluir o modelo da perturbação no próprio controlador assegurando uma rejeição ótima [4]. Esta técnica toma a forma de um integrador de segunda ordem que atinge um ganho infinito na sua frequência de ressonância e aproximadamente nulo fora da mesma, podendo ser interpretado como um filtro passa-banda.

Na figura 3.11 pode ser observada uma implementação desta técnica de controlo em ambiente de simulação MATLAB Simulink, na qual não é visível mas em que existe realimentação do valor da frequência angular estimada, tal como na técnica de controlo anterior.

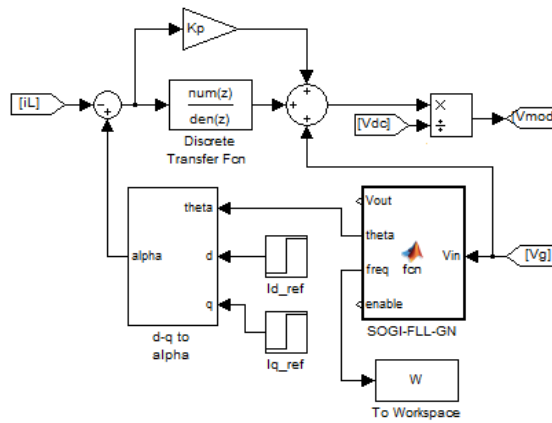


Figura 3.11: Diagrama de Blocos do Controlo Proporcional-Ressonante de Corrente

A função de transferência deste controlador é dada por:

$$G_{PR}(s) = K_p + \frac{K_i s}{s^2 + \omega^2} \quad (3.6)$$

Sendo K_p e K_i respetivamente os ganhos proporcional e integral de segunda ordem, e ω a frequência de ressonância.

A sua função integradora toma a seguinte forma não-ideal de modo a evitar problemas de estabilidade derivados do ganho infinito da equação anterior, podendo ser simplificada considerando $\omega_c \ll \omega$, sendo ω_c a largura da banda de passagem deste controlador.

$$G_{Res}(s) = \frac{2K_i(\omega_c s + \omega_c^2)}{s^2 + 2\omega_c s + (\omega_c^2 + \omega^2)} \approx \frac{2K_i \omega_c s}{s^2 + 2\omega_c s + \omega^2} \quad (3.7)$$

Para se poder efetuar uma simulação no domínio discreto das frequências (Z), é aplicada a Transformada de *Tustin* dada pela equação 3.8 e na qual T_s é o período de amostragem do controlador:

$$s = K_T \frac{z-1}{z+1}, \quad \text{sendo} \quad K_T = \frac{2}{T_s} \quad (3.8)$$

A equação 3.7 toma assim a seguinte forma no domínio Z

$$G_{Res}(s) \xrightarrow{Z} G_{Res}(z) = \frac{a_1 z^{-1} - a_2 z^{-2}}{b_0 - b_1 z^{-1} + b_2 z^{-2}} \quad (3.9)$$

e os seus coeficientes são os seguintes:

$$\begin{aligned} a_1 &= a_2 = 2K_i K_T \omega_c \\ b_0 &= b_2 = K_T^2 + 2K_T \omega_c + \omega^2 \\ b_1 &= 2K_T^2 - 2\omega^2 \end{aligned}$$

Nesta técnica de controlo a complexidade do cálculo é significativamente reduzida devido à menor quantidade de cálculos trigonométricos presentes nas transformações de coordenadas da técnica anterior.

3.2.3 Dimensionamento dos Parâmetros de Simulação

Para se efetuarem as simulações das técnicas de controlo de corrente foi necessário definir quais os parâmetros comuns entre elas de modo a que os resultados obtidos tivessem a fiabilidade necessária. Tal como foi decidido em 2.4, a técnica de modulação adotada foi a SPWM Unipolar aplicada a uma topologia de ponte completa, sendo o barramento DC composto uma fonte de tensão fixa (para não influenciar os resultados obtidos) cujo valor deverá ser superior à amplitude da tensão da rede somada com a queda de tensão da sua bobina de interface.

Assim, pretende-se nesta secção abordar os parâmetros de projeto que serão partilhados pelas simulações, nomeadamente o valor da tensão do barramento DC e o valor da indutância de interface com a rede elétrica.

O valor da tensão do barramento DC ficou restrito pela utilização de um transformador monofásico de interface com a rede, de modo a proporcionar a segurança necessária ao operador durante a fase de implementação. Considerando que a tensão da rede passa a ser imposta pelo secundário deste transformador, ficaram definidos os valores nominais do projeto associados às fases de simulação e implementação, representados na tabela 3.2.

Tabela 3.2: Descriminação de valores nominais associados ao projeto

| Parâmetro | Valor |
|-----------------------------------|--------------|
| Potência Nominal, S_n | 250 VA |
| Tensão Nominal, V_n | 70 V (RMS) |
| Corrente Nominal, I_n | 3.57 A (RMS) |
| Frequência da Rede, f_n | 50 Hz |
| Frequência de Comutação, f_{sw} | 20 kHz |

Tendo em conta o valor nominal da saída do inversor, decidiu-se utilizar uma tensão do barramento DC superior à amplitude da tensão do secundário do transformador em 15%, para a qual se estabeleceu um valor inicial de 115V.

O valor da indutância de interface com a rede pode assim ser calculado utilizando a metodologia proposta pelos autores de [22], representada na equação 3.10

$$L \geq \frac{1}{RF} \sqrt{\frac{\pi}{3} \left[\frac{\pi}{4} \left(1 + \frac{3}{4} m_a^2 \right) - \frac{4}{3} m_a \right] \frac{T_{SW}}{T}} L_b \quad [H] \quad (3.10)$$

onde RF é o fator de *ripple* correspondente à THD máxima, m_a representa o índice de modulação em amplitude dado pela relação entre a amplitude da tensão da rede e a tensão do barramento DC, T_{SW} é o período de comutação da saída do inversor, T é o período da rede e L_b é o valor da indutância de base.

Os valores do sistema p.u. associados ao projeto são:

$$Z_b = \frac{V_n^2}{S_n} = 19.6 \Omega \quad L_b = \frac{Z_b}{2\pi f_n} = 62.39 \text{ mH}$$

As restantes variáveis da equação 3.10 tomam os seguintes valores

$$RF = THD_{max} = 5\% \quad m_a = \frac{V_n \times \sqrt{2}}{V_{DC}} = 0.861$$

$$T = \frac{1}{f_n} = 20 \text{ ms} \quad T_{SW} = \frac{1}{f_{sw}} = 50 \mu s$$

Assim, o valor da indutância de interface com a rede necessita de ser superior a 0.87 mH, demonstrado pelo seguinte cálculo.

$$L \geq \frac{1}{0.05} \sqrt{\frac{\pi}{3} \left[\frac{\pi}{4} (1 + \frac{3}{4} \times 0.861^2) - \frac{4}{3} \times 0.861 \right] \times \frac{50 \times 10^{-6}}{20 \times 10^{-3}} \times 62.39 \times 10^{-3}} \geq 0.87 \text{ mH}$$

No entanto, de forma a facilitar o processo de afinação dos controladores de corrente e por valores inferiores de m_a originarem um valor superior ao obtido no cálculo anterior, adotou-se um valor em torno dos 5 mH para limitar o *ripple* de corrente e foi utilizado o valor final de 6.1 mH por já existir no laboratório uma bobine compatível com esse valor.

O seu valor foi obtido utilizando um medidor RLC, tendo sido utilizadas as equações 3.11 e 3.12 para obter os seus parâmetros no modelo série [23]:

$$L_S = \frac{1}{1 + D^2} L_P \quad (3.11)$$

$$R_S = \frac{D^2}{1 + D^2} R_P \quad (3.12)$$

Onde Q e D são, respetivamente, os fatores de qualidade e de dissipação da bobina cuja relação é $D = 1/Q$. Assim, os parâmetros no modelo série são:

$$L_P = 6.24 \text{ mH} \quad R_P = 29 \Omega \quad Q_{120\text{Hz}} = 5.88$$

$$D = 0.1701 \quad L_S = 6.1 \text{ mH} \quad R_S = 815 \text{ m}\Omega$$

De forma a garantir que a tensão escolhida para o barramento DC permite a operação correta do inversor, é feito o cálculo da queda de tensão na bobina de interface com a rede considerando os parâmetros obtidos no cálculo anterior.

$$Z_{eq} = \sqrt{R_S^2 + (2\pi \times f_n \times L_S)^2} = 2.072 \Omega$$

$$V_{L_{pk}} = \sqrt{2} \times Z_{eq} \times I_n = 10.47 \text{ V}$$

$$V_{DC_{min}} = (\sqrt{2} \times V_n) + V_{L_{pk}} = 109.47 \text{ V}$$

3.2.4 Simulação e Comparação

Considerando a discriminação dos valores associados ao projeto presentes na secção anterior foram efetuadas as simulações dos métodos Controlo Vetorial de Corrente e Controlo Proporcional-Ressonante, respetivamente representados nas figuras 3.10 e 3.11, onde o termo de comparação recai exclusivamente sobre a qualidade entregue à rede, caracterizada por uma tensão sinusoidal de amplitude constante que apenas contém a sua frequência fundamental.

Para obter os resultados de forma expedita foram utilizadas co-simulações recorrendo ao *software* MATLAB Simulink para efetuar todo o controlo no domínio discreto dos tempos e ao *software* PSIM para efetuar a simulação do circuito de potência, sendo o módulo SimCoupler o elo de ligação na troca de dados entre os dois *softwares* de simulação.

No circuito de potência foi utilizada uma topologia básica em ponte-completa cujos sinais de controlo são obtidos através de SPWM Unipolar, onde a tensão moduladora é obtida na saída do controlo de corrente.

Nas tabelas 3.3 e 3.4 encontram-se respetivamente os parâmetros comuns a ambas as simulações e as afinações utilizadas nos controladores.

Tabela 3.3: Parâmetros comuns nas simulações dos métodos de controlo linear de corrente

| Parâmetro | Valor |
|--|-------------|
| Amplitude de Tensão da Rede, V_n | 99 V |
| Tensão do Barramento DC, V_{DC} | 115 V |
| Indutância de Interface com a Rede, L_{filter} | 6.1 mH |
| Frequência da Rede, f_n | 50 Hz |
| Frequência de Comutação da Ponte H, f_{SW} | 20 kHz |
| Período de Amostragem e Controlo, T_S | 100 μ s |
| Período de Atualização de Dados, T_{data} | 1 μ s |

Tabela 3.4: Afinações utilizadas nos métodos de controlo de corrente

| Parâmetro | Controlo Vetorial | Controlo P+R |
|---|-------------------|-------------------|
| Ganho Proporcional, K_p | 34 | 27 |
| Ganho Integral, K_i | 200 | 100×10^3 |
| Largura da Banda Ressonante, ω_c | - | 0.1 |

A perturbação utilizada consistiu na aplicação de um degrau de corrente ativa com valor inicial 1A e valor final 5A, ocorrendo no instante 0.1s. A tabela 3.5 apresenta os resultados obtidos nas simulações considerando a avaliação do regime dinâmico através do *overshoot* e do tempo de estabelecimento (medido quando o valor de saída estabiliza em torno da referência apresentando erro inferior a 2%); a avaliação do regime permanente é feita com base na taxa de distorção harmónica.

Tabela 3.5: Resultados em regimes dinâmico e permanente obtidos nas simulações das técnicas de controlo de corrente

| Parâmetro | Controlo Vetorial | Controlo P+R |
|---|-------------------|--------------|
| Tempo de Estabelecimento, T_{ss} | 9 ms | 8.9 ms |
| <i>Overshoot</i> | 1.74% | 5% |
| Taxa de Distorção Harmónica, <i>THD</i> | 1.58% | 1.57% |

Sendo expetável que a técnica de Controlo Proporcional-Ressonante seja de menor exigência computacional por recorrer a uma quantidade inferior de cálculos trigonométricos a cada ciclo

de controlo, constata-se que exibe um desempenho muito semelhante à técnica de Controlo Vetorial. Dada a qualidade dos resultados obtidos, escolheu-se a técnica de Controlo Proporcional-Ressonante para as restantes fases de desenvolvimento deste trabalho.

3.3 Comando e Controlo do Microinversor

Nesta secção pretende-se apresentar, de um modo geral, a forma como a simulação do microinversor foi efetuada, apresentando em pormenor os subsistemas que representam o controlador, o gerador dos sinais de comando e o circuito de potência. A figura 3.12 representa o diagrama de alto-nível no qual a co-simulação se baseou, na qual se podem observar os blocos *Rate Transition*. A sua adoção permite que a amostragem dos valores da sua entrada e da sua saída seja feita com diferentes frequências; assim, a simulação do controlo do microinversor é feita com período de amostragem de $100 \mu s$, sendo que a amostragem dos blocos de geração dos sinais de comando e do circuito de potência é feita a cada $1 \mu s$.

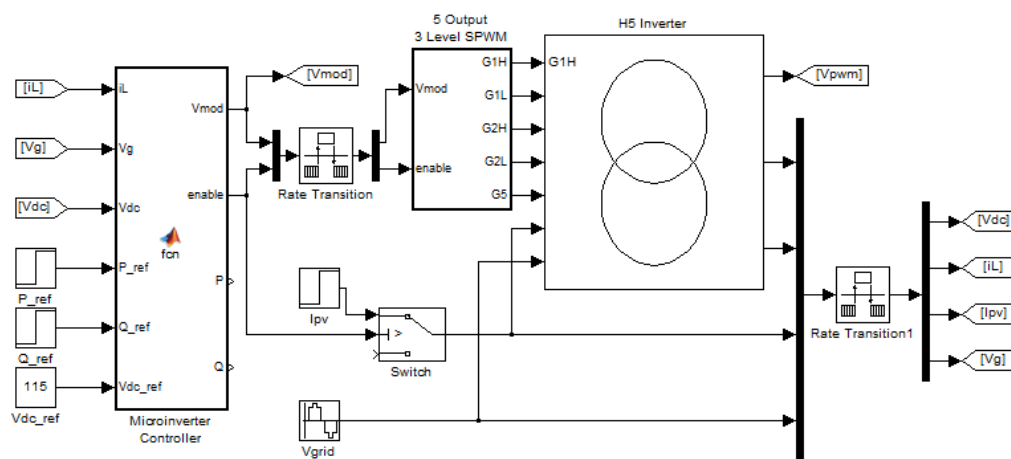


Figura 3.12: Diagrama de alto-nível da co-simulação do inversor

Na co-simulação do inversor efetuou-se a programação do seu controlador em código MATLAB de forma a garantir um maior aproveitamento dos recursos computacionais utilizados na fase da implementação. Contudo, para uma melhor apreciação do seu conteúdo, na figura 3.13 pode ser observado o diagrama de blocos no qual são representados os subsistemas do controlador.

Na figura 3.13 podem ser observados o bloco de sincronização com a rede elétrica efetuado com a técnica SOGI-FLL-GN, controlo de corrente efetuado com controlador P+R, o controlo das potências ativa e reativa efetuado com controlador PI, sendo o controlo da tensão do barramento DC efetuado também com controlador PI.

As componentes beta da tensão e da corrente são obtidas através de *buffers* cujo tamanho atrasa as entradas num quarto de ciclo da rede, obtendo assim a quadratura necessária. As componentes

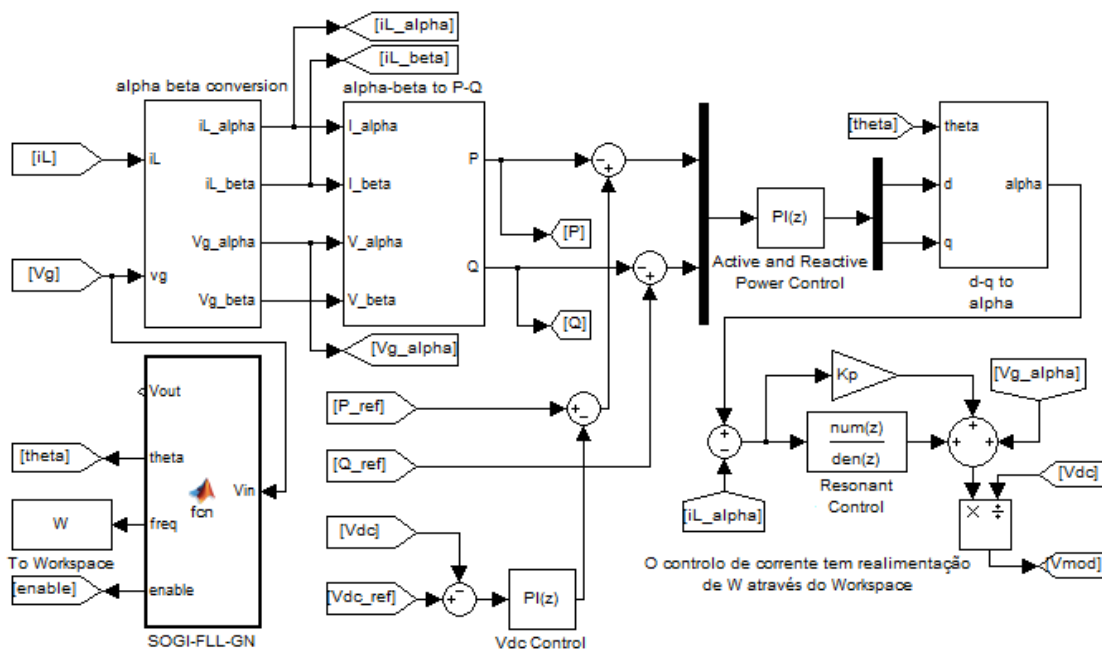


Figura 3.13: Diagrama de blocos do controlo do microinversor

P e Q são obtidas através da equação 3.13, inspirada em [4] e alterada para sistemas monofásicos.

$$\begin{bmatrix} P \\ Q \end{bmatrix} = \frac{1}{2} \begin{bmatrix} V_\alpha & V_\beta \\ V_\alpha & -V_\beta \end{bmatrix} \begin{bmatrix} I_\alpha & I_\beta \\ I_\beta & I_\alpha \end{bmatrix} \quad (3.13)$$

O controlo da tensão do barramento DC impõe a referência ao controlo da potência ativa, sendo que a variável P_{ref} apenas é utilizada na afinação e simulação individual do controlo da potência ativa, permanecendo nula na fase de implementação. O controlo da tensão do barramento DC e da potência é feito em variáveis DC, permitindo deste modo a utilização de controladores PI.

Após o controlo de potência, a sua saída é convertida em valores AC em referencial estacionário utilizando a transformada inversa de *Park*, utilizando-se apenas a saída alfa, por se tratar de um sistema monofásico; esta é aplicada como referência no controlo P+R da corrente, o qual vê a sua resposta melhorada através da aplicação *feed-forward* da tensão da rede, sendo a sua saída afetada pela tensão do barramento DC afim de se produzir a tensão moduladora utilizada na geração dos sinais de comando.

O controlador do microinversor tem como parâmetros de afinação a informação presente nas tabelas 3.1, 3.3, 3.4, bem como os parâmetros de afinação do controlo de potência e da tensão do barramento DC, presentes na tabela 3.6 que foram obtidos através de experimentação.

Tabela 3.6: Afinações utilizadas no controlo de potência e da tensão do barramento DC

| Parâmetro | Controlo de Potência | Controlo V_{DC} |
|---------------------------|----------------------|-------------------|
| Ganho Proporcional, K_p | 70×10^{-4} | 20 |
| Ganho Integral, K_i | 3.6 | 280 |

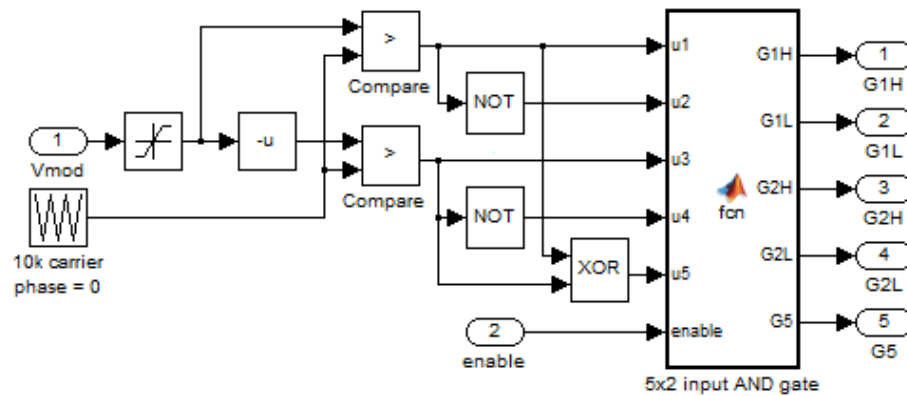


Figura 3.14: Diagrama de blocos da geração de sinais de comando utilizando SPWM Unipolar

Na figura 3.14 é apresentado o diagrama de blocos da geração de sinais de comando utilizando SPWM Unipolar e na figura 3.15 pode ser observado o comportamento temporal das suas saídas, durante uma simulação em malha aberta com frequência de comutação dez vezes inferior apenas para garantir uma maior definição gráfica.

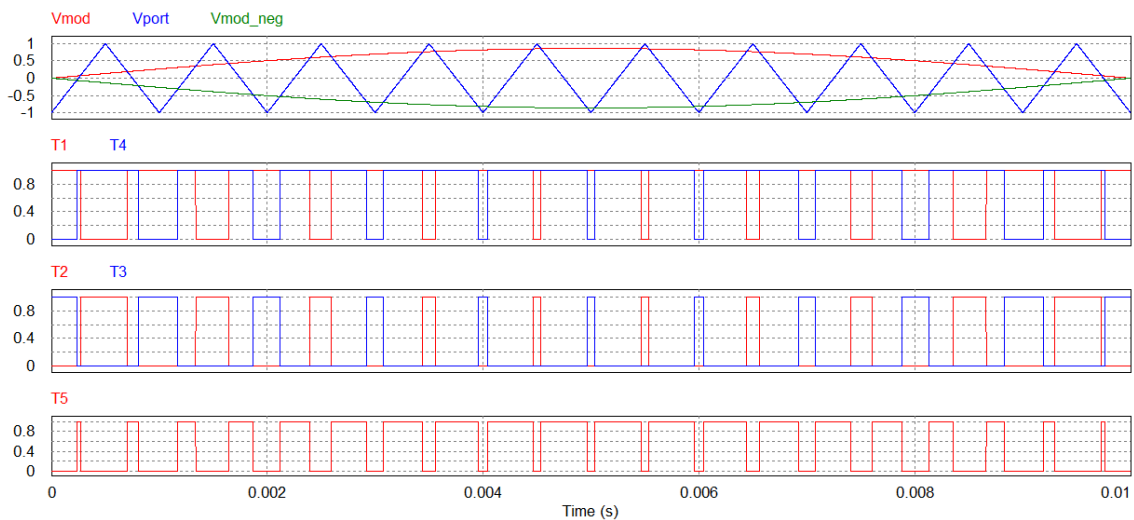


Figura 3.15: Sinais de comando com SPWM Unipolar a serem aplicados à topologia H5

Na figura 3.16 é apresentado o esquemático correspondente ao circuito de potência do microinversor, contendo a topologia H5, o interface com a rede elétrica e restantes componentes que permitem efetuar a co-simulação. Na mesma pode ser observado o valor da capacidade que estabiliza a tensão do barramento DC, sendo que o seu cálculo recorre às equações 3.14 e 3.15 [4].

$$P_{in} - P_{out} = \frac{\Delta P_{pk-pk}}{2} \sin(2\pi \times 100t) \tag{3.14}$$

$$\Delta V_{DC} = \frac{\Delta P_{pk-pk}}{2\pi \times 100 \times C \times V_{DC}^*} \tag{3.15}$$

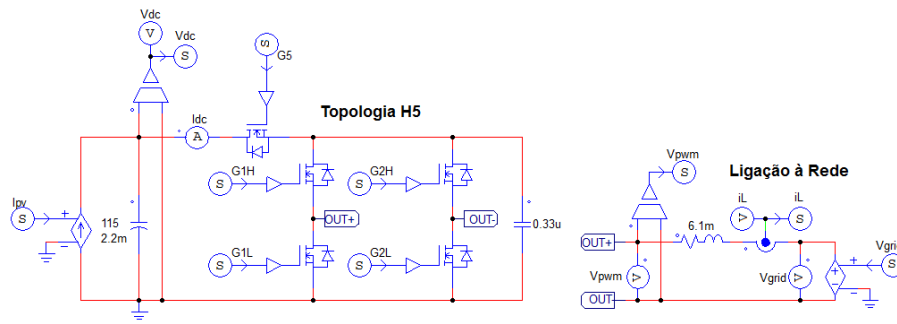


Figura 3.16: Circuito de potência do microinversor com topologia H5

Considerando que o pior caso aplicado à equação 3.14 é quando o seno se torna unitário, e assumindo 3% de *ripple* na tensão do barramento DC, temos:

$$C = \frac{\Delta P_{pk-pk}}{2\pi \times 100 \times \Delta V_{DC} \times V_{DC}^*} = \frac{500}{2\pi \times 100 \times 3.45 \times 115} = 2 \text{ mF} \Rightarrow \text{Valor normalizado adotado: } 2.2 \text{ mF}$$

3.3.1 Resultados de Simulação em Regime Permanente

Os resultados de simulação que serão apresentados contêm a tensão e corrente da rede elétrica no sistema p.u. para que a sobreposição das suas formas de onda demonstre a sincronização do microinversor, sendo as bases do sistema p.u. os valores nominais presentes na tabela 3.2. O barramento DC é assegurado por uma fonte de tensão fixa de 115 V.

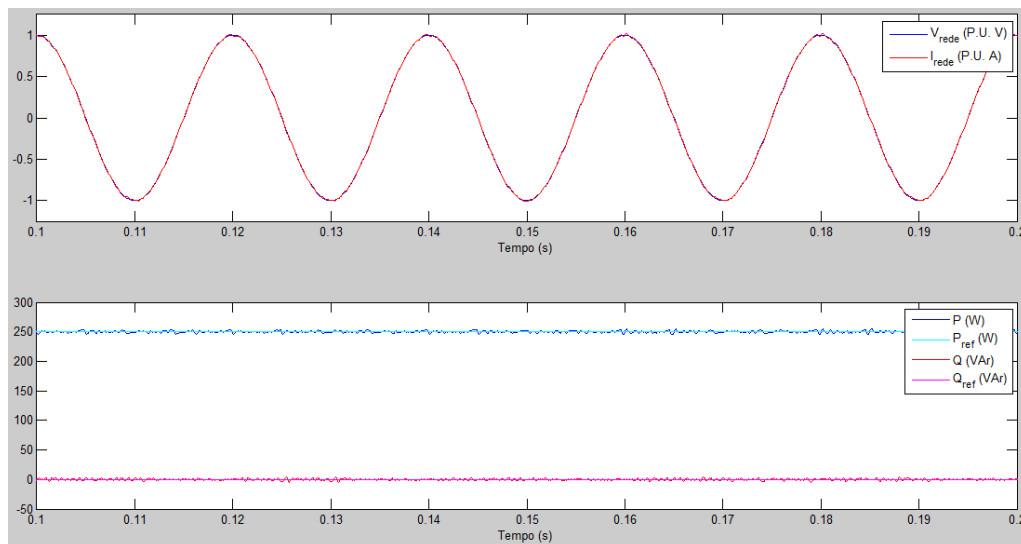


Figura 3.17: Regime permanente com rede sinusoidal, $P_{ref} = 250 \text{ W}$, $Q_{ref} = 0 \text{ VAR}$ - tensão e corrente (em cima), potências ativa e reativa (em baixo)

Na figura 3.17 podem ser observados os resultados obtidos em regime permanente com referências de potência correspondentes a P_n e fator de potência (fp) unitário, sendo que a rede elétrica

apenas contém a sua componente fundamental. Pode ser observada a correta sincronização do microinversor e eficiente estabilização nas referências de potência com baixo nível de ruído.

Na figura 3.18 podem ser observados os harmónicos de corrente existentes nestas condições (THD = 1.60%), na qual se repetem os múltiplos pares da frequência de comutação da ponte H por ter sido utilizada SPWM Unipolar.

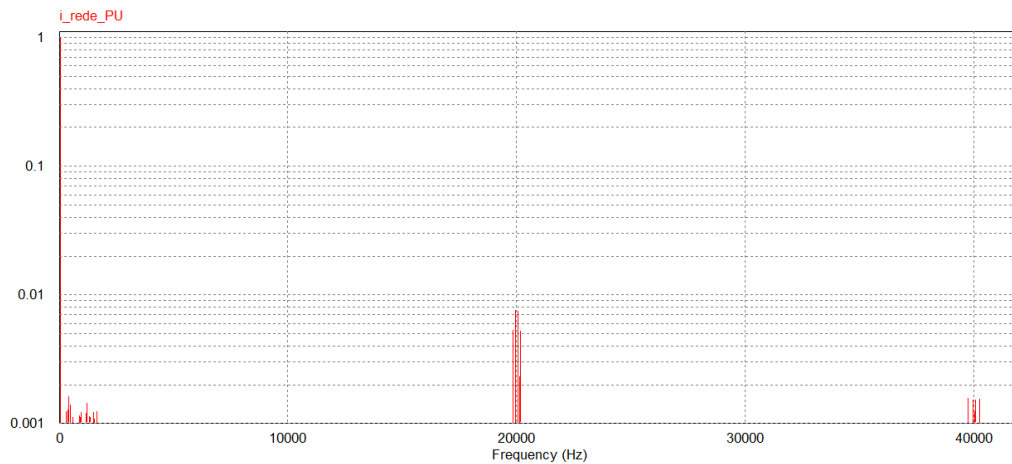


Figura 3.18: Regime permanente com rede sinusoidal, $P_{ref} = 250 \text{ W}$, $Q_{ref} = 0 \text{ VAR}$ - conteúdo harmónico da corrente injetada na rede

A figura 3.19 representa a mesma simulação, mas com diferentes referências de potência (S_n e $fp=0.8$), ficando $P_{ref} = 200 \text{ W}$ e $Q_{ref} = 150 \text{ VAR}$. Pode ser observada a correta sincronização do microinversor e eficiente estabilização nas referências de potência com baixo nível de ruído.

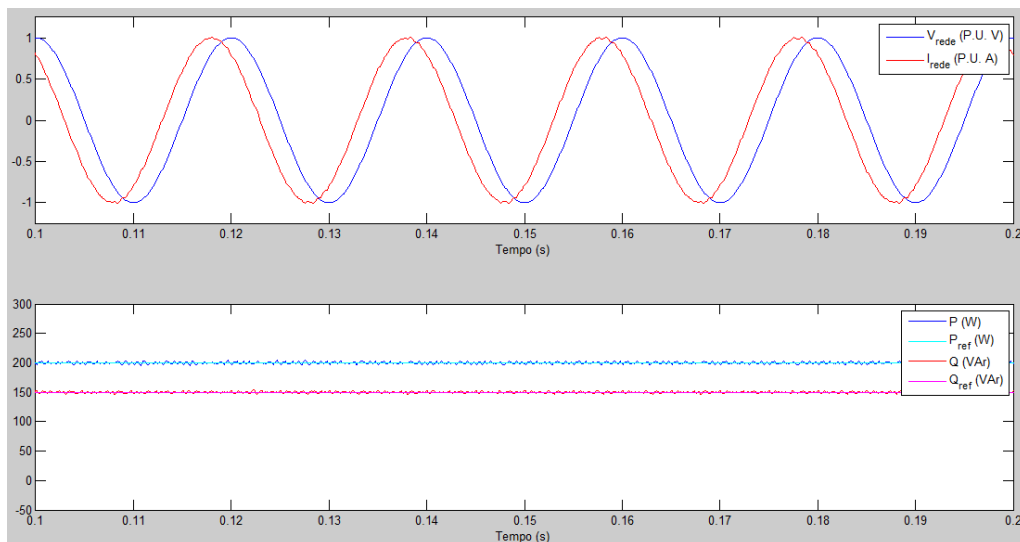


Figura 3.19: Regime permanente com rede sinusoidal, $P_{ref} = 200 \text{ W}$, $Q_{ref} = 150 \text{ VAR}$ - tensão e corrente (em cima), potências ativa e reativa (em baixo)

Na figura 3.20 podem ser observados os harmónicos de corrente existentes nestas condições (THD = 1.65%), mantendo aproximadamente o mesmo conteúdo harmónico que na simulação de fp unitário.

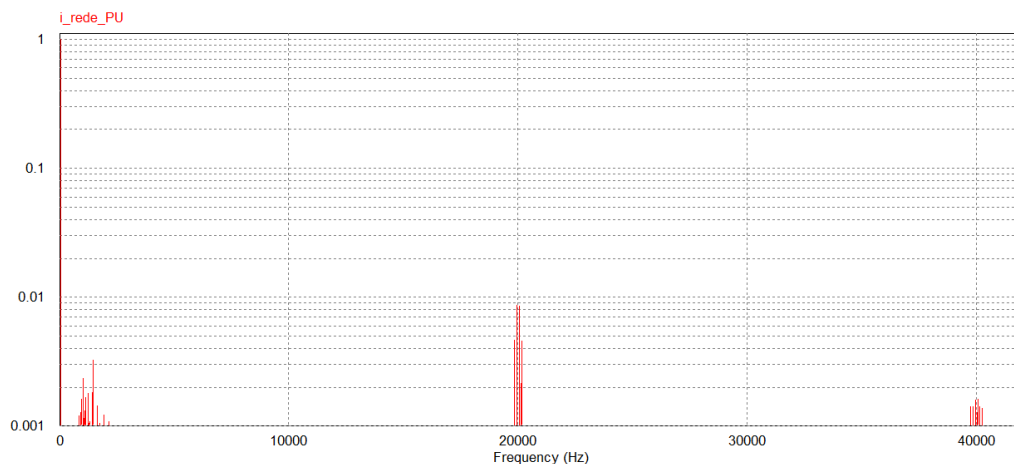


Figura 3.20: Regime permanente com rede sinusoidal, $P_{ref} = 200$ W, $Q_{ref} = 150$ VAR - conteúdo harmónico da corrente injetada na rede

A figura 3.21 representa a simulação do regime permanente com distorção da tensão da rede baseada na injeção de harmónicos musicais que o operador da rede elétrica utiliza para fins de telecomando; as referências de potência correspondem a P_n e fp é unitário. Pode ser observada a sincronização mais tardia do microinversor, a estabilização nas referências de potência com maior nível de ruído e a dificuldade do controlo de corrente em seguir uma referência afetada por ruído.

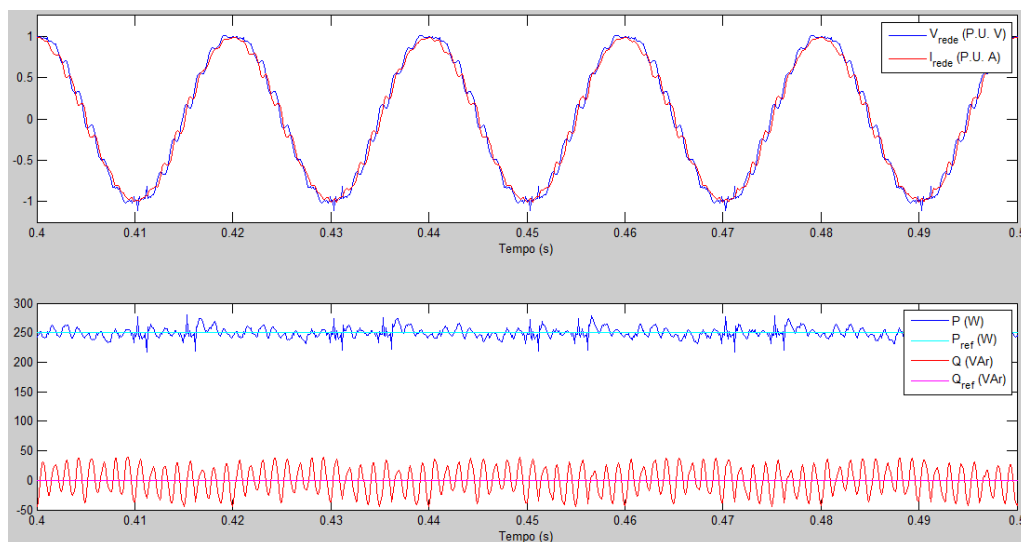


Figura 3.21: Regime permanente com rede distorcida, $P_{ref} = 250$ W, $Q_{ref} = 0$ VAR - tensão e corrente (em cima), potências ativa e reativa (em baixo)

Na figura 3.22 podem ser observados os harmónicos de corrente que caracterizam a condição de rede distorcida (THD = 6.04%).

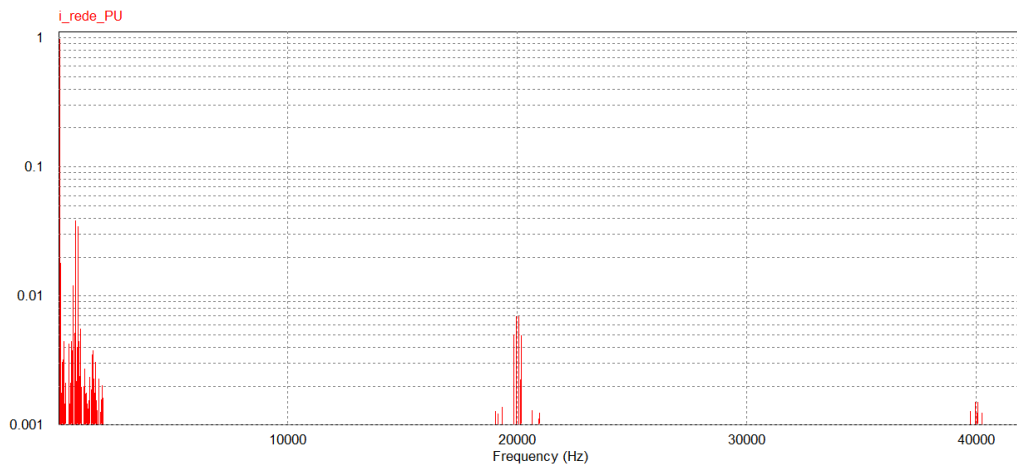


Figura 3.22: Regime permanente com rede distorcida, $P_{ref} = 250 \text{ W}$, $Q_{ref} = 0 \text{ VAR}$ - conteúdo harmónico da corrente injetada na rede

3.3.2 Resultados de Simulação em Regime Transitório

Os resultados de simulação que serão apresentados consistem em variações em degrau das referências de potência ativa e reativa. A rede elétrica é sinusoidal exibindo apenas a componente fundamental da frequência e mantém-se a fonte de tensão fixa de 115 V no barramento DC.

A figura 3.23 representa a resposta transitória do microinversor quando sujeito a um degrau de 0 a 100% na referência de potência ativa, ocorrendo no pico de tensão da rede (pior caso).

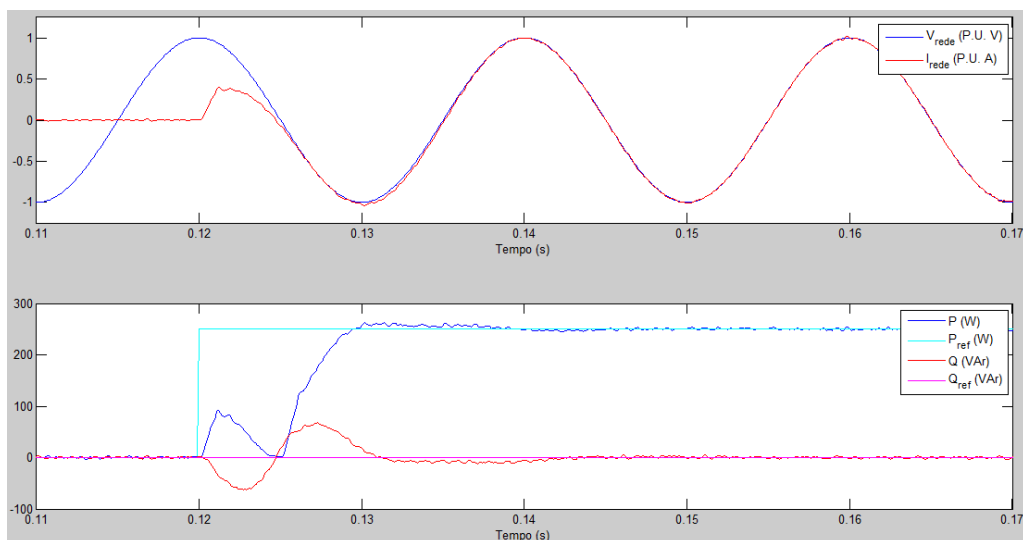


Figura 3.23: Regime transitório com rede sinusoidal, composto por um degrau de 0 a 100% da potência ativa - tensão e corrente (em cima), potências ativa e reativa (em baixo)

A sincronização do microinversor dura aproximadamente um quarto de ciclo da rede, sendo que a estabilização na referência de potência ativa demora aproximadamente meio ciclo. Este tipo de transitório reflete-se também na potência reativa, verificando-se uma troca de potência reativa que dura aproximadamente meio ciclo da rede, devendo-se também à forma como as potências são estimadas.

A figura 3.24 representa a resposta transitória do microinversor quando sujeito a um degrau de -100% a 100% na referência de potência ativa, ocorrendo no pico de tensão da rede (pior caso). A sincronização do microinversor dura aproximadamente um ciclo de rede assim como a estabilização da potência ativa em torno da sua referência. Dada a severidade do transitório verifica-se também uma troca de potência reativa que dura aproximadamente meio ciclo da rede, devendo-se também à forma como as potências são estimadas.

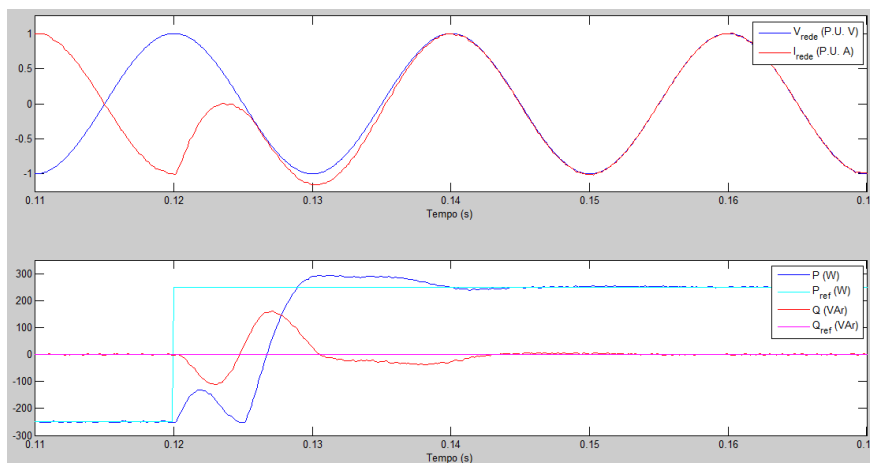


Figura 3.24: Regime transitório com rede sinusoidal, composto por um degrau de -100% a 100% da potência ativa - tensão e corrente (em cima), potências ativa e reativa (em baixo)

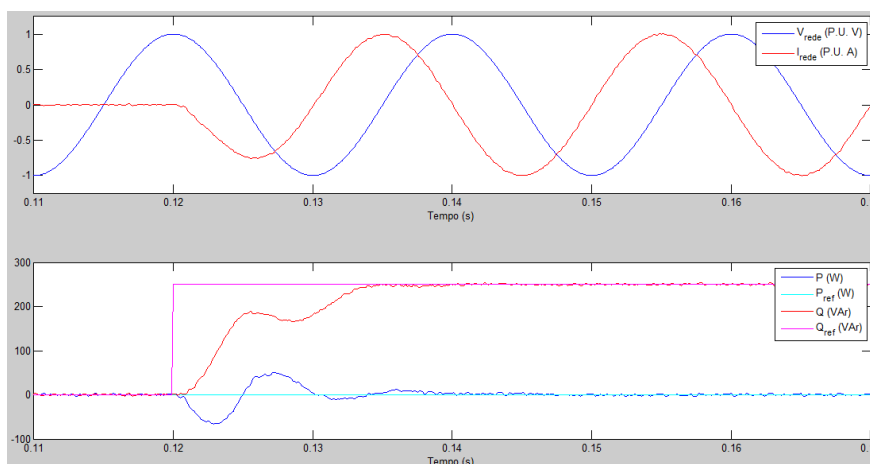


Figura 3.25: Regime transitório com rede sinusoidal, composto por um degrau de 0 a 100% da potência reativa - tensão e corrente (em cima), potências ativa e reativa (em baixo)

A figura 3.25 representa a resposta transitória do microinversor quando sujeito a um degrau de 0 a 100% na referência de potência reativa, ocorrendo no pico de tensão da rede. A sincronização dura cerca de meio ciclo da rede, sendo que a potência reativa estabiliza na sua referência aproximadamente 15 ms após a ocorrência do transitório. Verifica-se também uma troca de potência ativa que dura cerca de meio ciclo da rede, que também se deve ao método de estimação da potência.

Na figura 3.26 pode ser observada a resposta transitória do microinversor quando sujeito a um degrau de -100% a 100% na referência de potência reativa, ocorrendo no pico de tensão da rede. A sincronização dura cerca de meio ciclo da rede, sendo que a potência reativa estabiliza na sua referência aproximadamente 15 ms após a ocorrência do transitório. Verifica-se também uma troca de potência ativa que dura cerca de meio ciclo da rede, que também se deve ao método de estimação da potência.

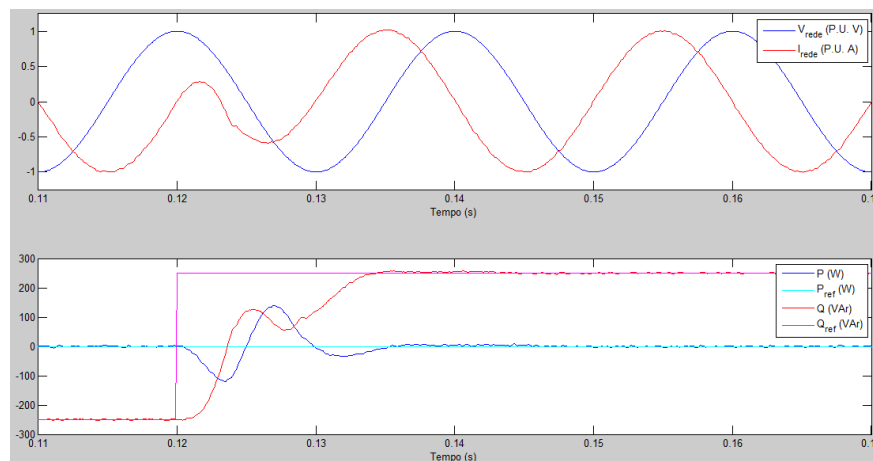


Figura 3.26: Regime transitório com rede sinusoidal, composto por um degrau de -100% a 100% da potência reativa - tensão e corrente (em cima), potências ativa e reativa (em baixo)

Na figura 3.27 são apresentados os resultados de regime transitório com rede distorcida e com uma variação em degrau na sua amplitude de tensão, caindo aproximadamente para 20% do seu valor nominal, sendo imposta uma referência de corrente ativa durante toda a simulação. A amplitude da tensão da rede recupera o seu valor nominal aproximadamente quatro ciclos de rede após o primeiro transitório.

Após o primeiro transitório observa-se uma distorção da corrente que afeta a sincronização, cuja duração é cerca de meio ciclo da rede, após o qual as referências de potência estabilizam nos novos valores. No instante 0.3 s verifica-se o retorno da tensão da rede ao seu valor nominal, sendo que a distorção evidenciada na corrente atrasa a sincronização novamente em meio ciclo da rede. O consequente retorno das potências ativa e reativa aos valores que exibiam antes da ocorrência do primeiro transitório ocorre após um ciclo da rede.

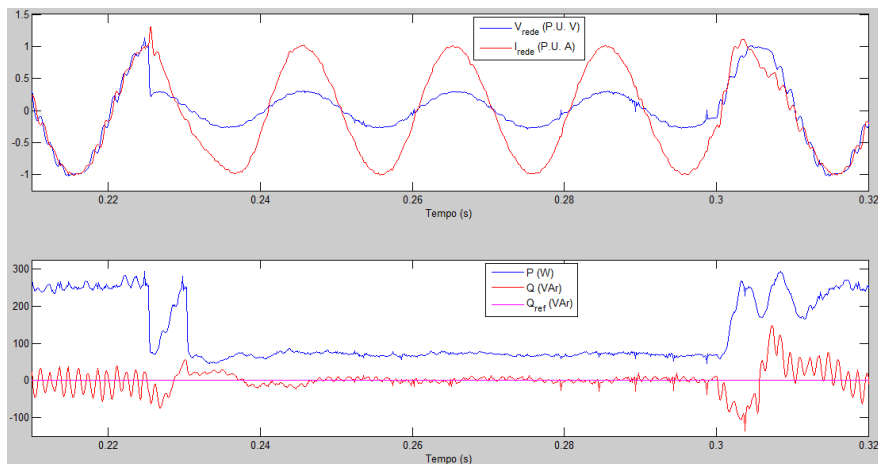


Figura 3.27: Regime transitório com rede distorcida composto por uma diminuição em degrau da tensão da rede e posterior retorno ao seu valor nominal - tensão e corrente (em cima), potências ativa e reativa (em baixo)

Os mesmos dados utilizados para efetuar a distorção da tensão da rede em regime permanente foram também utilizados para testar o comportamento do controlo do microinversor no caso de falha da tensão da rede, sendo a sua resposta representada na figura 3.28.

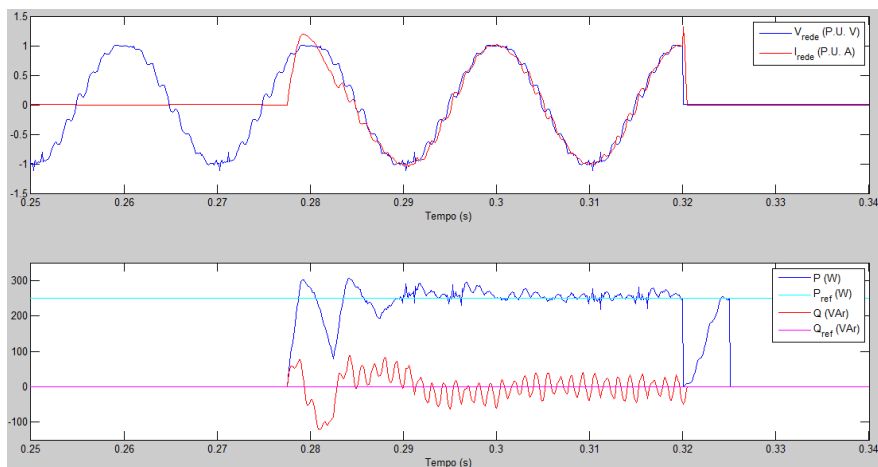


Figura 3.28: Resposta do controlo do microinversor em caso de falha da tensão da rede - tensão e corrente (em cima), potências ativa e reativa (em baixo)

Face ao ruído que afeta a tensão da rede, o arranque e sincronização do microinversor demonstra a segurança e estabilidade necessárias, ocorrendo, no entanto, de forma mais tardia (aproximadamente 280 ms após o início da simulação). No instante 320 ms a tensão da rede é eliminada, sendo que o microinversor responde de forma controlada, demorando aproximadamente 1 ms a extinguir a corrente; após a falha da tensão da rede o controlo continua a efetuar a monitorização de modo a identificar novas condições que permitam o funcionamento do microinversor.

Na figura 3.29 encontram-se os resultados da simulação em regime transitório do controlo da tensão do barramento DC face a uma variação em degrau de 0.1 p.u. a 1 p.u. na fonte de corrente que alimenta o barramento DC, correspondendo aos valores 0.226 A e 2.226 A, respetivamente.

Abaixo encontra-se o cálculo da amplitude da fonte de corrente que permite ao inversor funcionar em regime nominal.

$$V_{DC}^* \times I_{PV} = R_{L_{grid}} \times I_n^2 + P_n \Leftrightarrow I_{PV} = \frac{0.815 \times 3.57^2 + 250}{115} \approx 2.26 \text{ A}$$

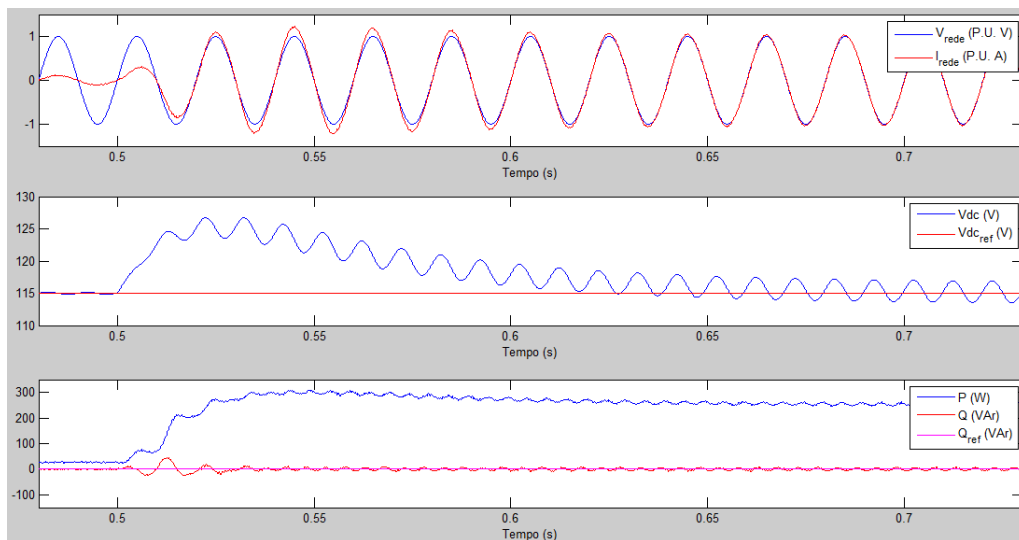


Figura 3.29: Resposta do controlo da tensão do barramento DC face a uma variação em degrau na fonte de corrente que alimenta o barramento DC - tensão e corrente da rede (em cima), tensão do barramento DC (a meio), potências ativa e reativa (em baixo)

Na figura 3.29, 50 ms após ter ocorrido o transitório, observa-se um *overshoot* de 20% na amplitude da corrente entregue rede, devido a uma maior disponibilidade de corrente no barramento DC, apresentando boa eficácia no controlo. Para uma maior rapidez na resposta do controlo de corrente e controlo de tensão do barramento DC, seria necessário adotar um valor inferior na capacidade do barramento DC, tendo como inconvenientes o aumento do *ripple* da sua tensão e consequente aumento do conteúdo harmónico da corrente entregue à rede. Neste caso em particular, os valores adotados permitiram que o *ripple* da tensão do barramento DC fosse ligeiramente inferior ao estipulado no dimensionamento (< 3%) e o regime permanente fosse atingido aproximadamente ao fim de 150 ms, apresentando reduzida oscilação nos valores das potências ativas e reativa.

3.4 Estudo Eletromagnético na Conversão DC/AC

A eficiência global das topologias de microinversão apresentadas na secção 2.3.4 não se deve aos instantes temporais de transferência de energia para a rede elétrica, pois o fato de se utilizar

uma frequência de comutação elevada na ponte inversora faz com que a tensão do barramento DC fique afetada de um *ripple* de alta-frequência. Esse efeito torna-se mais presente nos instantes de *freewheeling* em que existe um trânsito de potência reativa do filtro de ligação à rede para o barramento DC. A análise das tensões em modo comum do painel FV pode ser feita, considerando a existência de capacidades parasitas entre cada um dos seus terminais referenciadas à terra da instalação.

Os valores possíveis que as capacidades parasitas podem assumir, consoante a tecnologia utilizada na construção do painel FV encontram-se documentados em [24], tendo sido adotado o valor de 22nF para as mesmas e alocadas a uma fonte DC fixa de 115V. Para demonstrar a magnitude deste efeito foram feitas simulações em regime permanente e condições nominais para as topologias de ponte-completa e H6, sendo que os resultados encontram-se respetivamente nas figuras 3.30 e 3.31.

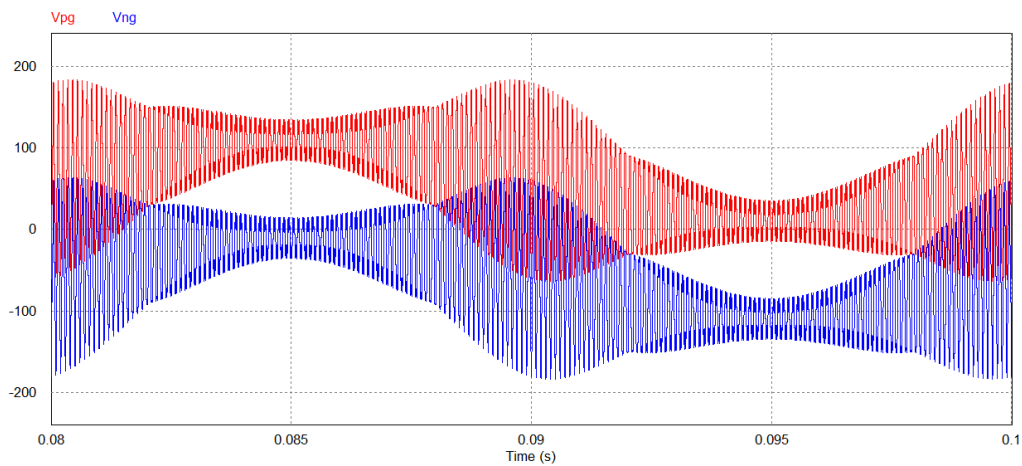


Figura 3.30: Estudo eletromagnético do barramento DC na topologia de ponte-completa

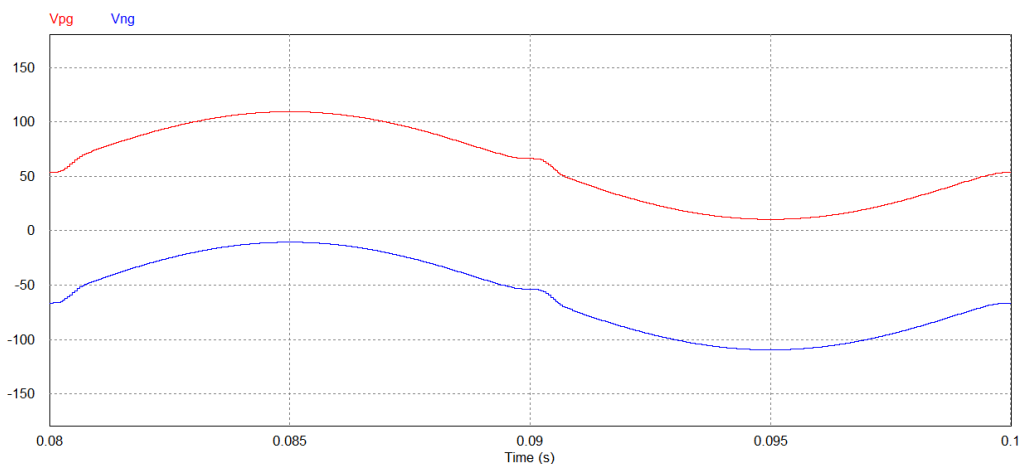


Figura 3.31: Estudo eletromagnético do barramento DC na topologia H6

Analisando a figura 3.30 pode-se observar que a topologia de ponte completa deixa passar todo o trânsito de potência reativa do filtro indutivo para o barramento DC durante os instantes de *freewheeling*, originando ruído de alta-frequência com maior interferência eletromagnética em torno dos pontos de passagem por zero da tensão da rede.

Em contrapartida, analisando a figura 3.31, a topologia H6 ao interromper totalmente o caminhos de corrente entre o barramento DC e a ponte inversora durante os instantes de *freewheeling* proporciona tensões em modo-comum nas quais restam apenas a componente fundamental da tensão da rede, minimizando a interferência eletromagnética no barramento DC.

3.5 Conclusões

Neste capítulo foram abordados alguns métodos de sincronização com a rede elétrica, bem como alguns métodos de controlo linear de corrente. Foram apresentadas as razões que conduziram à solução proposta, na maioria das vezes suportadas através de simulação.

A simulação da solução proposta permitiu um controlo eficaz do microinversor face a diversas condições em regime permanente e regime transitório, encontrando-se deste modo validado o código desenvolvido para ser utilizado na fase de implementação prática.

Por fim, foram apresentados os resultados de um estudo eletromagnético no barramento DC que evidencia as vantagens de se interromper os caminhos de corrente entre a ponte inversora e o barramento DC.

Capítulo 4

Implementação Prática

Neste capítulo será apresentado o *hardware* desenvolvido para a implementação prática deste trabalho, sendo que em primeiro lugar será abordada a escolha do processador para este trabalho e de seguida o *hardware* de condicionamento de sinais de tensão e de corrente, sendo efetuada uma explicação dos seus subsistemas e um ensaio experimental de validação.

O *hardware* desenvolvido para implementar o microinversor será então apresentado, efetuando-se uma explicação sobre os seus subsistemas, dando depois lugar a um ensaio experimental com controlo em malha aberta capaz de validar todo o *hardware* desenvolvido, permitindo a evolução dos ensaios experimentais para o controlo em malha fechada.

4.1 Processamento

Para implementar o controlo e geração de sinais de comando, considerando ainda a sua compatibilidade com a execução do controlo em malha fechada presente na figura 3.13, foi escolhido o *Digital Signal Processor* (DSP) TMS320F28335 da Texas Instruments, composto por um CPU de 32bit e capaz de executar aproximadamente 150MIPS.

Trata-se de uma escolha algo tradicional visto este equipamento já ter sido utilizado noutras unidades curriculares, existindo alguma experiência na utilização da biblioteca C2000lib, que permite a rápida passagem à implementação experimental das simulações efetuadas em MATLAB Simulink.

4.2 *Hardware* de Condicionamento de Sinal

Este *hardware* foi desenvolvido com o objetivo de condicionar os sinais de saída dos sensores que efetuam as leituras de tensão e de corrente do estado atual do circuito de potência do microinversor. Aos *Analog-Digital Converters* (ADC) da DSP devem ser aplicados sinais de tensão compatíveis com a sua gama de tensão de entrada, sendo ela compreendida entre 0 a 3V, caso contrário incorre-se no risco de avariar este equipamento.

A figura 4.1 apresenta o diagrama de alto-nível deste *hardware*, de modo a facilitar a compreensão sobre como os seus subsistemas interagem entre si.

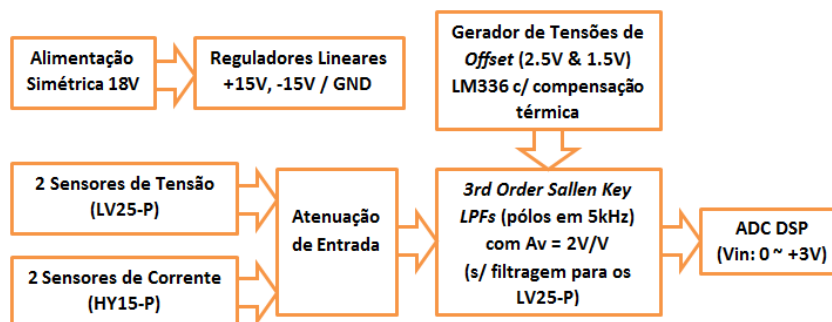


Figura 4.1: Diagrama de alto-nível do *hardware* de condicionamento de sinal

Neste *hardware* encontram-se dois sensores de tensão para efetuar a aquisição da tensão do barramento DC e tensão da rede, bem como dois sensores de corrente para efetuar a aquisição da corrente injetada na rede e corrente instantânea do barramento DC, sendo esta última apenas necessária para fins de proteção.

A alimentação do *hardware* é feita através de uma fonte de alimentação simétrica de 18V DC que é em seguida reduzida para 15V DC simétricos através de reguladores de tensão lineares (LM7815 e LM7915) que, por sua vez, efetuam a alimentação dos sensores de tensão e corrente, bem como dos amplificadores operacionais presentes neste *hardware*.

Os sensores de tensão e de corrente escolhidos são, respetivamente, sensores de efeito de *Hall* LV25-P e HY15-P da empresa LEM, que exibem erros de precisão e de linearidade inferiores a 1%. A sua montagem foi efetuada de modo a exibirem uma gama de entrada de $\pm 150V$ de pico e $\pm 7.5A$ de pico, respetivamente, sendo a sua operação compatível com os valores nominais apresentados na tabela 3.2 assim como com a tensão de 115V estipulada para o barramento DC. Deste modo é deixada a necessária margem de variação para que o todo o sistema responda livremente e as tensões e correntes que o caracterizam sejam sempre adquiridas.

Os sinais de saída dos sensores são convertidos em tensões que são aplicadas a filtros passa-baixo de terceira ordem com topologia *Sallen and Key*, com pólos situados na frequência de 5 kHz e fator de amortecimento ζ de 0.8, obtendo uma atenuação na frequência de comutação (20 kHz) de aproximadamente -27.5 dB e uma resposta ao degrau caracterizada por um tempo de estabelecimento de 0.2 ms, sendo que à frequência de 50 Hz a sua saída é atrasada em cerca de 4° (valores obtidos pelo software de simulação de circuitos Multisim). A adoção da topologia *Sallen and Key*, cujo dimensionamento foi efetuado através de [25], permitiu utilizar apenas dois amplificadores operacionais (TL084) por cada sensor LEM, tendo sido aplicada a mesma solução tanto a sensores de tensão como de corrente, podendo a inibição da filtragem ser feita caso se removam os condensadores do filtro.

A montagem associada ao filtro contém um ganho de tensão de 2V/V, sendo o ganho final calibrado através de uma resistência variável que efetua a atenuação do sinal de entrada. Por

forma a garantir a necessária tensão de *offset* para compatibilizar as tensões de saída com a gama de entrada do ADC, foi utilizada o gerador de tensão de referência LM336 que produz na sua saída 2.5V com a precisão necessária e devida compensação térmica da mesma, efetuando-se a sua divisão de tensão para se obterem 1.5V e garantindo assim uma solução que permite que as tensões de saída deste *hardware* sejam adquiridas por ADCs com gamas de tensão de entrada de 0 a 5V e de 0 a 3V.

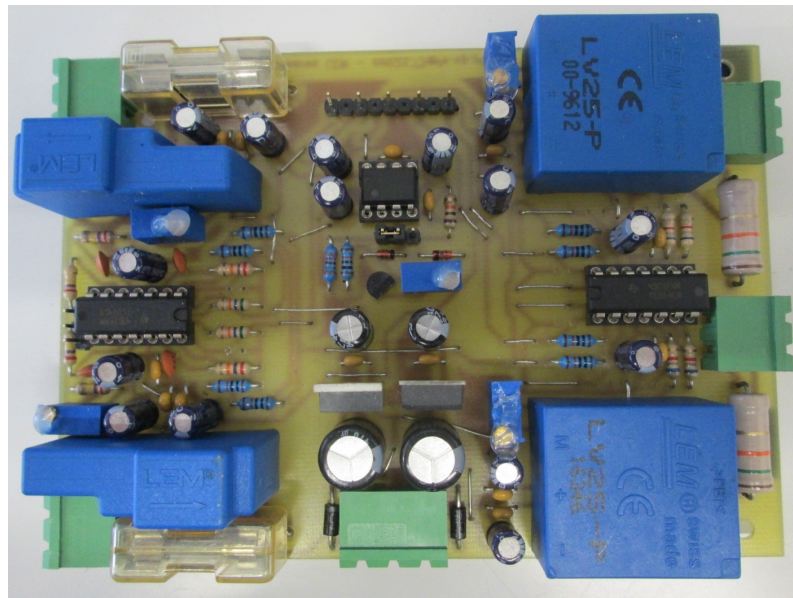


Figura 4.2: Fotografia do *hardware* de condicionamento de sinal

O aspeto final do circuito impresso do *hardware* de condicionamento de sinal pode ser observado na figura 4.2, sendo que para uma análise mais detalhada pode ser consultado o esquema elétrico deste *hardware* na secção de anexos.

4.2.1 Ensaio Experimental

De forma a comprovar o correto funcionamento do *hardware* desenvolvido, foram aplicadas tensões e correntes sinusoidais com a frequência da rede, sendo as suas amplitudes 150V e 7.5A, respetivamente.

Os resultados obtidos neste ensaio podem ser observados nas figura 4.3, exibindo em ambos os casos tensões de saída que variam entre 0 e 3V, sendo possível concluir que os ganhos e *offset* associados se encontram devidamente calibrados.

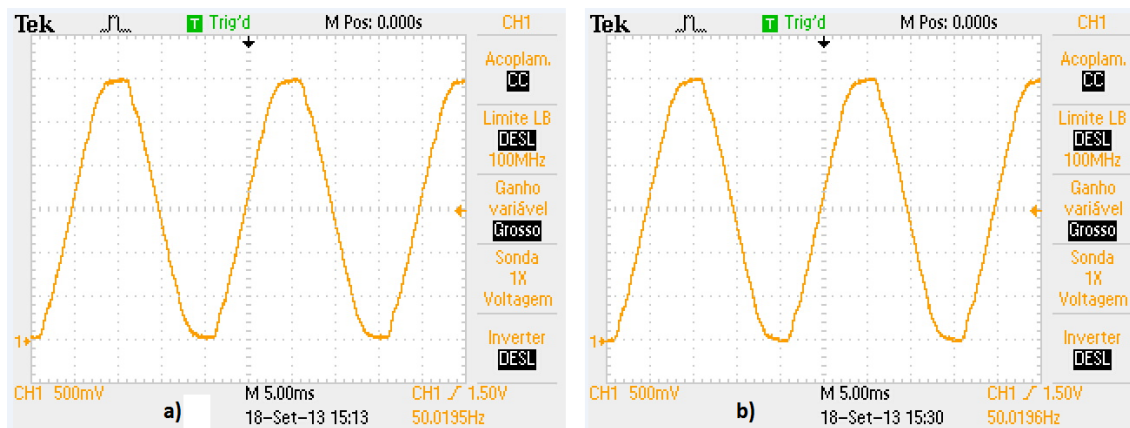


Figura 4.3: Resultados obtidos no condicionamento de sinais com amplitude 150V em a) e 7.5A em b)

4.3 Hardware do Microinversor

Este *hardware* foi desenvolvido com o objetivo de incluir em si mesmo o circuito de potência do microinversor, os seus circuitos de comando e um circuito de proteção contra excesso de corrente.

A figura 4.4 apresenta o diagrama de alto-nível deste *hardware*, de modo a facilitar a compreensão sobre como os seus subsistemas interagem entre si.

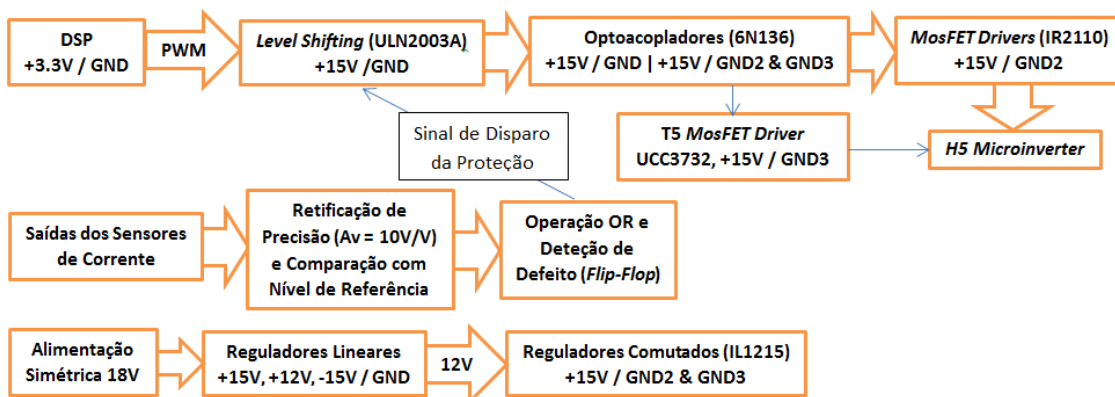


Figura 4.4: Diagrama de alto-nível do *hardware* do microinversor

Analisando a figura 4.4 pode-se observar que foi implementada uma proteção contra sobrecorrentes, utilizando as saídas dos sensores de corrente. Os seus sinais são sujeitos a uma retificação de precisão com ganho de tensão 10V/V permitindo a sua comparação com um nível de referência igual a 1V/A. O sinal de disparo é obtido através da junção dos dois sinais de comparação através de uma operação lógica OR, sendo que a sua deteção é assegurada por um elemento *Flip-Flop*.

Os sinais PWM provenientes do DSP são amplificados à tensão de 15V através de um *array Darlington* (ULN2003A), ficando assim compatibilizados com o nível CMOS. De seguida é efetuado o isolamento galvânico entre o circuito de comando e os circuitos de *driver* da montagem inversora. Os transístores MosFET que compõe a ponte-completa utilizam dois *drivers* IR2110, sendo que a sua utilização permite atuar os transístores do mesmo ramo através do efeito *Boots-trap* e também utilizar a mesma fonte de alimentação para estes dois *drivers*. O *driver* do quinto transístor é assegurado por um UCC37324, sendo necessário ter a sua própria fonte de alimentação devido à localização do quinto transístor.

Este *hardware* contém quatro planos de massa, sendo três deles distintos (o quarto é uma massa analógica presente no condicionamento de sinal do circuito de proteção) para assegurar o devido isolamento do DSP em relação aos *drivers* do circuito de potência.

Os transístores MosFET selecionados para o microinversor têm a referência IPA50R140CP da Infineon, tendo a sua corrente de dreno sido dimensionada por excesso de modo a garantir a robustez necessária durante a fase de testes.

O aspeto final do circuito impresso do *hardware* do microinversor pode ser observado na figura 4.5, sendo que para uma análise mais detalhada pode ser consultado o esquema elétrico deste *hardware* na secção de anexos.



Figura 4.5: Fotografia do *hardware* do microinversor

O aspeto final do *setup* experimental do microinversor pode ser observado na figura 4.6.

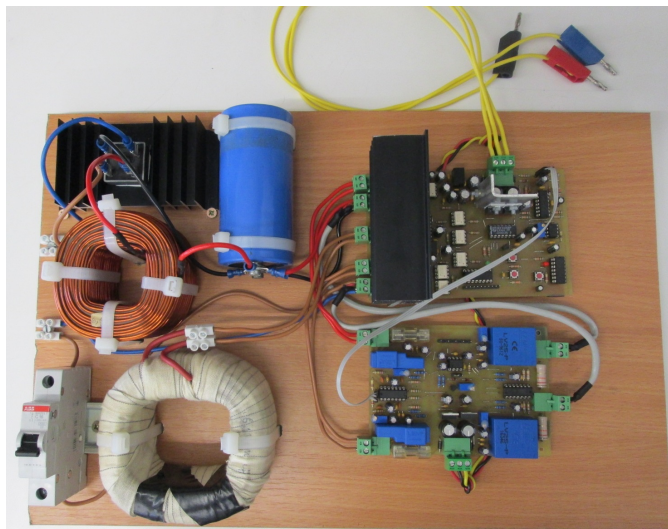


Figura 4.6: Fotografia do *setup* experimental do microinversor

O barramento DC é assegurado pelo condensador eletrolítico anteriormente dimensionado sendo que a sua corrente de carga é limitada através de uma bobina. A tensão do barramento DC é obtida através de uma fonte AC sujeita a retificação de onda completa.

4.4 Ensaio Experimental com Controlo em Malha Aberta

Foi comprovado o correto funcionamento dos subsistemas do *hardware* do microinversor, em termos da comutação dos transístores de potência, bem como da atuação do circuito de proteção contra excesso de corrente. A técnica de modulação SPWM Unipolar foi também corretamente implementada, tendo sido obtidos sinais de comando devidamente afetados por tempo-morto, podendo ser observados na figura 4.7.

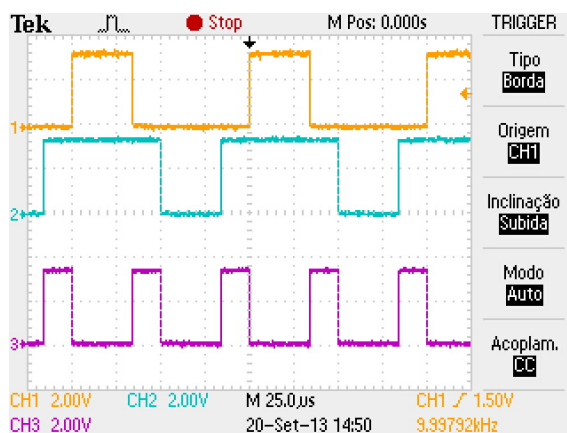


Figura 4.7: Sinais de comando da topologia H5 - 1) G1H, 2) G2H, 3) G5

O *software* da técnica de sincronização SOGI-FLL-GN foi também sujeito a validação experimental e de forma a garantir que a corrente AC resultante do ensaio em malha aberta esteja em fase com a rede elétrica. Os resultados obtidos podem ser observados na figura 4.8.

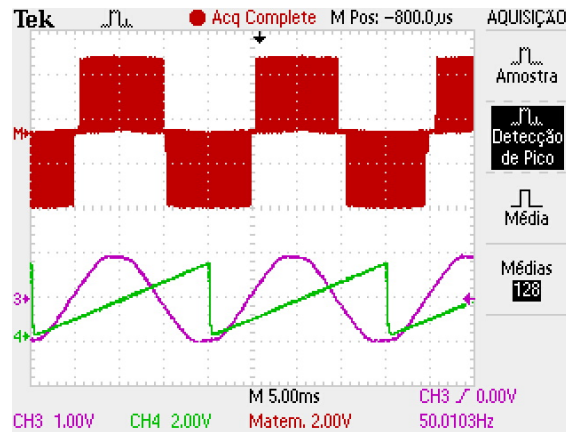


Figura 4.8: Validação experimental da técnica de sincronização SOGI-FLL-GN - 3) imagem da tensão da rede, 4) imagem do ângulo de fase estimado, M) imagem da tensão de saída

A violeta encontra-se uma imagem da tensão da rede obtida através do sensor LEM de tensão sendo que a DSP executa o *software* da técnica SOGI-FLL-GN através do sinal condicionado do LEM. O resultado da estimação do ângulo de fase da tensão da rede é aplicado a um módulo PWM, sendo que a sua saída filtrada corresponde ao sinal a verde. Considerando que a tensão de rede é um sinal do tipo Coseno, pode-se constatar a imagem do ângulo de fase se encontra devidamente sincronizada com a imagem da tensão da rede. A vermelho encontra-se o resultado da subtração dos sinais de comando dos transístores superiores da ponte H, obtendo-se uma imagem da tensão de saída que também se encontra devidamente sincronizada com a imagem da tensão da rede.

O ensaio em malha aberta não pôde ser efetuado em tensão e com os seus valores nominais devido a um erro de esquematização no circuito de potência. Por este motivo o barramento DC era afetado por ruído à frequência de comutação da ponte H bem como os circuitos referenciados à massa GND, sendo a amplitude da tensão de ruído proporcional à tensão do barramento DC, impedindo que esta subisse ao seu valor nominal e o microinversor funcionasse em segurança.

Devido ao tempo restante para a recolha de resultados ser escasso e a deteção da origem do problema ter sido tardia, não pôde ser corrigida e não puderam ser retirados os restantes oscilogramas relativos a este ensaio.

4.5 Conclusões

Neste capítulo foi apresentado o *hardware* desenvolvido para efetuar os ensaios experimentais do microinversor, tendo sido efetuada a interação entre os seus subsistemas.

Os subsistemas de todo *hardware* do microinversor foram validados tanto quanto possível, tendo sido apresentados os resultados de ensaios experimentais que incidiram sobre o condicionamento de sinal, a geração de sinais PWM e teste à técnica de sincronização SOGI-FLL-GN. Contudo, devido às razões apresentadas na secção anterior não foi possível proceder ao ensaio em malha aberta do microinversor e efetuar a recolha dos seus dados experimentais.

Capítulo 5

Conclusões e Perspetivas de Trabalho Futuro

5.1 Conclusão

Nesta dissertação foi efetuado o estudo de um conversor DC/AC de baixa potência aplicável em sistemas fotovoltaicos, tendo sido iniciado abordando as técnicas de operação da tensão de saída e feito um levantamento das topologias de microinversão mais eficientes, efetuando a escolha da topologia e técnica de modulação a adotar nas restantes fases do trabalho. Na fase seguinte foi efetuado um estudo e simulação de técnicas de sincronização com a rede elétrica, focando os métodos de controlo no domínio temporal com realimentação pela fase e frequência da rede, efetuando a escolha do método a implementar. Tal trabalho, revelou-se útil para obter o método de sincronização adequado e iniciar o estudo dos métodos de controlo linear de corrente, em que a sua simulação foi levada a cabo sem que houvesse influência de resultados por parte do método de sincronização. Deste modo, foi possível efetuar também uma escolha ponderada sobre o método de controlo de corrente a utilizar.

De acordo com os objetivos considerados no capítulo 1, apenas não foram cumpridos totalmente os objetivos que propunham ensaios experimentais. O ensaio experimental com controlo em malha fechada estaria pendente da validação do *hardware* desenvolvido, sendo essa validação efetuada num ensaio experimental com controlo em malha aberta. Contudo, sucederam dificuldades com a presença de elevado ruído eletromagnético que impediram que o ensaio em malha aberta pudesse ser efetuado em condições nominais. A sua causa deveu-se a um erro de conceção do circuito de potência que foi detetado de tardiamente, sendo que o tempo restante não permitiu a sua correção afim de se obterem os restantes resultados deste ensaio.

O controlo de corrente foi testado em ambiente de simulação, expandindo-se de forma a controlar as componentes ativa e reativa da potência entregue à rede, bem como a tensão do barramento DC. Os resultados obtidos ilustraram o bom desempenho do controlador dimensionado e da sua capacidade de se sincronizar corretamente com a rede elétrica.

5.2 Perspetivas de Trabalho Futuro

De acordo com o trabalho que foi efetuado, e de forma a enriquecê-lo, seria interessante fazer:

- Validar todo o trabalho realizado procedendo à correção do circuito de potência e realizar as restantes etapas de ensaios experimentais partindo do controlo em malha aberta;
- Efetuar o estudo da técnica de modulação SPWM Híbrida, de forma a poder compará-la, através de simulação, com SPWM Unipolar e analisar o conteúdo harmónico gerado por ambas as técnicas;
- Com o objetivo principal de colocar um sistema fotovoltaico ligado à rede, efetuar-se o estudo e adaptar o funcionamento dos controladores para que este protótipo esteja em conformidade com as normas técnicas aplicáveis.

Anexo A

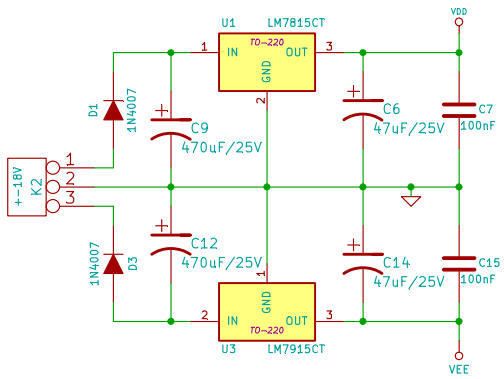
Esquemáticos do *Hardware* Desenvolvido

Aqui serão apresentados os esquemáticos relativos ao *hardware* desenvolvido em circuito impresso.

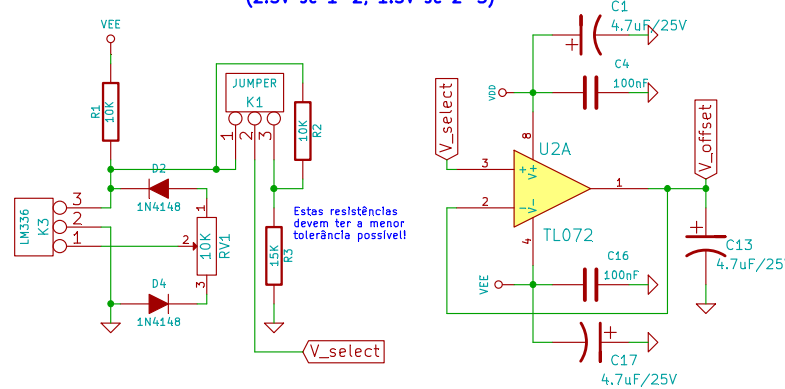
Em primeiro lugar, o esquemático do condicionamento dos sinais relativos à aquisição através de sensores LEM de tensão e de corrente, que inclui os filtros passa-baixo *Sallen and Key* de terceira ordem e geração centralizada da tensão de *offset*, com referência às figuras 4.1 e 4.2.

De seguida, o esquemático do microinversor que inclui os circuitos de comando, potência, *drivers*, *level-shifting* e proteção contra sobreintensidades, com referência às figuras 4.4 e 4.5.

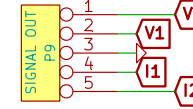
ALIMENTAÇÕES



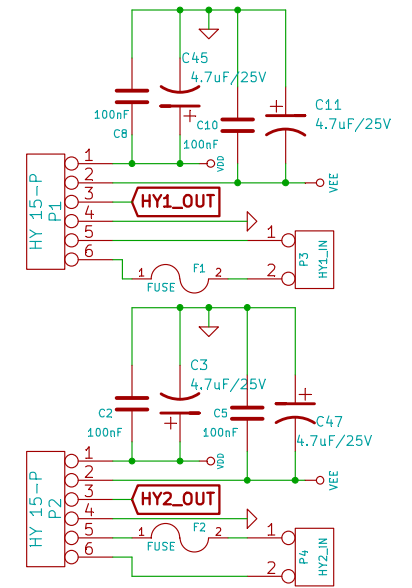
**GERAÇÃO DA TENSÃO DE OFFSET
(2.5V se 1-2, 1.5V se 2-3)**



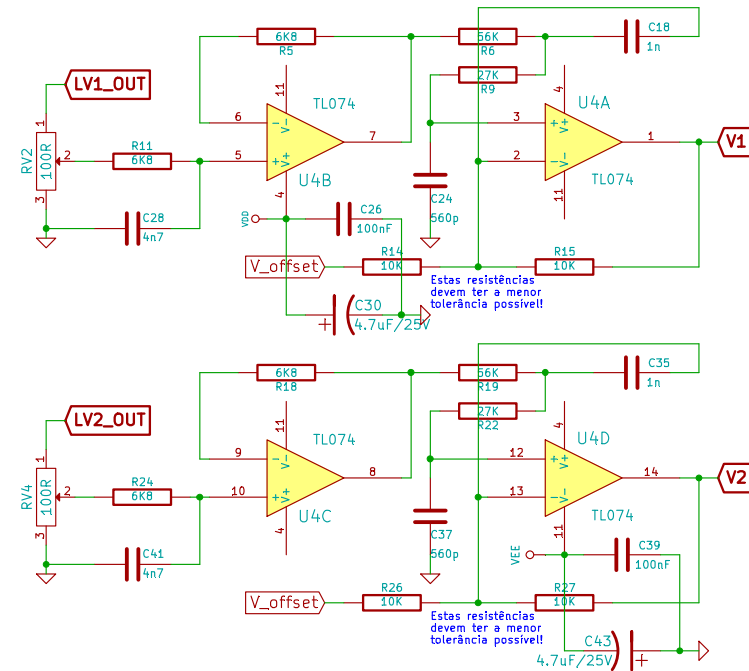
CONETOR DE SAÍDA



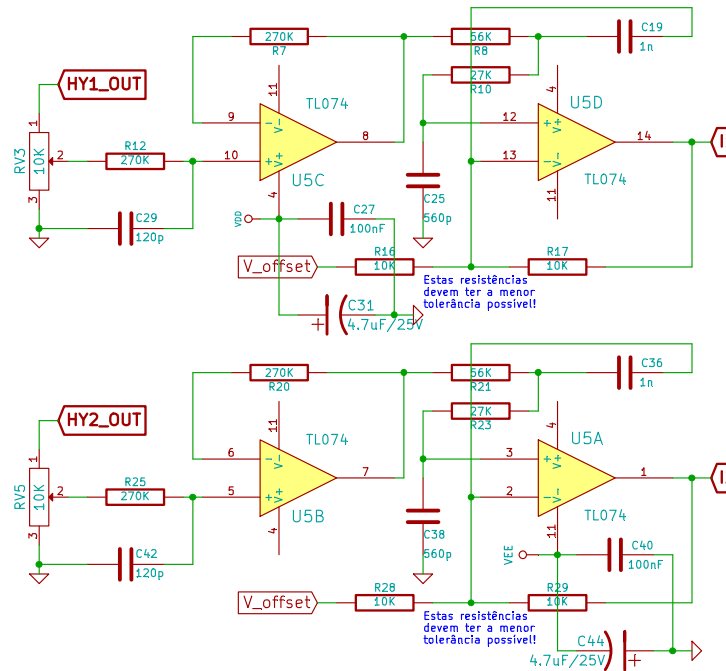
LIGAÇÕES LEM'S DE CORRENTE



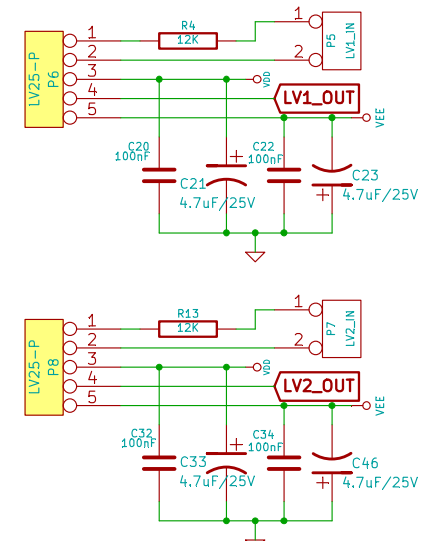
CONDICIONAMENTO DE SINAL LEM'S DE TENSÃO



CONDICIONAMENTO DE SINAL LEM'S DE CORRENTE

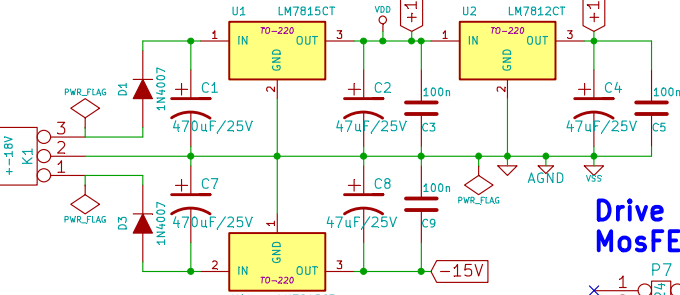


LIGAÇÕES LEM'S DE TENSÃO

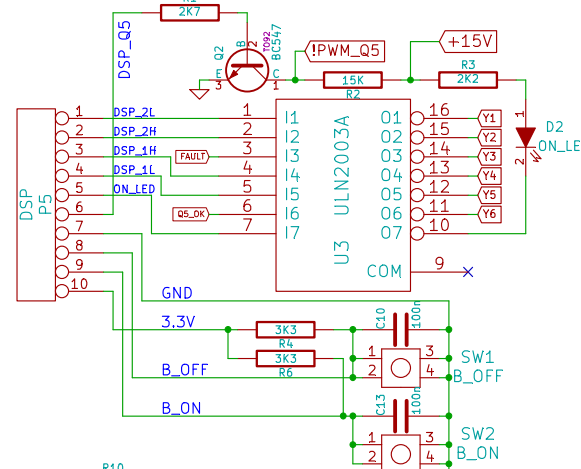


| | | | |
|---------------|---|-------|-----------------|
| File: | | | |
| Sheet: | / | | |
| Title: | CONDICIONAMENTO DE SINAL PARA SENSORES LEM | | |
| Size: | A4 | Date: | 19 sep 2013 |
| KiCad E.D.A. | eeschema (2013-03-31 BZR 4008)-stable | | Rev: 2.0 |
| | | | Id: 1/1 |

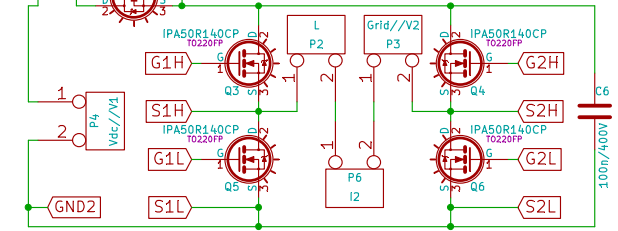
Reguladores Lineares



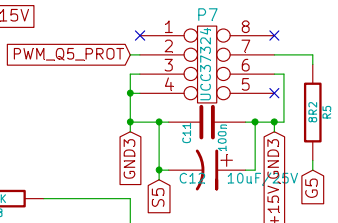
Level Shifting 3.3V - 15V



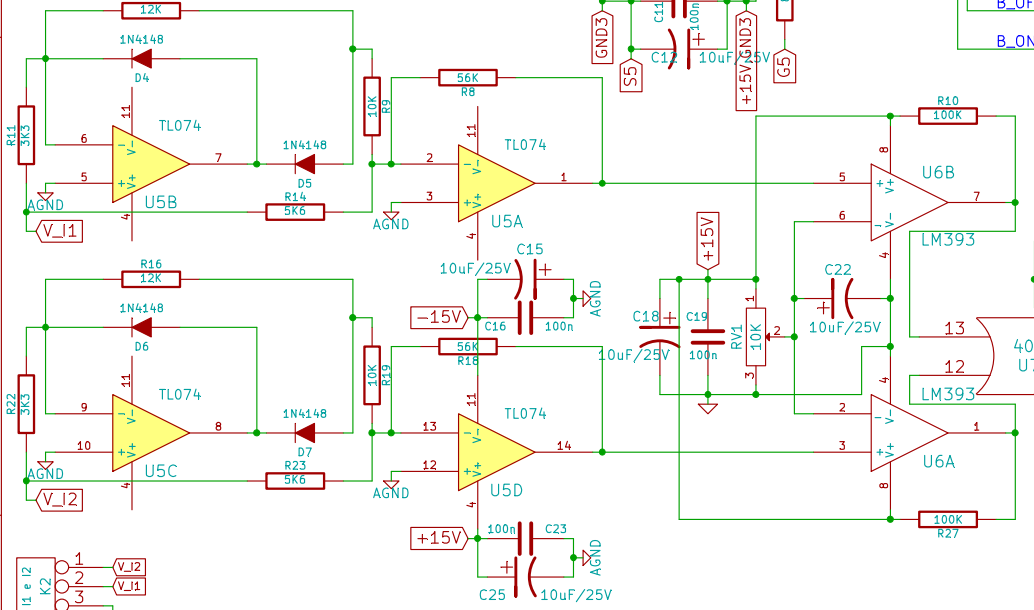
Circuito de Potência



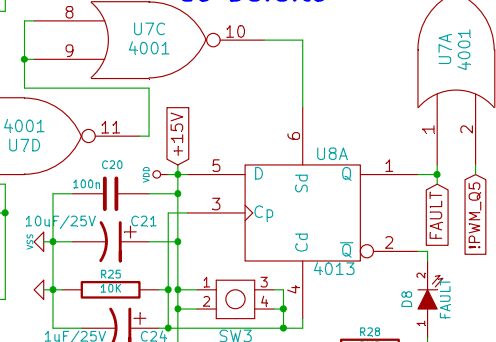
Drive do 5º MosFET



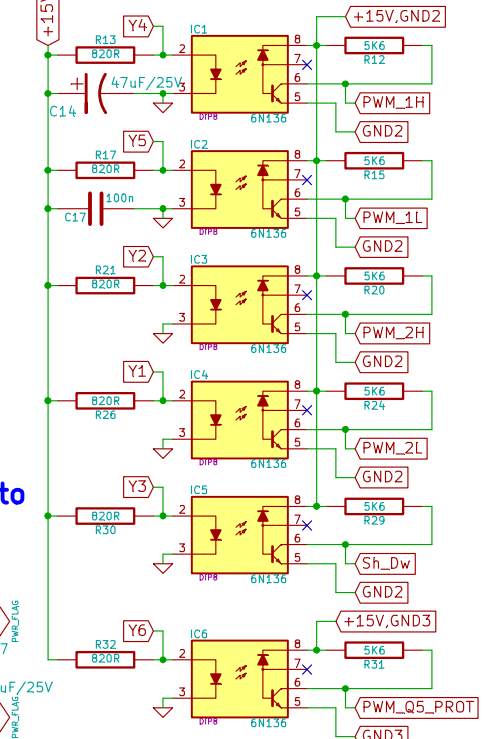
Condicionamento de sinal (AC - DC)



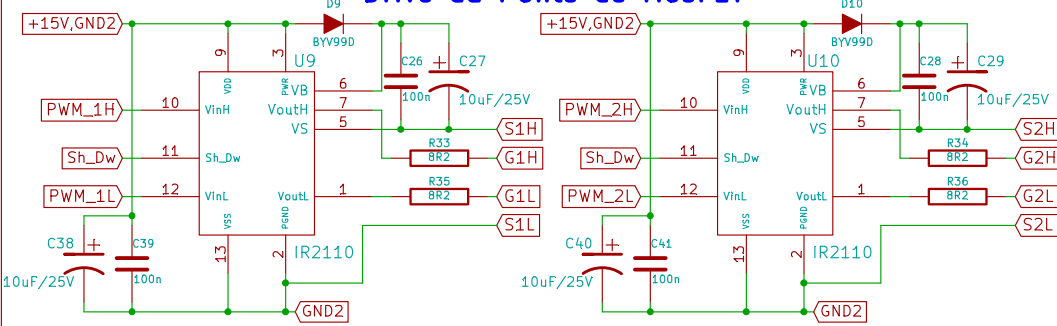
Zona de Detecção do Defeito



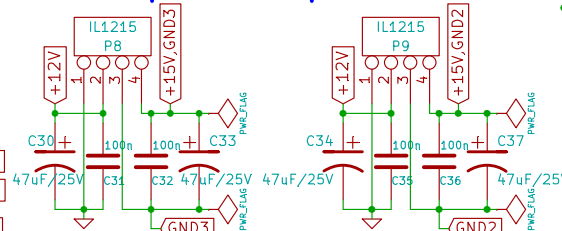
Isolamento Galvânico



Drive da Ponte de MosFET



Fontes Independentes para Isolamento



| | |
|---|-------------------|
| File: | Sheet: / |
| Title: Microinversor H5 - Tese de Dissertação - ee02173@fe.up.pt | |
| Size: A4 | Date: 30 may 2013 |
| KiCad E.D.A. eschema (2013-03-31 BZR 4008)-stable | Rev: 2.1 |
| | Id: 1/1 |

Referências

- [1] Mervin Johns, Hanh-Phuc Le, e Michael Seeman. Grid-connected solar electronics. Relatório técnico, University of California at Berkeley, Junho 2010.
- [2] Sandro do Vale. *Microinversor para Painel Fotovoltaico*. Faculdade de Engenharia da Universidade do Porto, 2012.
- [3] Iván Patrao, Emilio Figueres, Fran González-Espín, e Gabriel Garcerá. Transformerless topologies for grid-connected single-phase photovoltaic inverters. *Renewable and Sustainable Energy Reviews - Elsevier - Volume 15, Issue 7*, páginas 3423–3431, Setembro 2011.
- [4] Remus Teodorescu, Marco Liserre, e Pedro Rodríguez. *Grid Converters for Photovoltaic and Wind Power Systems*. John Wiley and Sons, Ltd, Primeira edição, 2011.
- [5] Alireza Khaligh e Omer C. Onar. *Energy Harvesting - Solar, Wind, and Ocean Energy Conversion Systems*. Taylor and Francis Group, Primeira edição, 2010.
- [6] Mukund R. Patel. *Wind and Solar Power Systems*. CRC Press LLC, Primeira edição, 1999.
- [7] Ned Mohan, Tore M. Undeland, e William P. Robbins. *Power Electronics - Converters, Applications and Design*. John Wiley and Sons, Inc, Terceira edição, 2003.
- [8] Ned Mohan. *Power Electronics - A First Course*. John Wiley and Sons, Inc, Primeira edição, 2012.
- [9] Brian Shaffer. Interleaving contributes unique benefits to forward and flyback converters, 2005. Texas Instruments, disponível em <http://www.ti.com/lit/ml/slup231/slup231.pdf>.
- [10] Quan Li e Peter Wolfs. A review of the single phase photovoltaic module integrated converter topologies with three different dc link configurations. *IEEE Transactions on Power Electronics - VOL. 23 - NO. 3*, páginas 1320–1331, Maio 2008.
- [11] Roberto Faranda e Sonia Leva. Energy comparison of mppt techniques for pv systems. *WSEAS Transactions on Power Systems*, páginas 446–455, Junho 2008.
- [12] Muhammad H. Rashid. *Power Electronics Handbook - Devices, Circuits and Applications*. Elsevier, Terceira edição, 2011.
- [13] Hadeed Ahmed Sher e Khaled E. Addoweesh. Micro-inverters — promising solutions in solar photovoltaics. *Renewable and Sustainable Energy Reviews - Elsevier - Volume 16, Issue 4*, páginas 389–400, Dezembro 2012.

- [14] Gautham Gnanajothi. Micro inverters - where is the market heading to?, Setembro 2012. Frost and Sullivan Market Insight, disponível em <http://www.frost.com/prod/servlet/market-insight-print.pag?docid=267016259>.
- [15] Cormac Gilligan e Sam Wilkinson. Market report: Inverters - global pv market holding up quite well, Junho 2013. Solar Industry, disponível em http://solarindustrymag.com/issues/SI1306/FEAT_01_Global_PV.html.
- [16] Eric Wesoff. Enphase dominates the pv microinverter channel: Where's the competition?, Julho 2013. greentechsolar, disponível em <http://www.greentechmedia.com/articles/read/Enphase-Dominates-the-Microinverter-Channel-Wheres-the-Competition>.
- [17] Steve Taranovich. Teardown: The power inverter - from sunlight to power grid, Janeiro 2012. EDN Network, disponível em <http://www.edn.com/design/power-management/4368876/Teardown-The-power-inverter--from-sunlight-to-power-grid>.
- [18] Zheng Zhao. *High Efficiency Single-stage Grid-tied PV Inverter for Renewable Energy System*. Virginia Polytechnic Institute, 2012.
- [19] Johanna M.A. Myrzik e Martina Calais. String and module integrated inverters for single-phase grid connected photovoltaic systems - a review. Em IEEE, editor, *Power Tech Conference Proceedings, 2003 IEEE Bologna*.
- [20] Violaine Didier e Bruno Gaiddon. Les onduleurs pour systèmes photovoltaïques - fonctionnement, état de l'art et étude des performances. Relatório técnico, HESPUL, Agosto 2007.
- [21] Pedro Rodriguez, Alvaro Luna, Ion Etxeberria, Juan R. Hermoso, e Remus Teodorescu. Multiple second order generalized integrators for harmonic synchronization of power converters. *Energy Conversion Congress and Exposition, 2009. ECCE 2009. IEEE*, páginas 2239–2246, Setembro 2009.
- [22] Hyosung Kim e Kyoung-Hwan Kim. Filter design for grid connected pv inverters. Em IEEE, editor, *IEEE International Conference on Sustainable Energy Technologies*.
- [23] Aurélio Campilho. *Instrumentação Eletrônica. Métodos e Técnicas de Medição*. FEUP Edições, EDITION=Primeira, YEAR=2000, ISBN=972-752-042-1.
- [24] SMA Solar Technology AG. Capacitive leakage currents - information on the design of transformerless inverters. Disponível em <http://files.sma.de/dl/7418/Ableitstrom-TI-en-22.pdf>, acessado a última vez em 17 de Outubro de 2013, YEAR=2011.
- [25] Okawa Electric Design. 3rd order sallen-key low-pass filter design tool. Disponível em <http://sim.okawa-denshi.jp/en/Sallenkey3Lowkeisan.htm>, acessado a última vez em 19 de Setembro de 2013, YEAR=2009.