

Faculdade de Engenharia da Universidade do Porto
Licenciatura em Engenharia Electrotécnica e de Computadores



Universidade do Porto
Faculdade de Engenharia

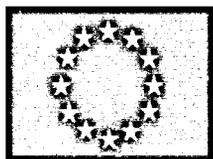
FEUP

Amplificadores de microondas (Ground Station)

Trabalho realizado por:

Mário Pereira
Ricardo Arieira
Tiago Ribeiro

Orientador Feup: Henrique Manuel de Castro Faria Salgado
Orientador INESC: Mário Jorge Leitão



Ciência. Inovação 2010 Programa Operacional Ciência e Inovação 2010
MINISTÉRIO DA CIÊNCIA, TECNOLOGIA E ENSINO SUPERIOR

Porto, 15 de Julho de 2006

621.3(047.3)/
LEEC
2006/PERm

110 125 91

Relatório Final
3 Julho

621.3104711 Less 2006 Perm

104963
24 02 10

Resumo

Este projecto surgiu no seguimento do trabalho que vinha já a ser realizado em colaboração com o SSETI, para a criação de uma groundstation, com o objectivo de controlar um satélite desenhado e construído por estudantes em cooperação com a ESA, a ser lançado em 2008. Dado que eram necessários, um amplificador de potência e um amplificador de baixo ruído, foi proposto como projecto final de curso, o desenho e implementação dos mesmos. Assim este documento descreve o percurso percorrido, desde a busca de informação acerca de amplificadores de potência e também de baixo ruído, até á completa simulação quer de um quer do outro. No que respeita à implementação prática essa não foi completamente conseguida, devido a alguns problemas técnicos. De qualquer modo a informação contida neste documento é suficiente para a posterior continuação do trabalho.

Agradecimentos

Gostaríamos de agradecer a todas as pessoas que de uma forma ou de outra contribuíram para a realização deste projecto. Uma especial nota de agradecimento ao Prof. Henrique Salgado, ao Prof. Henrique Miranda que apesar da distância nos ajudou sempre que possível, ao Sérgio Rui Silva pela sua paciência, e ao técnico Carlos Graf pelo apoio técnico.

Conteúdo

| | | |
|----------|--|-----------|
| 1 | Introdução | 1 |
| 2 | Tecnologia usada e algumas noções de Microondas | 2 |
| 2.1 | Introdução | 2 |
| 2.2 | Microstrip | 2 |
| 2.3 | Parâmetros-S | 3 |
| 2.4 | Diagrama de smith | 4 |
| 2.5 | Adaptação de impedâncias | 5 |
| 2.6 | Conclusão | 6 |
| 3 | Amplificadores de potência | 7 |
| 3.1 | Introdução | 7 |
| 3.2 | Características gerais de amplificadores de potência | 7 |
| 3.2.1 | Eficiência | 7 |
| 3.2.1.1 | Collector Efficiency | 7 |
| 3.2.1.2 | Overall Efficiency | 8 |
| 3.2.1.3 | Power-Added Efficiency | 8 |
| 3.2.2 | Ganho em Potência | 8 |
| 3.2.3 | Power Output Capability | 9 |
| 3.2.4 | Ganho no ponto de compressão 1dB | 9 |
| 3.2.5 | Ponto de intercepção de terceira ordem | 10 |
| 3.2.6 | Conversão AM para PM | 10 |
| 3.3 | Diferentes Modos de Operação | 11 |
| 3.3.1 | Classe A | 11 |
| 3.3.2 | Classe B e AB | 12 |
| 3.3.3 | Classe C | 15 |
| 3.3.4 | Classe D | 16 |
| 3.3.5 | Classe E | 17 |
| 3.3.6 | Classe F | 17 |
| 3.3.7 | Visão Geral | 19 |
| 3.4 | Métodos de dimensionamento para grandes sinais | 19 |
| 3.4.1 | load-pull | 20 |
| 3.4.2 | Load line match | 20 |
| 3.4.3 | Conclusão | 21 |
| 3.5 | Wilkinson power combiner/divider | 22 |
| 3.6 | Coupler | 22 |
| 3.7 | Conclusão | 23 |
| 4 | Desenho do Amplificador de Potência | 24 |
| 4.1 | Introdução | 24 |
| 4.2 | Arquitetura do amplificador | 24 |
| 4.3 | Método de trabalho | 25 |
| 4.4 | Técnica de dimensionamento do amplificador | 25 |
| 4.5 | Desenho e simulação do circuito de polarização | 25 |
| 4.6 | Desenho das malhas de adaptação | 27 |
| 4.7 | Primeiro andar | 28 |
| 4.7.1 | Polarização do transistor | 28 |

| | | |
|-----------|---|-----------|
| 4.7.2 | Dimensionamento das cargas | 29 |
| 4.7.3 | Simulação do amplificador | 30 |
| 4.7.4 | Layout | 31 |
| 4.7.5 | Circuito de polarização | 32 |
| 4.8 | Segundo andar | 32 |
| 4.8.1 | Polarização do transistor | 32 |
| 4.8.2 | Dimensionamento das cargas | 33 |
| 4.8.3 | Malhas de adaptação | 33 |
| 4.8.4 | Simulação | 34 |
| 4.8.5 | Layout | 37 |
| 4.8.6 | Circuito de alimentação | 37 |
| 4.8.7 | Montagem do Amplificador | 38 |
| 4.9 | Último andar | 38 |
| 4.9.1 | Polarização do transistor | 38 |
| 4.9.2 | Dimensionamento das cargas | 39 |
| 4.9.3 | Malhas de adaptação | 39 |
| 4.9.4 | Desenho e simulação do power combiner/divider | 40 |
| 4.9.5 | Circuitos de Medição de Potência | 42 |
| 4.9.6 | Simulação do amplificador | 45 |
| 4.9.7 | Layout | 46 |
| 4.9.8 | Circuito de alimentação | 47 |
| 4.10 | Simulação do PA completo | 47 |
| 4.11 | Implementação prática do último andar do PA | 49 |
| 4.12 | Fontes de Alimentação e dissipação de calor | 51 |
| 4.13 | Conclusão | 51 |
| 5 | Amplificadores de pequenos sinais | 52 |
| 5.1 | Introdução | 52 |
| 5.2 | Projecto para ganho máximo | 52 |
| 5.3 | Projecto para ruído mínimo | 53 |
| 5.4 | Conclusão | 53 |
| 6 | Desenho e simulação do Amplificador de Baixo Ruído | 54 |
| 6.1 | Introdução | 54 |
| 6.2 | Arquitectura do Amplificador | 54 |
| 6.3 | Circuitos de polarização | 55 |
| 6.4 | Desenho e simulação do filtro | 55 |
| 6.5 | Andar de baixo ruído | 55 |
| 6.5.1 | Dimensionamento | 55 |
| 6.5.2 | Simulação | 57 |
| 6.6 | Desenho e simulação do andar de ganho | 59 |
| 6.6.1 | Dimensionamento | 59 |
| 6.6.2 | Simulação | 59 |
| 6.7 | Simulação do LNA | 61 |
| 6.8 | Layout | 62 |
| 6.9 | Conclusão | 63 |
| 7 | Conclusões finais | 64 |
| 8 | Anexo I | 66 |
| 9 | AnexoII | 67 |
| 10 | Anexo III | 68 |
| 11 | Anexo IV | 69 |
| 12 | Anexo V | 70 |

Lista de Figuras

| | | |
|------|--|----|
| 2.1 | Estrutura física de uma linha de transmissão microstrip | 2 |
| 2.2 | Linhas de campo de uma linha de transmissão microstrip | 3 |
| 2.3 | Sistema de dois Portos | 3 |
| 2.4 | Linhas de impedância constante | 4 |
| 2.5 | Diagrama de Smith | 5 |
| 2.6 | Adaptação de uma linha a uma carga | 5 |
| 3.1 | Eficiência em amplificadores de RF. | 7 |
| 3.2 | Diferentes definições de potência | 9 |
| 3.3 | Power Output capability em amplificadores de potência | 9 |
| 3.4 | G_{1dB} e gama dinâmica do amplificador | 10 |
| 3.5 | Espectro de saída e entrada de um amplificador | 10 |
| 3.6 | Third-order intercept point | 10 |
| 3.7 | Montagem de um amplificador classe A | 11 |
| 3.8 | Formas de onda de tensão de um amplificador classe A | 11 |
| 3.9 | Formas de onda de corrente de um amplificador classe A | 12 |
| 3.10 | Montagem de um amplificador classe B | 13 |
| 3.11 | Formas de onda de tensão de um amplificador classe B | 13 |
| 3.12 | Formas de onda de corrente de um amplificador classe B | 13 |
| 3.13 | Montagem Push-Pull | 14 |
| 3.14 | Formas de onda de tensão de uma montagem tipo Push-Pull | 14 |
| 3.15 | Formas de onda de corrente de uma montagem tipo Push-Pull | 14 |
| 3.16 | Montagem típica de um amplificador a funcionar em classe C | 15 |
| 3.17 | Formas de onda de tensão de um amplificador classe C | 15 |
| 3.18 | Formas de onda de corrente de um amplificador classe C | 16 |
| 3.19 | Montagem classe D <i>Push-Pull</i> | 16 |
| 3.20 | Simple amplificador classe E | 17 |
| 3.21 | Formas de onda de um amplificador classe E | 17 |
| 3.22 | Montagem comum de um amplificador classe F | 18 |
| 3.23 | Formas de onda de tensão num amplificador classe F | 18 |
| 3.24 | Formas de onda de corrente num amplificador classe F | 18 |
| 3.25 | Definição das classes de amplificadores | 19 |
| 3.26 | Medição dos parâmetros-S para grades sinais | 20 |
| 3.27 | Conjugate match e load-line match | 21 |
| 3.28 | Características de compressão para <i>conjugate match</i> (a cheio) e <i>load-line match</i> (a tracejado) | 21 |
| 3.29 | Wilkinson power combiner/divider | 22 |
| 3.30 | <i>coupler</i> direccional | 22 |
| 4.1 | Esquema geral do PA | 24 |
| 4.2 | Esquema geral de um andar do amplificador | 25 |
| 4.3 | Malha de polarização da gate | 26 |
| 4.4 | Esquemático do circuito de alimentação | 27 |
| 4.6 | Aplicação <i>smith chart utility</i> | 27 |
| 4.5 | Resultado da simulação do circuito de simulação | 28 |
| 4.7 | Aplicação <i>Line Calc</i> | 28 |
| 4.8 | Círculos da instabilidade | 29 |
| 4.9 | Círculos de ganho constante | 30 |
| 4.10 | Malha de adaptação da carga | 30 |

| | | |
|------|--|----|
| 4.11 | Malha adaptação da fonte | 30 |
| 4.12 | S_{11} e S_{22} do amplificador | 31 |
| 4.13 | Ganho do amplificador | 31 |
| 4.14 | Circuito de Polarização | 32 |
| 4.15 | Principais características do transistor | 32 |
| 4.16 | Folha de simulação do load-pull source-pull | 33 |
| 4.17 | Malha de adaptação á entrada do transistor (Z_{source}) | 34 |
| 4.18 | Malha de adaptação á saída do transistor (Z_{load}) | 34 |
| 4.19 | Coefficientes de reflexão á entrada e saída do amplificador em função de Pin | 34 |
| 4.20 | Coefficientes de reflexão á entrada e saída do amplificador em função da frequência | 35 |
| 4.21 | Ponto de compressão 1db | 35 |
| 4.22 | Resposta do amplificador na banda de frequências pretendida | 36 |
| 4.23 | Variação do ganho transdutor do amplificador | 36 |
| 4.24 | Variação do PAE com potência do amplificador | 37 |
| 4.25 | Circuito de polarização | 37 |
| 4.26 | Características do transistor | 38 |
| 4.27 | Curvas características do transistor | 39 |
| 4.28 | Malha adaptação source | 40 |
| 4.29 | Malha adaptação Load | 40 |
| 4.30 | Esquemático do <i>power combiner/divider</i> | 41 |
| 4.31 | Layout do <i>power combiner/divider</i> | 41 |
| 4.32 | Resposta em fase do <i>power divider</i> | 41 |
| 4.33 | Característica de transmissão do <i>power divider</i> | 42 |
| 4.34 | Coefficientes de reflexão nos vários portos do <i>power divider/combiner</i> quando todos ou outro se encontram adaptados. | 42 |
| 4.35 | Layout de um acoplador em microstrip constituído por duas linhas acopladas | 43 |
| 4.36 | S_{21} e S_{31} do acoplador de 20dB. | 43 |
| 4.37 | S_{21} e S_{31} do acoplador de 30dB. | 43 |
| 4.38 | S_{41} do acoplador de 20dB | 44 |
| 4.39 | S_{41} do acoplador de 30dB | 44 |
| 4.40 | Detector de pico | 45 |
| 4.41 | Ponto compressão de ganho 1db | 45 |
| 4.42 | Ganho transconductor em função da potência de entrada | 46 |
| 4.43 | Ganho transconductor na banda pretendida para uma potência de entrada de 30dBm | 46 |
| 4.44 | PAE versus potência entrada | 46 |
| 4.45 | Circuito de Polarização | 47 |
| 4.46 | P_{1db} do PA completo | 47 |
| 4.47 | PAE do PA completo | 48 |
| 4.48 | Ganho transconductor do PA | 48 |
| 4.49 | Potência de saída versus frequência no PA | 48 |
| 4.50 | S_{11} do PA | 49 |
| 4.51 | Sinal aplicado á entrada | 49 |
| 4.52 | Sinal á saída | 50 |
| 4.53 | Sinal modulado á entrada | 50 |
| 4.54 | Sinal modulado á saída | 51 |
| 5.1 | Diagrama de blocos de um amplificador | 52 |
| 6.1 | Arquitectura geral do LNA | 54 |
| 6.2 | Parametros S do filtro | 55 |
| 6.3 | Circulos de estabilidade do transistor | 56 |
| 6.4 | Circulos de estabilidade do transistor com bobine entre a source e a massa | 57 |
| 6.5 | S_{11} e S_{22} do amplificador | 58 |
| 6.6 | Ganho do amplificador | 58 |
| 6.7 | Figura de ruido | 58 |
| 6.8 | Circulos de estabilidade do transistor | 59 |
| 6.9 | S_{11} e S_{22} do amplificador | 60 |
| 6.10 | Ganho do amplificador | 60 |
| 6.11 | Figura de ruido | 60 |

| | |
|---|----|
| 6.12 S_{11} e S_{22} do LNA | 61 |
| 6.13 Ganho do LNA | 61 |
| 6.14 Ganho inverso do LNA | 62 |
| 6.15 Figura de ruído do LNA | 62 |

Lista de Tabelas

| | | |
|-----|---|----|
| 4.1 | Dimensões da linha $\lambda/4$ | 27 |
| 4.2 | Parametros-S do transistor | 29 |
| 4.3 | Resultados da simulação Load Source Pull | 33 |
| 4.4 | Resultados obtidos apos Load-Pull | 39 |
| 6.1 | Resultado da adaptação do transistor para baixo ruído | 57 |
| 6.2 | Resultado da adaptação do transistor | 59 |

Parte 1

Realizada por: Mário Rui Silveira Pereira
Ricardo Arieira Veiga

Capítulo 1

Introdução

Este projecto surgiu no seguimento do trabalho que vinha já a ser realizado em colaboração com o SSETI, para a criação de uma *groundstation*, com o objectivo de controlar o satélite ESEO a ser lançado em 2008. Uma vez que para a montagem da *groundstation* eram necessários, entre outros, um amplificador de potência (PA) e um amplificador de baixo ruído (LNA) , foi proposto no âmbito da cadeira de projecto o desenvolvimento destes dois sistemas.

Começa-se por fazer uma pequena introdução a alguns aspectos básicos de microondas, mas essenciais para a compreensão dos assuntos tratados neste relatório. De seguida são introduzidos alguns aspectos teóricos sobre o projecto de amplificadores de potência e de amplificadores de baixo ruído. Por fim passa-se ao desenho e simulação dos dois amplificadores usando o *advanced design system (ADS)* da agilent, seguindo-se apenas uma pequena conclusão e análise de resultados.

Capítulo 2

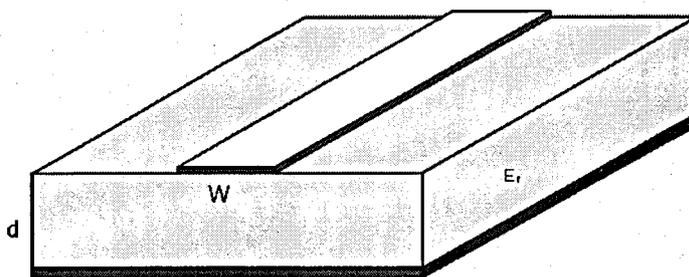
Tecnologia usada e algumas noções de Microondas

2.1 Introdução

Neste capítulo é feita uma breve introdução á tecnologia microstrip, que vai ser a tecnologia que vai servir de suporte para a construção dos amplificadores, é dada uma breve explicação sobre como é feita a caracterização de sistemas multiporto em microondas (parâmetros-S), é apresentada uma das ferramentas mais usadas para a análise e projecto de sistemas de microondas e RF (Diagrama de Smith) e por fim são introduzidas umas breves noções sobre adaptação de impedância em microondas.

2.2 Microstrip

Microstrip é a tecnologia usada neste projecto como suporte para a construção dos vários amplificadores. Esta, é uma das mais populares tecnologias para a construção de guias de ondas planares. Na figura 2.1 está representada uma linha microstrip.



Microstrip

Figura 2.1: Estrutura física de uma linha de transmissão microstrip

É constituída por um condutor de largura W , por um substrato de espessura d e *permitividade relativa* ϵ_r , e por um plano de massa.

Uma vez que só existe substrato num dos lados do condutor, implica que, mesmo que a maior parte das linhas de campo se encontrem na zona do substrato (entre o condutor e o plano de massa), vá haver uma fracção das linhas de campo fora do substrato (figura 2.2). Devido a isto as linhas microstrip não suportam ondas TEM (electromagnéticas transversais) puras, dado que a velocidade de fase das ondas dentro e fora do substrato não é a mesma.

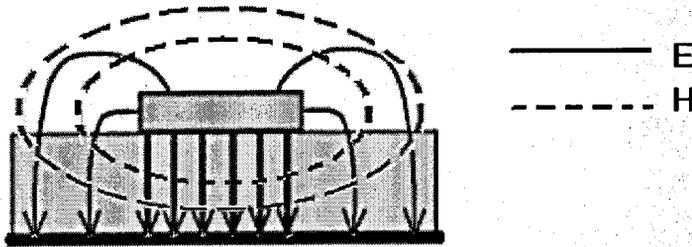


Figura 2.2: Linhas de campo de uma linha de transmissão microstrip

Uma das grandes vantagens desta tecnologia, é a facilidade de implementação, uma vez que as linhas podem ser fabricadas recorrendo a processos fotográficos, tal e qual como na construção de uma PCB normal.

Em resumo, esta tecnologia é usada em circuitos onde há necessidade de fazer *routing* de sinais de frequência muito elevada, com alta eficiência e baixas perdas de sinal devido a radiação.

2.3 Parâmetros-S

Uma vez que a medição de tensões e correntes a altas frequências (microondas) é praticamente impraticável, é necessário recorrer a outro método para proceder á caracterização de sistemas multiporto.

A matriz dos parâmetros-S é uma construção matemática que descreve e quantifica o modo como sinais de muito altas frequências (microondas) se propagam através de sistemas multiporto. Ou seja, os parâmetros-S descrevem a resposta de um sistema multiporto, devida á injeção de sinais de de tensão em cada um dos portos. Assim a matriz dos parâmetros-S é o que nos permite descrever as propriedades de sistemas complicados, como simples “caixas negras”, sem necessidade de compreender a estrutura interna desses mesmos sistemas.

A matriz-S de um sistema de N portos possui $N * N$ coeficientes.

Os parâmetros-S são valores complexos (quantidades complexas) porque tanto a magnitude como a fase de um sinal injectado num determinado sistema podem ser alteradas pelo mesmo.

Os parâmetros-S relacionam as ondas de tensão injectadas nos portos, as ondas transmitidas (para outros portos) e as ondas reflectidas.

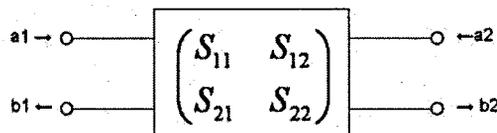


Figura 2.3: Sistema de dois Portos

Considerando o sistema de dois portos da figura2.3, podemos definir os parâmetros-S como:

$$S_{11} = b1/a1$$

$$S_{12} = b1/a2$$

$$S_{21} = b2/a1$$

$$S_{22} = b2/a2$$

Um elemento específico da matriz dos parâmetros-S é defenido como:

$$S_{ij} = \frac{V_i^-}{V_j^+}$$

Qualquer elemento S_{ij} da matriz dos prâmetros-S de um determinado sistema, é medido injectando uma onda de tensão no porto j e medindo (magnitude e fase) a onda que sai no porto i , estando todos os

portos do sistema adaptados, ou seja, terminados numa impedância igual á impedância característica do sistema em questão.

Os instrumentos que permitem medir directamente os parâmetros-S de um sistema chamam-se analisadores de quadripolos (*network analyzer*).

2.4 Diagrama de smith

O diagrama de smith é uma ferramenta gráfica, essencial na análise e projecto de sistemas de microondas.

A principal vantagem da carta de smith relativamente a outras ferramentas gráficas, está no facto de esta poder ser usada para converter coeficientes de reflexão em impedâncias normalizadas, usando os círculos de impedância constante (figura 2.4).

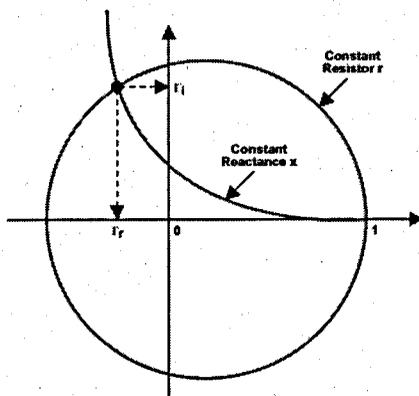


Figura 2.4: Linhas de impedância constante

A carta de smith é essencialmente um traçado polar do coeficiente de reflexão de tensão, na qual estão também mapeados os círculos de impedâncias constantes, daí a conversão entre coeficientes de reflexão e as respectivas impedâncias ser muito fácil de realizar.

Na figura 2.5 está representada uma carta de smith.

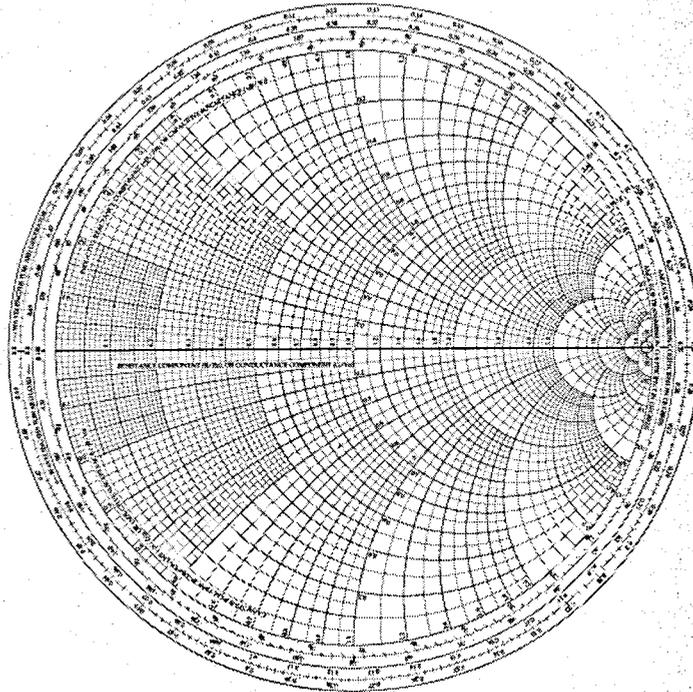


Figura 2.5: Diagrama de Smith

2.5 Adaptação de impedâncias

A adaptação de impedâncias consiste na tentativa de fazer a impedância de saída de uma fonte igual à impedância da carga á qual está a fornecer potência.

O conceito de adaptação de impedâncias está ilustrado na figura 2.6.

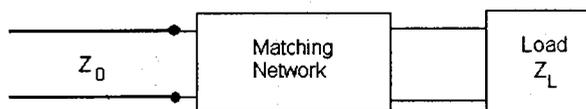


Figura 2.6: Adaptação de uma linha a uma carga

No sistema ilustrado nesta figura, o objectivo é adaptar a linha de impedância Z_0 á carga Z_L . Então a malha de adaptação é desenhada de forma a que a impedância vista da sua entrada seja igual a Z_0 . Isto implica que a linha de impedância Z_0 esteja adaptada e portanto no interface desta com a malha de adaptação não vão ocorrer reflexões .O facto de não haver reflexões significa não vai ser gerada nenhuma

onda estacionária na linha de impedância Z_0 . Por outro lado entre a carga Z_l e a malha de adaptação, vão haver múltiplas reflexões.

A adaptação de impedâncias é extremamente importante uma vez que:

- Só há máxima transferência de potência quando neste caso a carga está adaptada á linha. (de notar que a malha de adaptação é idealmente constituída por elementos sem perdas, e por isso não há dissipação de potência nesta , o que implica que a potência vinda da linha é completamente entregue á carga.)
- Em sistemas baseados em linhas de transmissão, as desadaptações podem originam ondas estacionárias com valores de VSWR elevados . Através de malhas de adaptação, estes valores de VSWR podem ser diminuídos ou mesmo anulados.

As malhas de adaptação para frequências mais baixas, são normalmente constituídas por elementos reactivos (bobines e condensadores) discretos. Para frequências mais elevadas (como acontece no caso deste projecto) estas são construídas com base em linhas de transmissão. Tal como com elementos discretos, as malhas de adaptação com linhas de transmissão praticamente não têm perdas, e só não são ideais porque por um lado, as linhas irradiam uma certa potência e também têm alguma resistência óhmica.

2.6 Conclusão

Este capítulo inicial serviu para relembrar algumas das noções básicas acerca das microondas e para que assim haja por parte do leitor um melhor entendimento acerca dos assuntos tratados neste relatório.

Capítulo 3

Amplificadores de potência

3.1 Introdução

Os amplificadores de RF de tecnologia de estado sólido, são uma tecnologia relativamente recente, e o projecto e dimensionamento de destes amplificadores está ainda longe de ser uma ciência exacta, havendo mesmo quem se refira a tal como sendo “magia negra”. Neste capítulo são introduzidos alguns métodos e técnicas de desenho e projecto deste tipo de amplificadores, bem como também são introduzidos alguns circuitos passivos (acoplador direccionado, power combiner/divider) que são necessários para a realização destes amplificadores.

3.2 Características gerais de amplificadores de potência

3.2.1 Eficiência

A eficiência é um parâmetro fundamental para amplificadores de potência em RF. É muito importante quando a potência disponível é limitada, como acontece no caso de dispositivos alimentados a baterias, onde o consumo deve ser o mais pequeno possível, afim de prolongar ao máximo a carga das mesmas. A eficiência é também um factor muito importante em sistemas de alta potência, onde os custos da energia eléctrica e os custos de sistemas de arrefecimento são significativos quando comparados com o preço do equipamento. Por outro lado uma fraca eficiência representa uma grande dissipação em calor nestes sistemas, o que leva á diminuição da vida útil dos componentes, nomeadamente os componentes activos como os transistores que sofrem um grande desgaste com a temperatura.

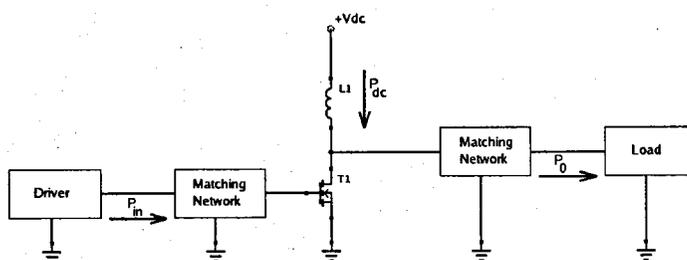


Figura 3.1: Eficiência em amplificadores de RF.

Eficiência é a potência de saída *versus* a potência de entrada. No entanto esta definição é muito generalista uma vez que “potência de saída” e “potência de entrada” podem ter diferentes significados. Ou seja, a potência de entrada pode incluir a potência DC (potência fornecida pela fonte de alimentação) e a potência de entrada RF (potência de *drive*). Assim sendo encontram-se de seguida as definições mais comuns para a eficiência.

3.2.1.1 Collector Efficiency

É definida como:

$$\eta = \frac{P_0}{P_{dc}} \quad (3.1)$$

onde P_0 é a potência RF à saída do amplificador (dissipada na carga), e P_{dc} é a potência fornecida pela fonte de alimentação ao colector do transistor. Normalmente P_0 inclui quer a potência da componente fundamental quer a potência dos harmónicos, sendo que, em muitas aplicações são usados filtros para suprimir os harmónicos. Então, como a potência dos harmónicos é desprezável, considerar P_0 como sendo a potência da componente fundamental é uma boa aproximação.

3.2.1.2 Overall Efficiency

Apesar de nos dar uma boa perspectiva acerca da performance do amplificador, a eficiência atrás descrita não entra em conta com a potência de RF que é aplicada à entrada do amplificador (esta potência pode ser considerável).

De um ponto de vista prático, o objectivo do projectista, é minimizar a potência total necessária para gerar uma determinada potência RF à saída.

Assim:

$$\eta_{OVERALL} = \frac{P_0}{P_{dc} + P_{IN}} = \frac{P_0}{P_{dc} + \frac{P_0}{G_p}} \quad (3.2)$$

onde

$$G_p = \frac{P_0}{P_{IN}}$$

é o ganho em potência.

3.2.1.3 Power-Added Efficiency

Esta é uma definição alternativa à anterior.

$$\eta_{POWER-ADDED} = \frac{P_0 - P_{IN}}{P_{dc}} = \frac{P_0 - \frac{P_0}{G_p}}{P_{dc}} \quad (3.3)$$

Embora esta definição de eficiência esteja relacionada com a anterior, diferem no resultado numérico.

3.2.2 Ganho em Potência

Existem várias medidas de ganho para amplificadores de potência. A figura 3.2 ilustra o gráfico de fluxo do amplificador, e as diferentes potências usadas nas equações de ganho. As diferentes medidas de ganho são, ganho transductor G_T , ganho de potência G_P e ganho de potência disponível. Estão definidos nas seguintes equações :

$$G_T = \frac{P_L}{P_{AVS}}$$

$$G_p = \frac{P_L}{P_{IN}}$$

$$G_A = \frac{P_{AVN}}{P_{AVS}}$$

P_L Potência entregue à carga.

P_{AVS} Potência disponível na fonte.

P_{IN} Potência que entra na malha.

P_{AVN} Potência disponível à saída da malha.

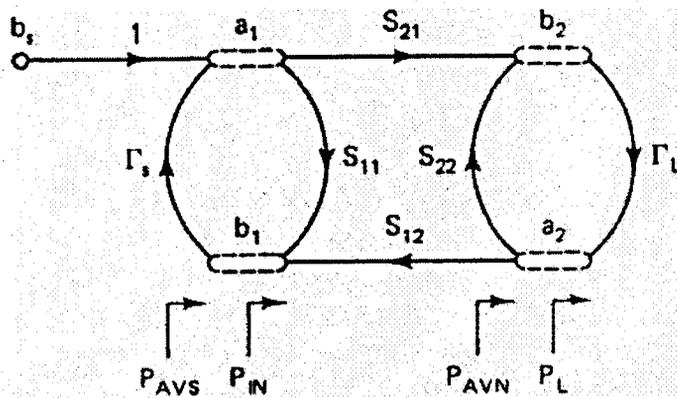


Figura 3.2: Diferentes definições de potência

3.2.3 Power Output Capability

Power Output Capability (C_p), é uma medida que proporciona uma forma de comparar diferentes tipos de amplificadores de potência. *Power Output Capability* é definida como a potência fornecida à carga quando no colector temos 1 Volt e 1 Ampere de pico, na tensão e corrente respectivamente. Esta medida é válida também para amplificadores construídos com vários transistores (configurações Push-Pull, transistores ligados em paralelo, ou usando *combiners*).

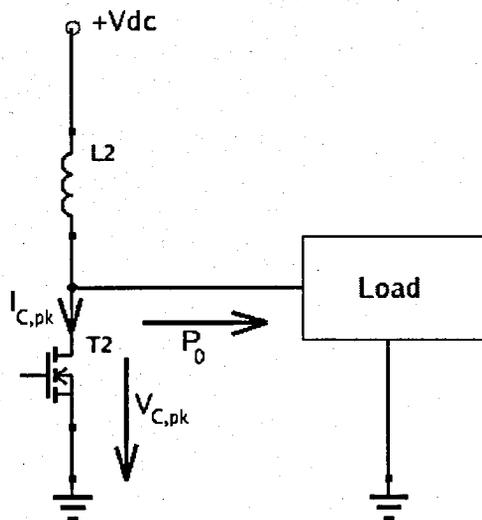


Figura 3.3: Power Output capability em amplificadores de potência

Se P_0 é a potência fornecida à carga, $I_{C,pk}$ a corrente de pico no colector, $V_{C,pk}$ a tensão de pico no colector, e N o número de transistores no circuito então C_p é dada por:

$$C_p = \frac{P_0}{N I_{C,pk} V_{C,pk}}$$

Uma vez que os transistores de potência são os dispositivos mais caros em amplificadores de potência, leva os projectistas a trabalharem com estes nos seus limites físicos, isto é com factores de C_p elevados.

3.2.4 Ganho no ponto de compressão 1dB

O G_{1dB} (*1dB gain compression point*), é definido como sendo o ganho de potência onde as não linearidades do transistor reduzem o ganho de 1dB, comparando com o ganho do transistor para pequenos sinais. Isto é,

$$G_{1dB}(dB) = G_0(dB) - 1$$

onde $G_0(dB)$ é o ganho de potência linear obtido para pequenos sinais em decibéis. Na figura seguinte (4.41) é mostrado o ponto de compressão $1dB$, assim como a gama dinâmica do amplificador que representa a potência que o amplificador pode fornecer sem ocorrerem distorções.

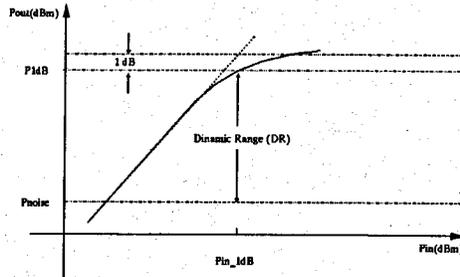


Figura 3.4: G_{1dB} e gama dinâmica do amplificador

3.2.5 Ponto de intercepção de terceira ordem

O P_{IP} (Third-order intercept point) é definido como sendo o ponto onde P_{f_1} e o $P_{2f_1-f_2}$ se interceptam (ver figuras 3.5 e 3.6). A DR_f (Spurious free dynamic range) é definida como sendo a zona entre $P_{f_1} - P_{2f_1-f_2}$, quando $P_{2f_1-f_2}$ é igual ou inferior ao mínimo de potência detectada à saída do amplificador

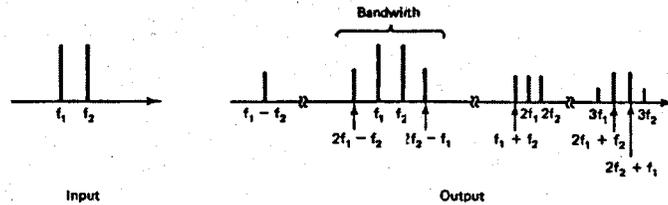


Figura 3.5: Espectro de saída e entrada de um amplificador

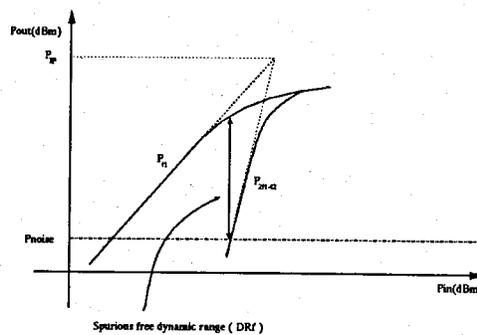


Figura 3.6: Third-order intercept point

3.2.6 Conversão AM para PM

Outro parâmetro de caracterização de amplificadores de potência é a distorção de fase, também chamada *AM-to-PM conversion*, e ocorre quando um sinal AM é transmitido através de um amplificador de potência. O distorção de fase ocorre devido à variação da amplitude instantânea do sinal e produz na saída um sinal com uma pequena variação de fase em torno de um ponto médio. A distorção de fase é definida como sendo a variação da fase de saída quando a potência do sinal de entrada varia de $1dB$.

3.3 Diferentes Modos de Operação

Os amplificadores de potência em RF são normalmente classificados nas classes A, B, AB, C, D, E e F. Todas estas classes à exceção da classe A usam técnicas não lineares, quer sejam técnicas de “switching” ou técnicas de “wave shaping”. Assim as classes são divididas em dois tipos, as classes A, AB, B e C que são amplificadores do tipo *transcondutância* e as classes D, E, e F que são amplificadores do tipo *comutado*. As várias classes diferem não só no método de operação e eficiência mas também na sua capacidade de fornecer potência à saída.

3.3.1 Classe A

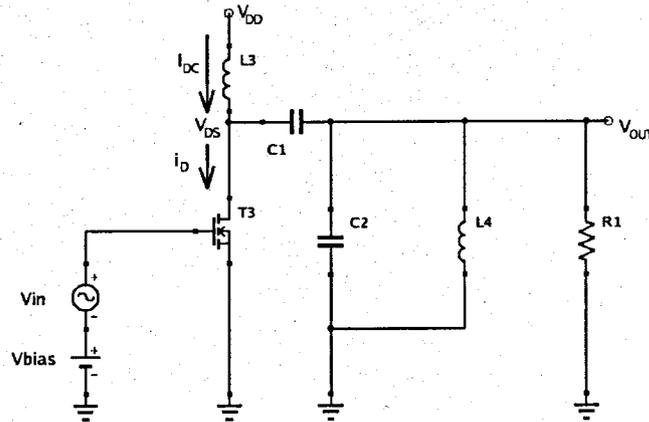


Figura 3.7: Montagem de um amplificador classe A

Para um amplificador a funcionar em classe A (ver figura 3.7), a corrente de “bias” é escolhida de tal modo que o amplificador funciona linearmente. Ou seja a tensão de “bias” é escolhida está entre a tensão de saturação e a tensão de corte do transistor. O nível de sinal á saída não deve exceder estes dois limites, de forma a manter-se linear (evitar a saturação ou o corte) ver figuras 3.8 e 3.9.

A máxima potência que um amplificador deste tipo pode fornecer a carga é, ver equação 3.4.

$$P_{I, max} = \frac{V_{DD}^2}{2R_L} \quad (3.4)$$

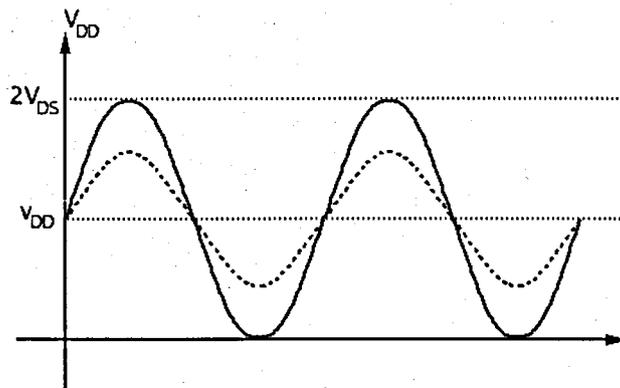


Figura 3.8: Formas de onda de tensão de um amplificador classe A

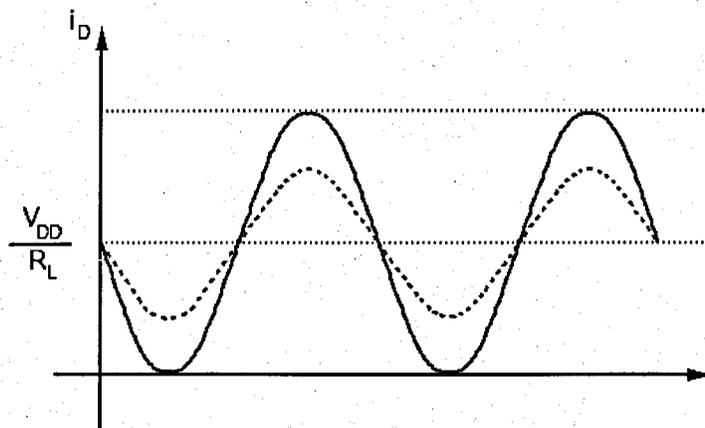


Figura 3.9: Formas de onda de corrente de um amplificador classe A

A eficiência desta classe é no máximo 50%, equação 3.6.

$$P_{DC} = I_{DC}V_{DD} = \frac{V_{DD}^2}{R_L} \quad (3.5)$$

$$\eta_{max} = \frac{P_l}{P_{DC}} = \frac{1}{2} \quad (3.6)$$

O ângulo de condução é definido como o período durante o qual o transistor conduz. Para o classe A este é de 2π , uma vez que aplicando uma senoide á entrada o transistor conduz durante o período inteiro da mesma.

Este tipo de amplificador é muito linear mas tem pouca eficiência o que o torna não indicado para utilização em dispositivos portáteis porque diminui a autonomia destes devido á sua elevada ineficiência, por outro lado diminui a vida útil dos dispositivos activos porque existe uma grande dissipação de potência sob forma de calor.

3.3.2 Classe B e AB

A tensão de polarização num classe B é apenas a suficiente para colocar o transistor no limiar de condução e assim a corrente que percorre o transistor no modo estacionário seja (idealmente) nula. Resulta assim que o transistor tem um ângulo de condução de π , logo a corrente dreno é meia senoide.

Um amplificador classe B pode ser contruído por um transistor e um filtro paralelo (figura 3.10). A máxima potência que este tipo de montagem pode fornecer é dada pela equação 3.7. A eficiência máxima é de 78,5% (equação 3.9).

$$P_{L,max} = \frac{V_{DD}^2}{2R_L} \quad (3.7)$$

$$P_{DC} = \frac{2V_{DD}^2}{\pi R_L} \quad (3.8)$$

$$\eta = \frac{P_l}{P_{DC}} = \frac{\pi}{4} = 78,5\% \quad (3.9)$$

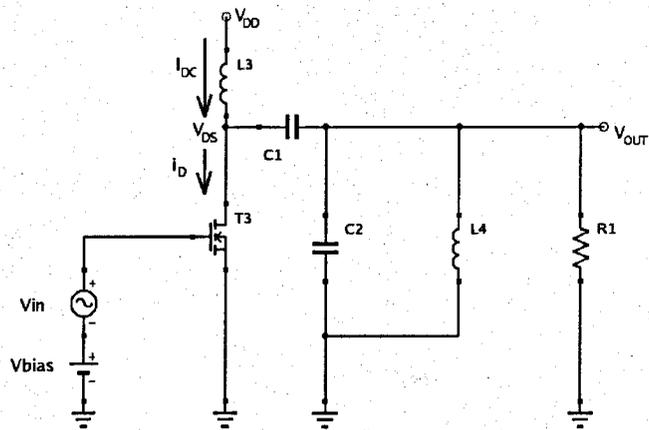


Figura 3.10: Montagem de um amplificador classe B

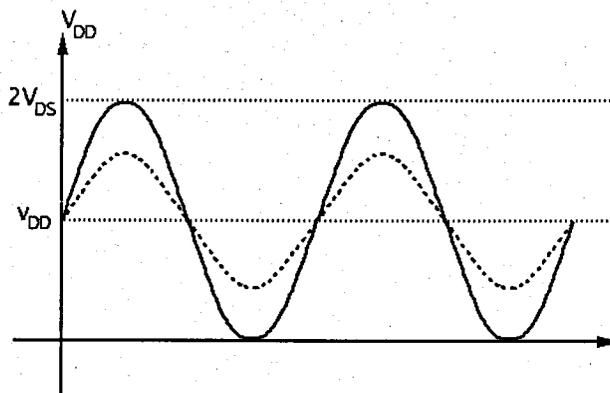


Figura 3.11: Formas de onda de tensão de um amplificador classe B

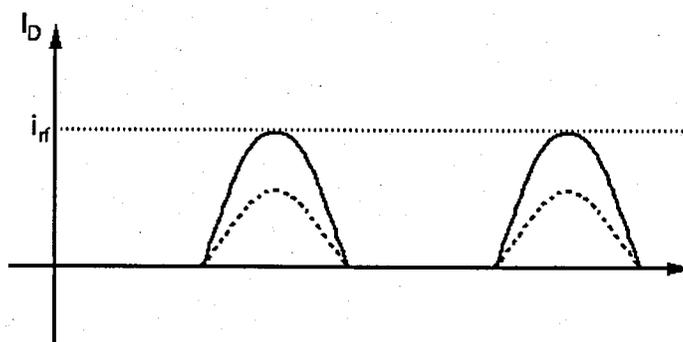


Figura 3.12: Formas de onda de corrente de um amplificador classe B

Outro tipo de montagem que utiliza dois transistores numa configuração tipo Push-Pull está na figura 3.13. Como cada transistor tem um ângulo de condução de π , este tipo de montagem proporciona uma amplificação linear.

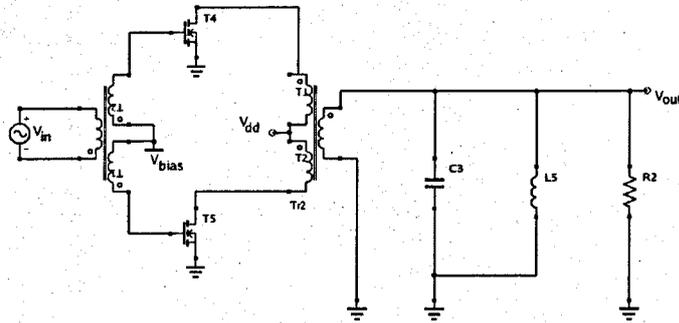


Figura 3.13: Montagem Push-Pull

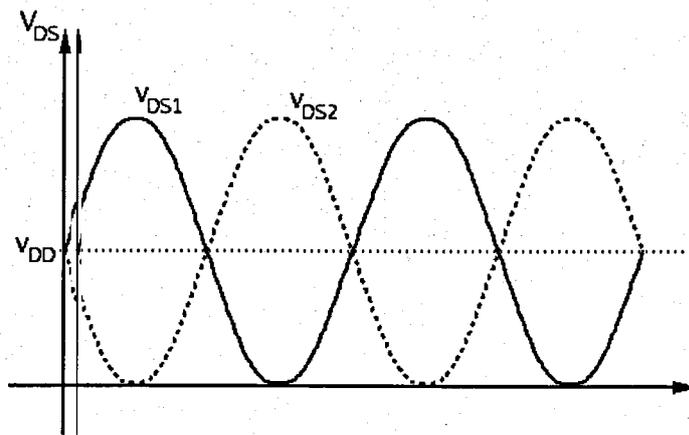


Figura 3.14: Formas de onda de tensão de uma montagem tipo Push-Pull

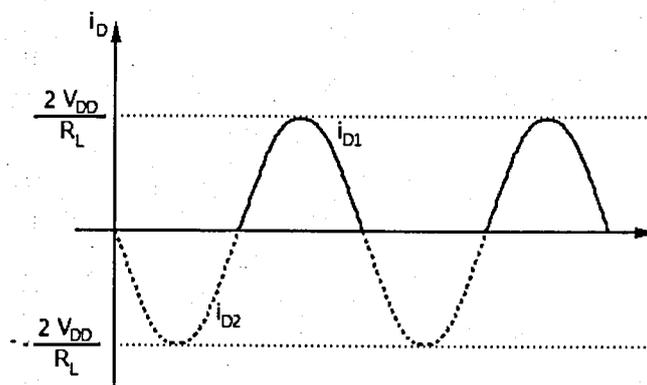


Figura 3.15: Formas de onda de corrente de uma montagem tipo Push-Pull

Contudo a classe B é uma idealização matemática, porque é impossível ter um transistor com uma característica de "turn-on" abrupta.

Posto este problema, é habitual para amplificadores que requeiram linearidade e eficiência, utilizarem-se ângulos de condução entre π e 2π , e este tipo classe de amplificadores é designada por classe AB.

3.3.3 Classe C

Para um amplificador a funcionar em classe C a tensão de polarização está abaixo do limiar de condução do transistor, logo este está activo menos de metade do tempo, isto é, tem um ângulo de condução inferior a π .

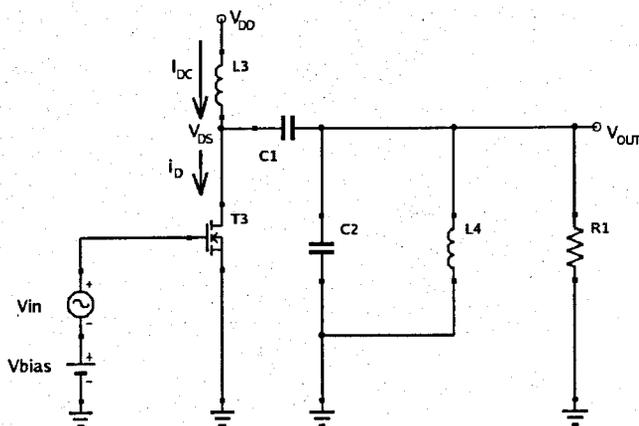


Figura 3.16: Montagem típica de um amplificador a funcionar em classe C

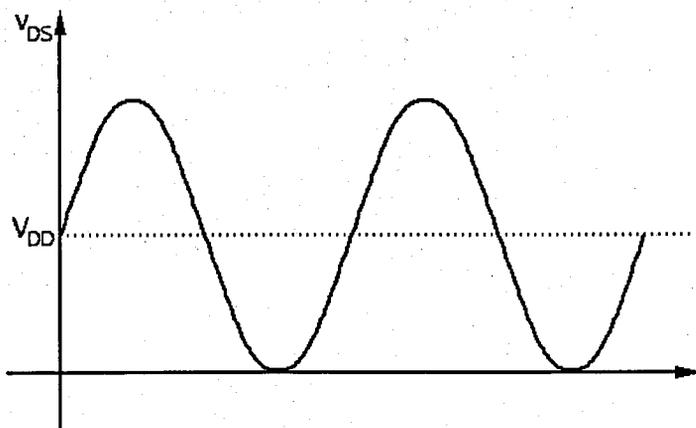


Figura 3.17: Formas de onda de tensão de um amplificador classe C

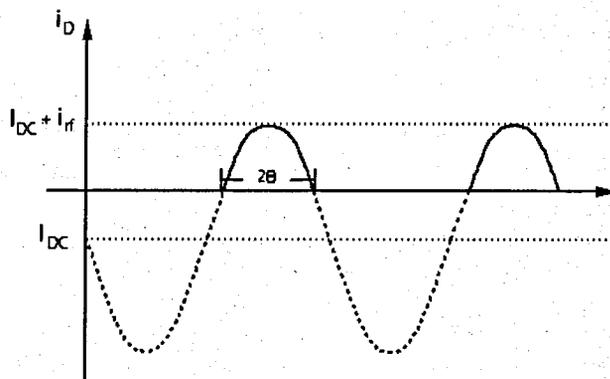


Figura 3.18: Formas de onda de corrente de um amplificador classe C

Este tipo de amplificador apresenta uma elevada eficiência que no máximo pode chegar aos 100%, ver equação 3.10.

$$\eta = \frac{2\theta - \sin 2\theta}{4(\sin \theta - \theta \cos \theta)} \quad (3.10)$$

Contudo para aumentar a eficiência para 100% é necessário diminuir o ângulo de condução para 0, o que levaria a aumento da potência de drive para infinito. O compromisso típico é um ângulo de condução de 150° que origina uma eficiência teórica de 85%.

Contudo esta classe é pouco utilizada para amplificadores de estado sólido, uma vez que requer resistências de dreno bastante baixas. É contudo bastante utilizada em amplificadores de potência com tecnologia de valvulas (vacuum-tube).

3.3.4 Classe D

Os amplificadores do tipo Classe D utilizam dois ou mais transistores de forma a produzirem uma onda quadrada. Um filtro série na saída deixa unicamente passar a componente fundamental. Este tipo de montagem tem um eficiência ideal de 100%, na prática a finita velocidade de comutação e a não nula resistência de condução do transistor limitam a eficiência.

Este tipo de amplificadores só é utilizado a relativamente baixas frequências (até 1 GHz) devido às limitações tecnológicas (tempo de comutação).

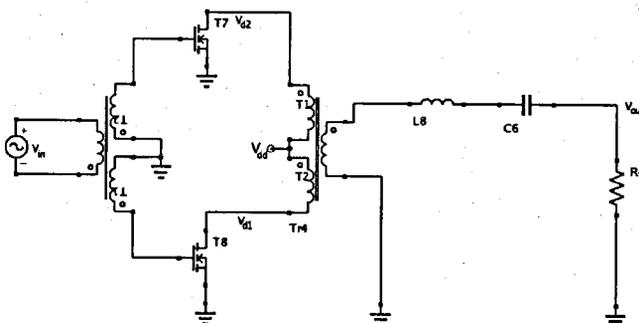


Figura 3.19: Montagem classe D *Push-Pull*

3.3.5 Classe E

Um amplificador a funcionar em classe E, utiliza um transistor em modo “*switching*” ver figura 3.20.

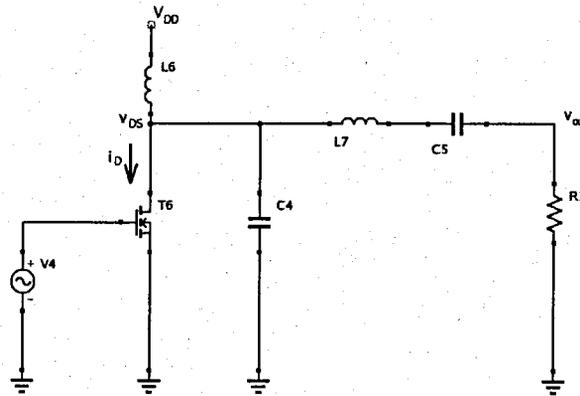


Figura 3.20: Simples amplificador classe E

A tensão de dreno resulta da soma das componentes DC e RF da corrente, que carrega a capacidade que está do dreno á source do transistor, ver figura 3.21. A máxima potência capaz de fornecer á carga é dada pela equação 3.11,

$$P_{L,max} = \frac{2}{1 + \frac{\pi^2}{4}} \frac{V_{DD}^2}{R} \quad (3.11)$$

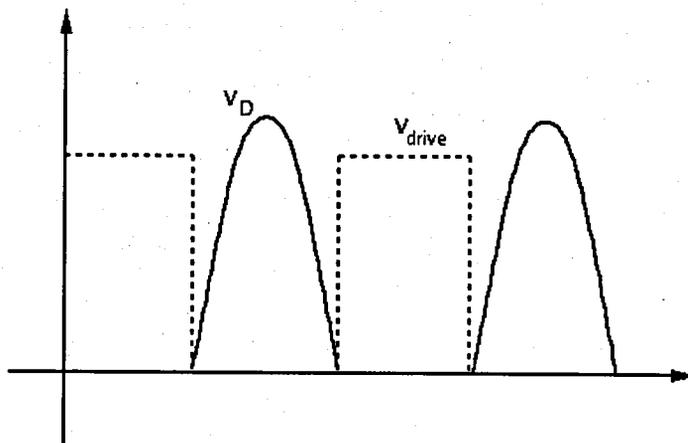


Figura 3.21: Formas de onda de um amplificador classe E

A eficiência teórica é de 100%, contudo a velocidade de comutação ser diferente de zero, e a finita resistência de “*on*” do transistor causa perdas de potência, tal como acontece no classe D.

Este tipo de amplificador é mais utilizado para baixas frequências.

3.3.6 Classe F

A classe F de amplificadores é uma versão *single_ended* da classe D, isto é utiliza unicamente um transistor para construir a onda quadrada.

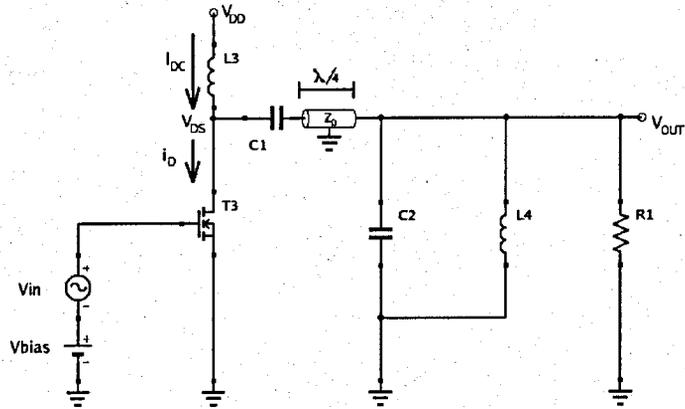


Figura 3.22: Montagem comum de um amplificador classe F

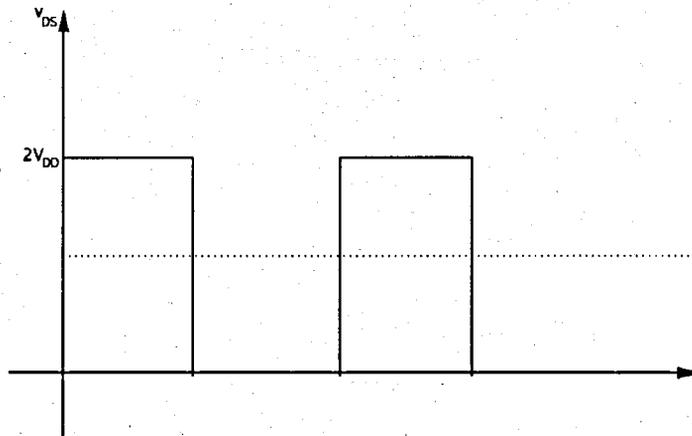


Figura 3.23: Formas de onda de tensão num amplificador classe F

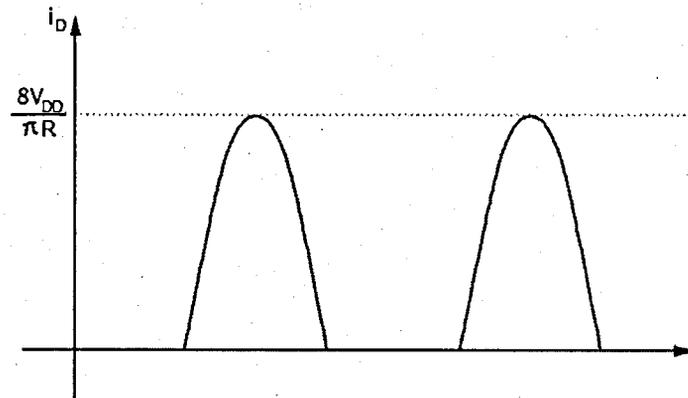


Figura 3.24: Formas de onda de corrente num amplificador classe F

Sendo a amplitude da tensão na frequência fundamental dada pela equação 3.12, temos então a máxima potência fornecida à carga dada pela equação 3.13.

$$v_{fund} = \frac{4}{\pi} V_{DD} \quad (3.12)$$

$$P_L = \frac{v_{fund}^2}{2R} = \frac{8V_{DD}^2}{\pi^2 R} \quad (3.13)$$

3.3.7 Visão Geral

Resumindo, o que determina a classe de operação de um amplificador de potência é o ângulo de condução, a potência do sinal de *drive* e a malha de adaptação à saída. A figura 3.25 ilustra a relação das várias classes com o ângulo de condução e o nível de potência do sinal de *drive*.

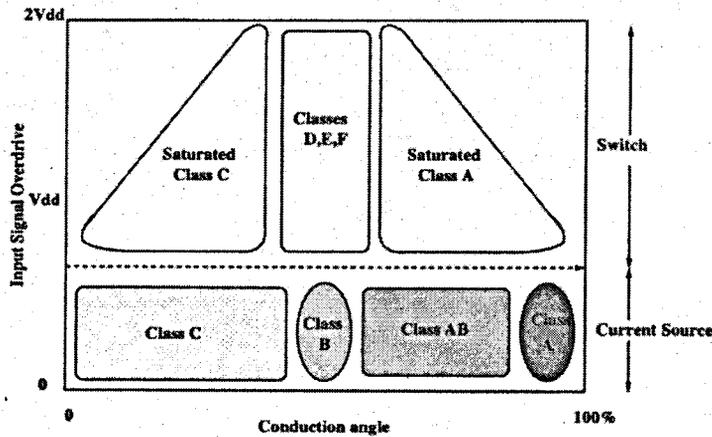


Figura 3.25: Definição das classes de amplificadores

Para pequenos sinais de entrada o amplificador pode operar nas classes A, AB, B ou C dependendo do ângulo de condução. A eficiência do amplificador pode ser aumentada diminuindo o ângulo de condução trazendo o amplificador para uma operação em classe C, mas como contrapartida a potência de saída baixa. Uma alternativa para aumentar a eficiência sem sacrificar a potência de saída é aumentar a potência do sinal de *drive* de tal maneira que o transistor se comporte como um *switch*. Estas são as chamadas classe D, E ou F e diferem apenas no ângulo de condução e no filtro de saída.

3.4 Métodos de dimensionamento para grandes sinais

Quando um amplificador de pequenos sinais é projectado, e não tem nenhuma restrição quanto a factores de ruído, é feito um dimensionamento para máximo ganho. O máximo ganho é então obtido quando não há desadaptações nem à entrada nem à saída do transistor. Para que isto aconteça é necessário adaptar quer a entrada quer a saída com o complexo conjugado das respectivas impedâncias de entrada e saída do transistor. A esta adaptação chama-se adaptação conjugada.

Para amplificadores de potência os parâmetros-S do transistor para pequenos sinais não são úteis, uma vez que estes amplificadores normalmente funcionam em zonas não lineares. Acontece que para grandes potência de saída, os parâmetros-S do transistor variam não só com a frequência, mas também com as potências de entrada e de saída. É então necessário definir os parâmetros-S do transistor para grandes sinais.

Mas a medição destes parâmetros é difícil, e não existe um método bem definido para a obtenção dos mesmos. No entanto existe uma impedância de saída óptima para a qual a potência de saída é maximizada, e assim o projecto destes amplificadores é baseado neste parâmetro.

Ao contrário da adaptação conjugada, que maximiza o ganho, no projecto de amplificadores de potência, o ganho máximo é sacrificado no intuito de se obter a máxima potência possível à saída.

Para tal, existem dois métodos de encontrar a impedância óptima de saída. São o método de *load-pull* e o método de *load-line*.

3.4.1 load-pull

O sistema que implementa o método de load-pull e que permite a obtenção da impedância de saída ótima está ilustrado na figura 3.26. O transistor em teste é colocado numa bancada de teste, onde a tensão de polarização e a potência e frequência do sinal de entrada podem ser ajustados. Os stubs de saída são ajustados até que o indicador C mostre a potência pretendida à saída, por outro lado os stubs de entrada são ajustados de modo a que a potência reflectida seja nula (esta medida no indicador B). A potência medida em A refere-se à potência incidente, e portanto mede-se o ganho do transistor (uma vez que conhecida a potência à saída).

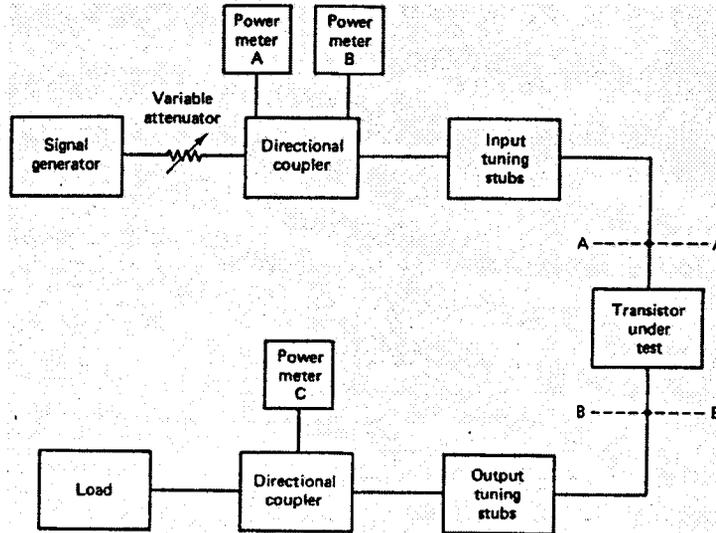


Figura 3.26: Medição dos parâmetros-S para grades sinais

Como não há potência reflectida na entrada, a entrada do amplificador está adaptada (máximo ganho) e a impedância de saída é a impedância ótima e necessária para obter potência pretendida à saída. O transistor é depois retirado da bancada, e através de um analisador de quadripolos são medidos os coeficientes de reflexão das malhas de adaptação. Estas medidas produzem os valores de Γ_S e Γ_L para um determinado ganho e potência de saída. São então estes parâmetros que caracterizam o transistor nas condições atrás indicadas.

3.4.2 Load line match

É do conhecimento geral que na adaptação de impedâncias, para que ocorra a máxima transferência de potência entre um gerador e uma carga, esta tem que ser o complexo conjugado da impedância interna do gerador (*conjugate match*). Acontece que considerando um transistor como sendo o gerador, esta transferência de potência está limitada pelos valores máximos admissíveis de corrente do transistor e pela fonte e tensão que alimenta o mesmo. Na figura 3.27 é evidente que o transistor mostra um funcionamento limitado, uma vez que quando atinge a tensão de saturação (v_{max}), a corrente por ele fornecida é consideravelmente mais baixa que a corrente máxima que este pode fornecer (limite físico do transistor) que é I_{max} . Isto significa que o transistor não está a ser utilizado na sua máxima capacidade, e portanto a potência que ele transfere à carga não é máxima. Para que os valores de corrente e tensão no transistor sejam os máximos simultaneamente (máxima potência na carga), o valor da resistência de carga (parte real da impedância de carga) tem de ser menor. Este valor é normalmente referido como *load-line match* (R_{opt}), e é calculado como sendo,

$$R_{opt} = \frac{V_{max}}{I_{max}}$$

assumindo que o valor real da resistência de saída do transistor é muito maior que R_{opt} .

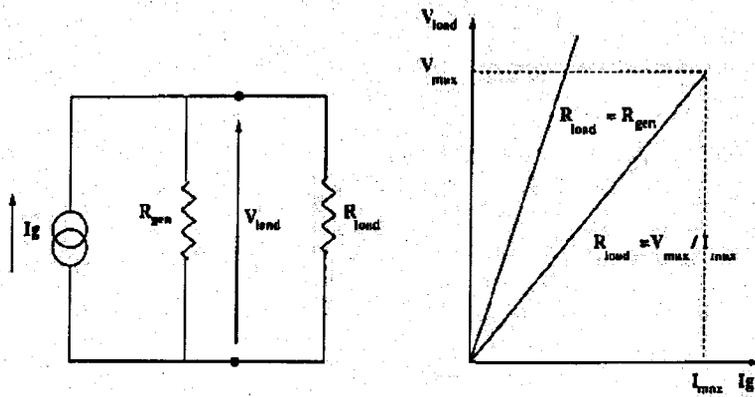


Figura 3.27: Conjugate match e load-line match

Esta técnica representa um compromisso, entre extrair a máxima potência RF do transistor, e ao mesmo tempo manter os valores de corrente e tensão dentro dos limites físicos do transistor e da fonte de alimentação do amplificador.

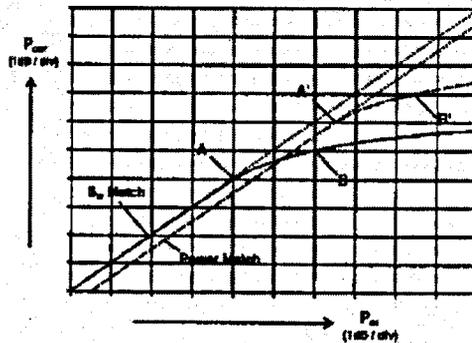


Figura 3.28: Características de compressão para *conjugate match* (a cheio) e *load-line match* (a tracejado)

A figura 3.28 ilustra a diferença entre os dois tipos de adaptação. Os pontos A e B referem-se respectivamente aos pontos de máxima potência linear e aos pontos de compressão de 1dB. Tipicamente a adaptação feita com o conjugado da impedância de saída do transistor, tem o ponto de compressão de 1dB cerca de 2dB abaixo do que teria se fosse feita a adaptação com R_{opt} . Isto significa que o transistor iria fornecer 2dB a menos de potência do que o especificado pelo fabricante, e como o projecto de amplificadores de potência é sempre feito na tentativa de extrair o máximo de potência dos transistores, esta solução deve ser considerada seriamente aquando do desenho de amplificadores de potência de RF.

Apesar de se obter uma maior potência de saída, esta técnica possui dois inconvenientes quando comparada com com a técnica de *conjugate match*:

- Diminui o ganho total do amplificador.
- Como a impedância de carga não vai ser o complexo conjugado da impedância de saída do transistor, vai haver uma desadaptação á saída, o que vai originar uma onda estacionária com um determinado VSWR.

3.4.3 Conclusão

O método de load-pull, obtém o valor da impedância óptima através de um varrimento de cargas á saída. Esta é portanto uma técnica demorada, e em que na pior das situações pode ser necessário fazer uma varrimento completo do diagrama de smith, até encontrar a carga óptima. Por outro lado no método de load-line a carga óptima de saída é encontrada matematicamente a partir das curvas DC-IV do transistor. Apesar de ser um método mais rápido e não necessitar de uma bancada de teste como acontece com o método de load-pull, é difícil obter valores precisos da corrente máxima I_{max} .

3.5 Wilkinson power combiner/divider

Um *Wilkinson power combiner/divider* é um sistema bidireccional de três portas, tal como está ilustrado na figura 3.29. Este sistema possui dois modos de funcionamento:

- No modo de *power combiner*, á saída (porto um) aparece a soma das potências dos sinais injectados nos portos dois e três (entradas). De referir que para este funcionamento se verificar, os sinais em cada uma das entradas têm que ter iguais características de fase.
- No modo *power divider*, a potência injectada no porto um é dividida igualmente pelos portos dois e três, ou seja, em cada uma das saídas aparece uma réplica do sinal de entrada, mas com metade da potência.

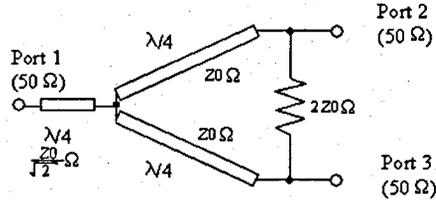


Figura 3.29: Wilkinson power combiner/divider

3.6 Coupler

Um *coupler* direccionado é um sistema de quatro portas, tal como está ilustrado na figura 3.30. O funcionamento de um *coupler* é bastante simples. A potência fornecida ao porto um é acoplada ao porto três com um determinado factor de acoplamento (S_{31}), e a restante potência é entregue ao porto dois (S_{21}). Nenhuma potência é fornecida ao porto quatro, ou seja, o porto quatro está isolado do porto um.

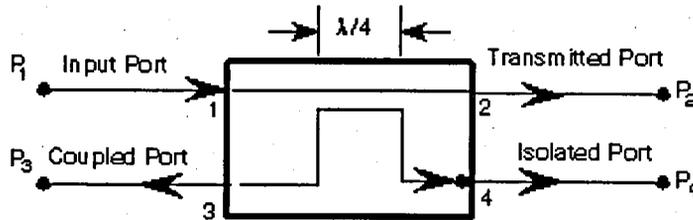


Figura 3.30: *coupler* direccionado

Considerando agora que é fornecida potência ao porto quatro, parte desta potência é acoplada ao porto dois com um determinado factor de acoplamento (S_{24}) e a restante potência é entregue ao porto três, e nenhuma potência é fornecida ao porto quatro (idealmente falando).

Conclui-se portanto que os portos um e quatro estão isolados, assim como também estão os portos dois e três, uma vez que estão na mesma situação.

Os *couplers* direccionados são normalmente caracterizados por três parâmetros, que são:

- O factor de acoplamento:

$$C = P_1(dB) - P_3(dB)$$

- Directividade :

$$D = P_3(dB) - P_4(dB)$$

- Isolamento:

$$I = P_1(dB) - P_4(dB)$$

Um *coupler* ideal possui uma directividade e um isolamento infinitos, o que na situação acima analisada implica que $S_{14} = 0$. O factor de acoplamento S_{31} indica a quantidade de potência injectada no porto um que é transmitida (acoplada) no porto três.

3.7 Conclusão

Foram apresentadas neste capítulo foram apresentadas duas técnicas de dimensionamento de amplificadores de potência, cabendo agora ao projectista e mediante a os recursos tecnológicos que tem ao seu alcance, optar ou pela técnica de *Load-Pull* ou pela técnica de *Load-Line* , sendo que tanto uma como a outra alcançam os mesmos resultados.

Capítulo 4

Desenho do Amplificador de Potência

4.1 Introdução

Neste capítulo descreve-se todo o processo de dimensionamento e simulação do amplificador de potência (PA). Uma vez que não temos acesso a uma bancada de *Load-pull* foi decidido projectar o amplificador de potência com base num software de simulação, respectivamente o advanced design system (*ads*) da *agilent*.

As Principais características do PA são:

- Potência Saída - $44W$
- Potência entrada - $1mW$
- Largura de banda - $2.025GHz - 2.110GHz$

4.2 Arquitectura do amplificador

Para a construção do amplificador, optou-se pela construção de três andares. Um andar de saída constituído por dois transístores a funcionarem em classe AB com combinação da potência de saída, ou seja, o sinal de saída de cada um dos transístores é aplicado a um *power combiner*. O segundo andar também a funcionar em classe AB, e o primeiro andar num montagem classe A. Optou-se por esta topologia porque nos andares que requerem uma elevada potência (andar de saída e segundo andar) preferiu-se a eficiência em detrimento da linearidade, enquanto no primeiro andar preferiu-se a linearidade isto porque a potência é menor. Na figura 4.1, está representado o esquema geral do PA.

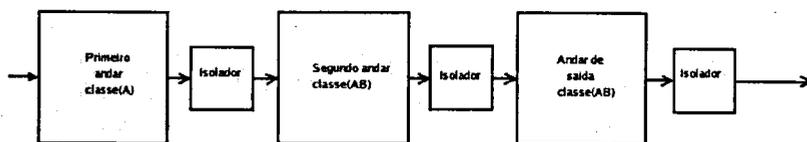


Figura 4.1: Esquema geral do PA

No que se refere a sua implementação física, cada andar é implementado numa caixa metálica separada, de forma a que o amplificador global não entre em oscilação (instável), devido á realimentação de sinal da saída para a entrada, isto porque o ganho total é muito elevado $\approx 35dB$. As ligações entre andares são construídas com cabos de impedância característica 50Ω , e os vários andares estão interligados através de isoladores para que assim não exista qualquer risco de destruição dos transístores devido as reflexões existentes nas entradas dos andares adjacentes.

Os transístores utilizados são o MRF35010, MRF21030 e MRF6P21190 para o primeiro andar, segundo andar e andar de saída respectivamente.

O substrato utilizado para a implementação é o Ro3210. A escolha deste substrato prende-se com o facto de este apresentar uma elevada permitividade, proporcionando assim linhas curtas para um dado comprimento eléctrico, por outro lado permite criar linhas de impedância característica de 50Ω relativamente largas. Esta última característica é muito importante porque assim se evitam problemas

devido à elevada corrente que irá percorrer essas linhas, nomeadamente na saída do último andar. As principais características do substrato são:

- $H-1.27mm$
- $Er-10.2$
- $TanD- 0.003$

4.3 Método de trabalho

No dimensionamento do PA começou-se por escolher o transistor do andar de saída. Para efectuar a escolha levou-se em conta a frequência e a potência pretendida para o PA, assim como o facto de ter que existir um modelo de simulação para ADS. A tarefa foi complicada pelo facto de quase não existirem transistores que cumprissem todos os requisitos pretendidos. Depois desta escolha procuraram-se os transistores para os outros andares tendo em conta os mesmos requisitos á excepção da potência requerida para cada andar.

Depois de se terem escolhido os transistores, foi necessário procurar uma empresa que os fornecesse, e essa tarefa revelou-se complicada pelo facto da quantidade pretendida ser pequena e por existirem poucos locais onde esses transistores fossem vendidos.

Passando a parte da escolha dos transistores começaram por se fazer as simulações e os desenhos dos layouts. Por fim passou-se á implementação dos amplificadores. Como os transistores não chegaram antes da realização deste relatório fomos impossibilitados de testar todo o PA, contudo foi implementado o segundo andar do amplificador.

4.4 Técnica de dimensionamento do amplificador

Como foi referido anteriormente, a obtenção das impedâncias óptimas de *source* e *load* em amplificadores de potência (figura 4.2, representa andar um andar geral do amplificador de potência) não pode ser efectuada utilizando os parametros-S para pequenos sinais. Por isso para a obtenção destes valores utilizou-se a técnica de *load-pull*.

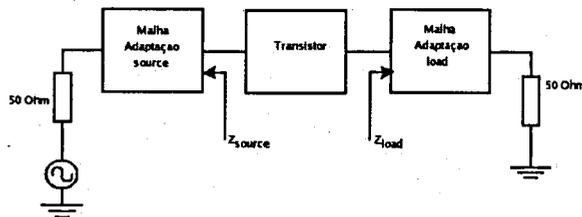


Figura 4.2: Esquema geral de um andar do amplificador

Uma vez que o transistor não é unilateral (S_{12} não pode ser desprezado), as alterações efectuadas na malha de adaptação de *load* do transistor, interferem com a impedância vista á entrada do transistor e vice-versa. Assim para uma melhor optimização da potência de saída e da eficiência, foi criada uma folha de simulação, que não só faz o *load-pull* como também o varrimento de cargas e potência á entrada do transistor (folha de simulação utilizada no anexo 5). Desta forma o transistor é levado a trabalhar no seu máximo. Esta simulação produz como resultado as impedâncias óptimas de *source* e *load* (Z_{source} e Z_{load} respectivamente).

Este método só foi utilizado no andar de saída e no segundo andar do amplificador. O dimensionamento do primeiro andar efectuou-se recorrendo aos parametros S para pequenos sinais, porque o transistor se encontra a funcionar na zona linear.

4.5 Desenho e simulação do circuito de polarização

A alimentação da gate e do dreno do transistor, tem que ser realizada através de um circuito especial, que isole a frequência fundamental do sinal da fonte de tensão DC, este circuito foi utilizado em todos os transistores.

O circuito de polarização da gate tem várias funções, que são:

- Manter uma tensão *gate-source* (V_{GS}) constante.
- Deve ser capaz de fornecer a corrente á *gate*.
- É responsável pela proteção da *gate*, limitando a corrente quando o transistor começar a operar de forma anormal.
- Estabilizar o transistor quando aparece uma impedância negativa na *gate*, a qualquer frequência.
- Filtrar a frequência fundamental e outros productos do espectro (desde muito baixas frequências até a componente fundamental) gerados pelo transistor, sem afectar a malha de adaptação.
- Remover o feedback entre o dreno e a *gate* a qualquer frequência que o transistor tenha ganho.

A figura 4.3, representa a malha utilizada para a polarização da gate.

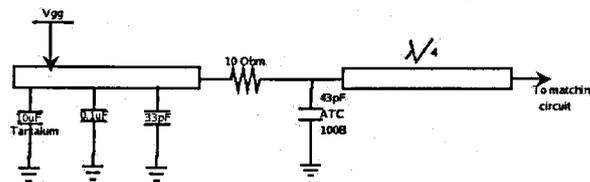


Figura 4.3: Malha de polarização da gate

Começando a descrever o circuito pela malha de adaptação temos, uma linha de comprimento electrico $\lambda/4$ (dimensionada para a frequência central da banda) com uma elevada impedância característica, uma resistência para limitação da corrente de gate e vários condensadores de curto-circuito. O curto-circuito à frequência fundamental é garantido pelo condensador de $43pF$ da ATC, a escolha deste condensador prende-se com o facto de ele apresentar um elevado factor de qualidade na frequência de trabalho do amplificador (ver referência), os outros condensadores servem para filtrar todas as outras frequências desde muito baixas frequência até á frequência fundamental. O valor utilizado para a resistência é o valor recomendado pelo fabricante do transistor.

O circuito de polarização do dreno tem as seguintes características:

- Manter a tensão dreno-source (V_{DS}) constante.
- Fornecer a corrente necessária ao dreno para.
- Estabilizar o transistor fora da banda de interesse.
- Filtrar o sinal e os produtos gerados pelo transístores, desde as baixas até ás altas frequências.

O circuito de alimentação atrás referido, contendo a linha de $\lambda/4$ em curto circuito e toda a estrutura de suporte aos elementos de filtragem da tensão de alimentação, está representado na figura 4.4.

Para o teste do circuito foi medida a impedância deste através de uma simulação de parametros-S e foi ajustado o comprimento da linha $\lambda/4$ para se obter a impedância pretendida. Devemos verificar ainda que a largura da linha $\lambda/4$ foi diminuída (a impedância desta linha tem que ser obrigatoriamente menos ou igual a 50Ω) visto que esta só é importante para a corrente DC que a vai percorrer. O resultado do teste depois de ajustados os parametros está indicado na figura 4.5, onde se verifica que a impedância obtida é muito elevada para sinal (frequência de $2.06GHz$).

Os resultados obtidos para as dimensões da linha de $\lambda/4$ e respectivo condensador de curto-circuito, estão na tabela 4.1. Este esquemático refere-se ao circuito de alimentação da gate, que é em tudo igual ao circuito de alimentação do dreno á excepção da resistência que não se encontra neste, porque a resistência só é necessária na gate do transistor para estabilização (para evitar oscilações).

Outro aspecto a ter em conta no circuito de polarização é a necessidade de existir um grande variedade de condensadores de várias capacidades e tecnologias de forma a filtrar o mais possível a tensão de alimentação para uma grande largura de banda.

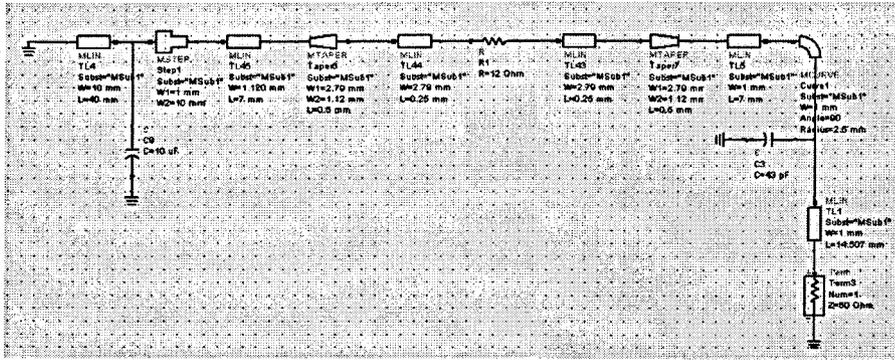


Figura 4.4: Esquemático do circuito de alimentação

| Largura da linha | Comprimento da linha | Valor da capacidade |
|------------------|----------------------|---------------------|
| 1.00mm | 14.51mm | 43pF |

Tabela 4.1: Dimensões da linha $\lambda/4$

4.6 Desenho das malhas de adaptação

As malhas de adaptação, foram construídas a partir de linhas *microstrip* de impedâncias diferentes (técnica de *step impedance*), a utilização desta técnica deve-se ao facto de ser necessário adaptar uma impedância relativamente baixa para 50Ω .

O dimensionamento das malhas foi efectuado através da aplicação *smith chart utility* (figura 4.6), essa aplicação fornece os comprimentos eléctricos e as impedâncias características de cada linha. A passagem destes factores para comprimentos e larguras físicas de linhas é efectuado através da aplicação *Line Calc* (ver figura 4.7).

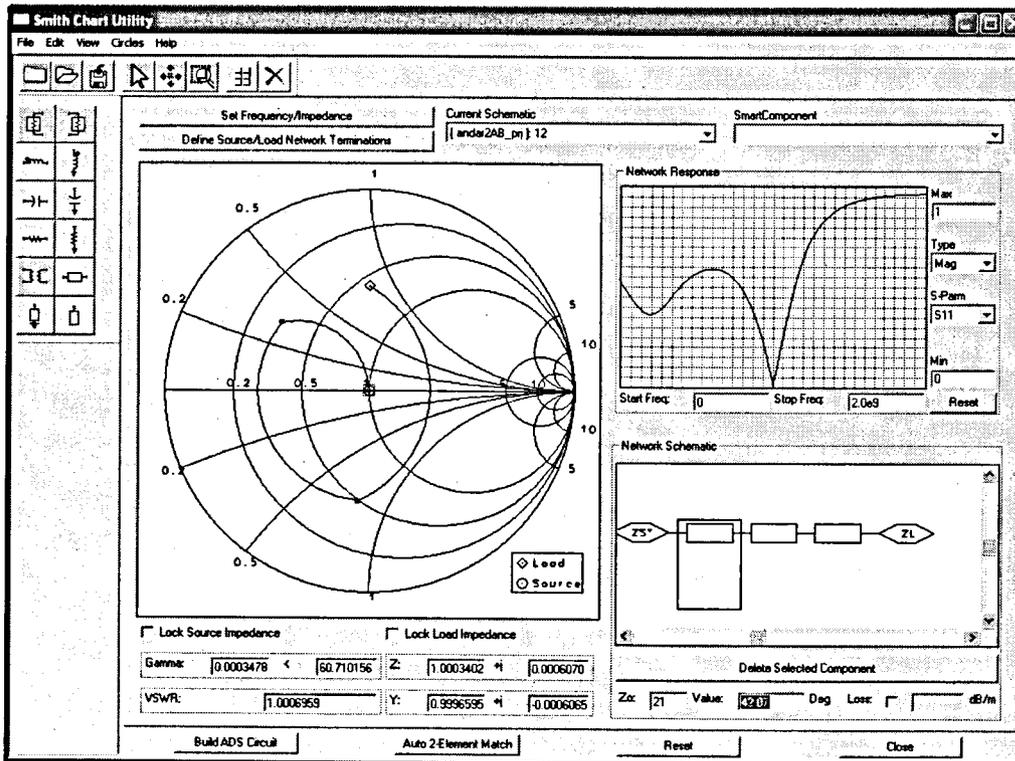


Figura 4.6: Aplicação *smith chart utility*

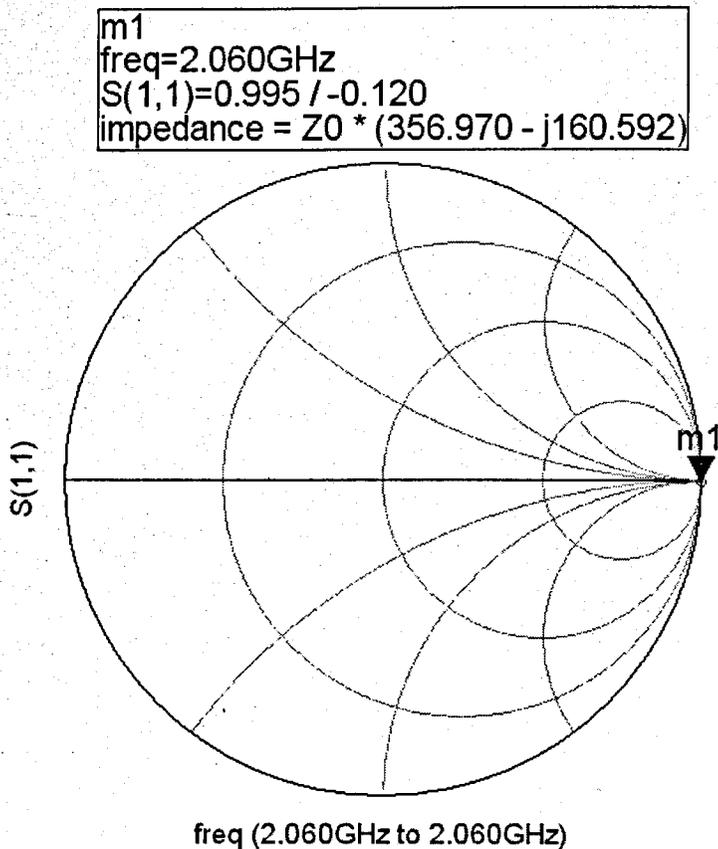


Figura 4.5: Resultado da simulação do circuito de simulação

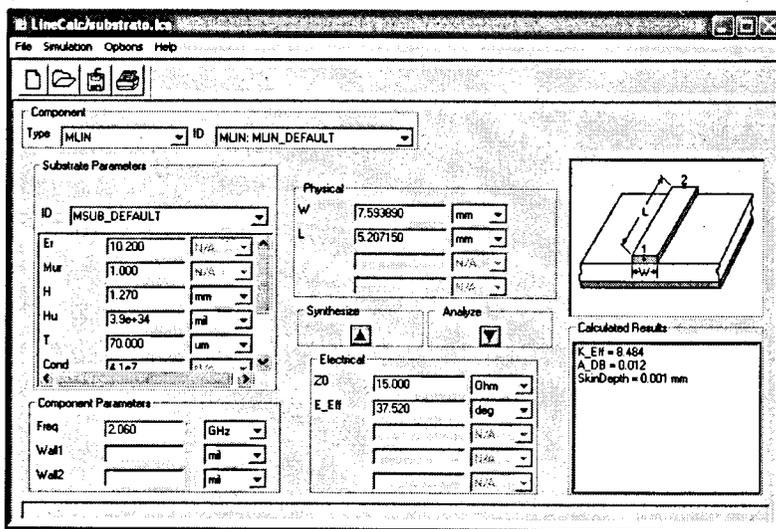


Figura 4.7: Aplicação *Line Calc*

4.7 Primeiro andar

4.7.1 Polarização do transistor

A escolha da corrente de polarização do transistor, teve origem nos parâmetros S para pequenos sinais, que o fabricante disponibilizou na folha de características do componente. Resultando então numa corrente

dreno source $I_{DS} = 180mA$, e uma tensão de alimentação $V_{DS} = 12V$. A escolha deste valores teve em conta o ganho do transistor para a frequência de interesse, assim como a potência requerida para a polarização.

A tensão *gate-source* necessária para a obtenção da corrente pretendida, foi calculada através da simulação DC do modelo do transistor. Na figura podemos verificar que essa tensão deve apresentar o valor de $V_{GS} = -0.8V$.

4.7.2 Dimensionamento das cargas

Como já foi referido anteriormente o dimensionamento das cargas (Z_{source} e Z_{load}) óptimas, foi feito através dos parâmetros S para pequenos sinais, e com o objectivo de se obter o máximo ganho (*conjugate match*).

Começou-se por obter os parâmetros-S do transistor (tabela 4.2) e verificar os círculos de estabilidade do mesmo (ver figura 4.8). Refira-se que o transistor é instável dentro dos círculos de estabilidade da *source* e *load*. Como só uma pequena area dos círculos de estabilidade tocam o diagrama de Shmith, não houve grandes preocupações quanto á estabilização do amplificador. De referir que a obtenção destes círculos foi para a frequência central da banda (2.06GHz), contudo o transistor poderia ser instável para outras frequências, mas devido ao circuito de polarização que limita o ganho fora da banda a possibilidade de oscilação do amplificador a outras frequências é diminuta.

| Frequência (GHz) | S(1,1) | S(1,2) | S(2,1) | S(2,2) |
|------------------|-----------------|----------------|----------------|-----------------|
| 2.060GHz | 0.936 162.872 | 0.021 13.471 | 1.421 45.201 | 0.744 167.839 |

Tabela 4.2: Parametros-S do transistor

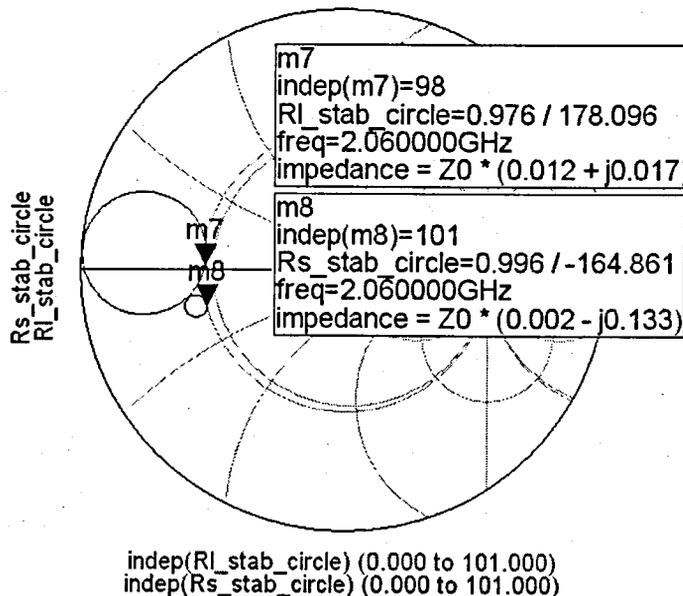


Figura 4.8: Círculos da instabilidade

Concluído este passo, foram obtidos os círculos de ganho constante para as malhas de *load* e *source* (ver figura 4.9). Os valores das impedâncias escolhidas estão também aí representados. A razão da escolha destes valores, prende-se com o facto de ser objectivo deste andar providenciar o máximo ganho possível. A malha de adaptação da *Load* tem um ganho de 3.5dB, no que respeita malha de adaptação da *source* não foi escolhido o ponto de máximo ganho, devido á proximidade deste com o círculo de instabilidade da *source*, optou-se então por um ganho de 8.6dB mas com uma impedância mais afastada da área de impedâncias que causariam instabilidade. Temos então um ganho transconductor teórico de $G_{Tmax} = 8.55 + 3.05 + 3.5 = 15.1dB$.

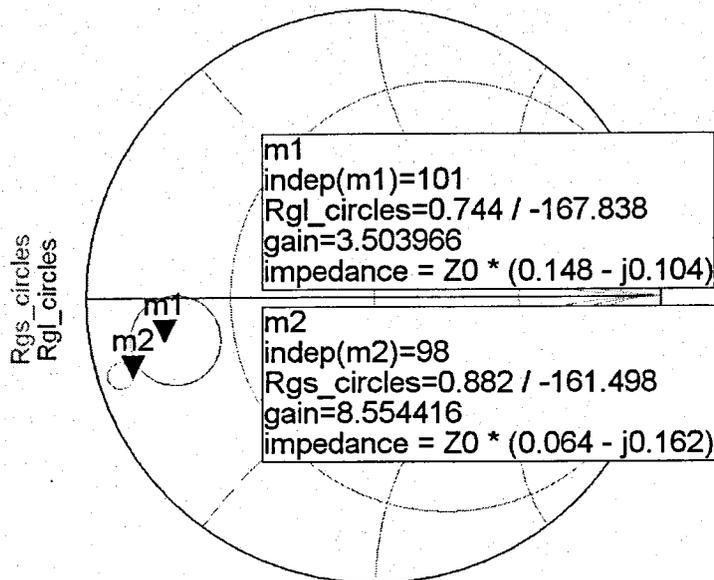


Figura 4.9: Circulos de ganho constante

As malhas de adaptação para obter as impedâncias Z_{load} e Z_{source} estão representadas nas figuras 4.10 e 4.11 respectivamente.

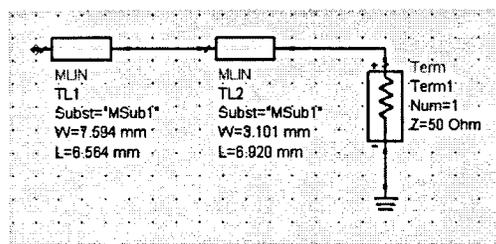


Figura 4.10: Malha de adaptação da carga

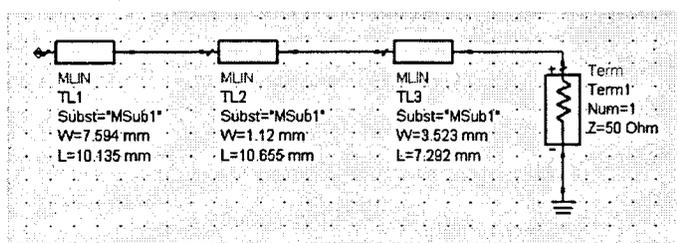


Figura 4.11: Malha adaptação da fonte

Afim de ajustar as malhas de adaptação foi feita uma simulação que inclui, os elementos de transição entre linhas de larguras diferentes, os condensadores de acoplamento e respectivas linhas de soldagem, assim como todo o circuito de polarização. Desta simulação foram ajustadas as linhas de adaptação de forma a se obter as impedâncias pretendidas para as malhas.

4.7.3 Simulação do amplificador

Como este amplificador vai operar na zona linear as simulações efectuadas a este andar foram unicamente a obtenção dos parâmetros-S para pequenos sinais. Os resultados obtidos na figura 4.12 representam o S_{11} e S_{22} do amplificador para a banda de frequências pretendida, depois de efectuado um ajuste às malhas de

adaptação de forma a otimizar estes parâmetros. Contudo foi necessário estabelecer um compromisso entre os valores de S_{11} , S_{22} e o ganho do amplificador S_{21} (ver figura 4.13), porque a obtenção de melhores valores de S_{11} e S_{22} prejudicavam o ganho do amplificador.

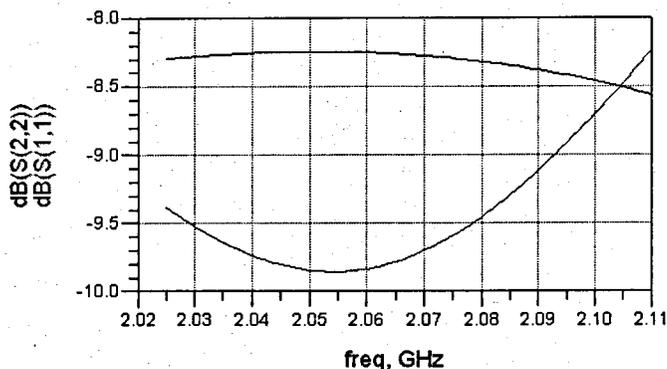


Figura 4.12: S_{11} e S_{22} do amplificador

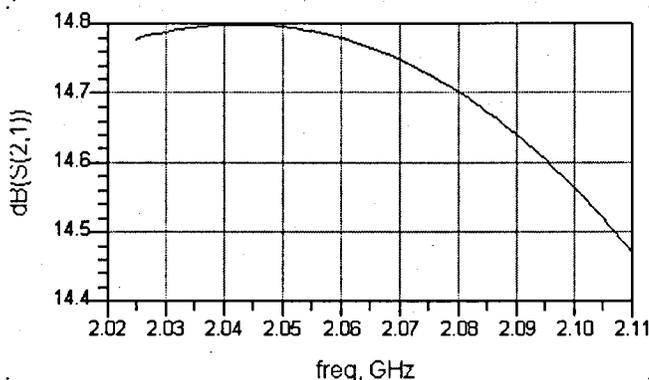


Figura 4.13: Ganho do amplificador

As principais características do amplificador são:

- Largura de Banda -
- $S_{11,max}$ -- 8.3dB
- $S_{22,max}$ -- 8.3dB
- Ganho - 14.8dB
- Ganho da saída para a entrada -- 21.7dB

4.7.4 Layout

A construção do layout do amplificador, teve em conta as regras básicas da construção de circuitos em *microstrip*. Essas regras são essencialmente, a existência um espaço entre as linhas de adaptação e as linhas de massa de pelos menos dez vezes a espessura do substrato que no nosso caso corresponde a aproximadamente 11cm.

O layout final ver anexo1, tem alguns aspectos que devem ser referidos. Um deles é a grande superfície que existe depois das linhas de polarização $\lambda/4$ que servem para se poder soldar todos os condensadores de filtragem da tensão de alimentação. Assim como a linha de massa existente perto do dreno do transistor,

para assim ser possível ligar nesse ponto um condensador de tantalum, que é para a filtragem da tensão de alimentação.

4.7.5 Circuito de polarização

O circuitito de geração da tensão de polarização do transistor é constituído por :

- Regulador de tensão (LD1086), responsável por converter os 12V da alimentação de dreno em 5V.
- Inversor de tensão (ICL7660) que gera uma tensão de $-5V$.
- Gerador tensão de referência ZRC330F03TA, que cria uma tensão de referência de 3.3V.
- Um amplificador operacional AD8671 numa montagem inversora com ganho unitário.

O funcionamento deste circuito baseia-se num simples divisor resistivo variável, ligado á referência de tensão de 3.3V. Ligando-se este ao amplificador em modo inversor, é possível gerar uma tensão variável de 0V até $-1.4V$. Esquemático do circuito na figura 4.14.

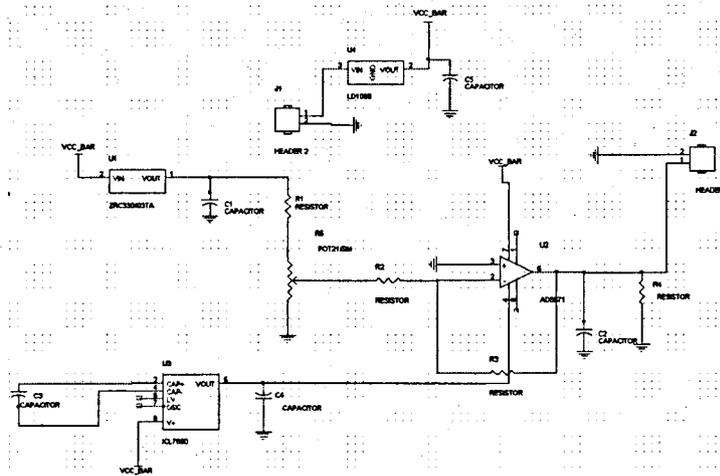


Figura 4.14: Circuito de Polarização

4.8 Segundo andar

4.8.1 Polarização do transistor

O valor da corrente de polarização do transistor, foi escolhida de forma a se obter a máxima eficiência. O valor da corrente utilizado foi $I_{DS} = 250mA$ para uma tensão de alimentação $V_{GS} = 28V$. As principais características do transistor (retiradas da folha de características do amplificador) para esta polarização estão na figura 4.15. Verifica-se pela figura que é pa esta corrente de polarização que o ganho é bastante constante com a variação da frequência, e que a distorção por intermodulação é bastante baixa (aceitável).

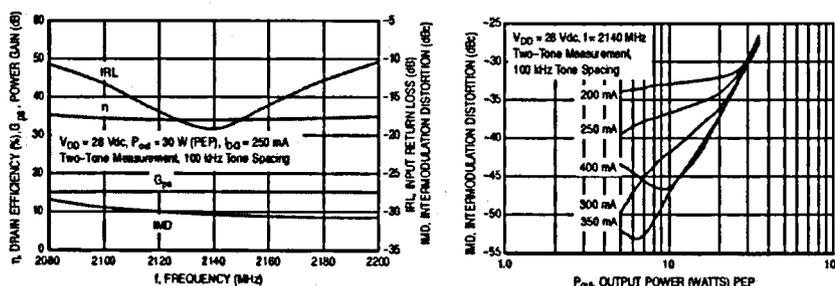


Figura 4.15: Principais características do transistor

4.8.2 Dimensionamento das cargas

O cálculo de Z_{source} e Z_{load} óptimos, foram obtidos através da técnica de *Load-Pull*, para tal utilizamos a folha de simulação da figura 4.16. Na simulação foram ajustados os valores das impedâncias de entrada e saída do transistor, assim como a potência da fonte de sinal.

Requisitos mínimos pretendidos:

- Potência Fornecida $40dBm$.
- PAE 50%.

A escolha destes valores de potência e PAE tem como base os seguintes aspectos:

- A potência mínima para alimentar o último andar é $30dBm$, logo a escolha de $40dBm$ como mínimo do resultado de *Load-Pull*, tem como objectivo a maximização do ganho, assim como a introdução de uma margem de segurança na potência que será necessária para alimentar o último andar.
- Outro aspecto a referir é o facto de se ter estabelecido 50% como mínimo para o PAE, isto é para que mesmo com baixas potências de saída o amplificador tenha um PAE razoável.

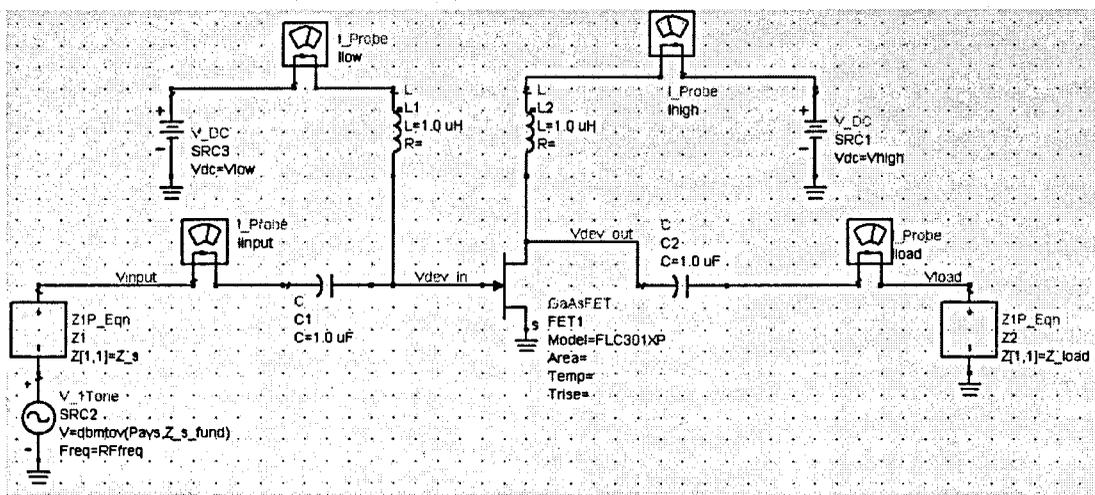


Figura 4.16: Folha de simulação do load-pull source-pull

Os resultados da simulação de *Load-Pull*, estão apresentados na seguinte tabela:

| Ganho | Potência de saída | PAE | Z_{Load} | Z_{source} |
|--------|-------------------|-------|------------------|-----------------|
| 18.9dB | 40dBm | 50.5% | $25.55 + j11.97$ | $28.68 + j40.8$ |

Tabela 4.3: Resultados da simulação Load Source Pull

4.8.3 Malhas de adaptação

No que respeita á adaptação teve-se o cuidado de não utilizar linhas muito estreitas devido á elevada corrente que as irão percorrer, e deixar as linhas de contacto com o transistor grandes o suficiente para o poder soldar.

As malhas obtidas estão nas seguintes figuras:

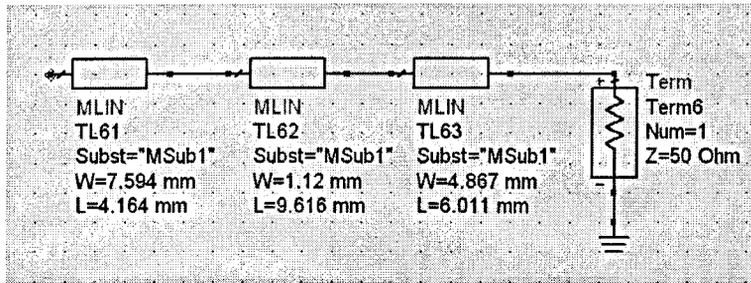


Figura 4.17: Malha de adaptação á entrada do transistor (Z_{source})

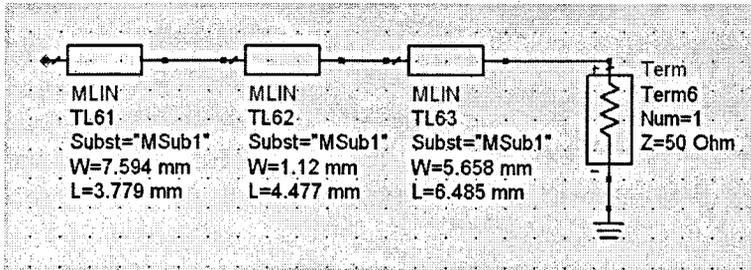


Figura 4.18: Malha de adaptação á saída do transistor (Z_{load})

Posto isto foi feita a simulação e ajuste das malhas de adaptação, contendo estas agora, os elementos de simulação de transições entre linhas de diferentes larguras, o condensador de acoplamento e respectivas linhas para o soldar, e ainda todo o circuito de polarização.

4.8.4 Simulação

Nas simulações do amplificador, foram caracterizados os vários aspectos que são mais relevantes num amplificador de potência, estes são o P_{dB} , PAE , ganho, potência de saída em função da frequência, produtos de intermodelação (TOI), e coeficientes de reflexão.

A primeira simulação efectuada, foi o teste e ajuste do $S(1, 1)$ e $S(2, 2)$ do amplificador, esta simulação foi efectuada através dos parâmetros-S para grandes sinais. Nesta simulação começamos por testar os parâmetros-S para a frequência central da banda com um varrimento da potência do sinal de entrada e depois mantendo a potência do sinal de entrada fixo e fazendo o varrimento das frequências. O resultado obtido depois dos ajustes efectuados estão representados nas figuras 4.19 e 4.20.

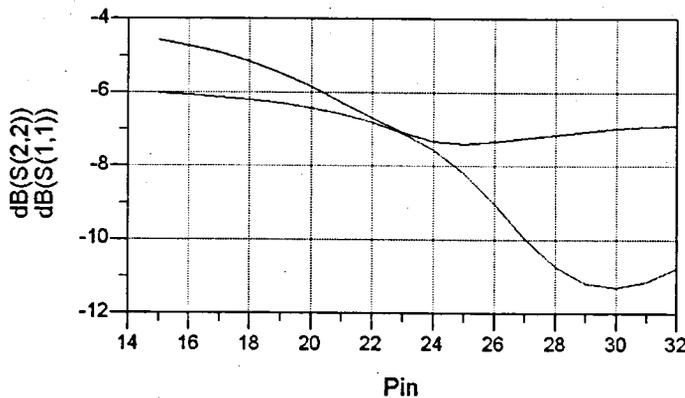


Figura 4.19: Coeficientes de reflexão á entrada e saída do amplificador em função de Pin

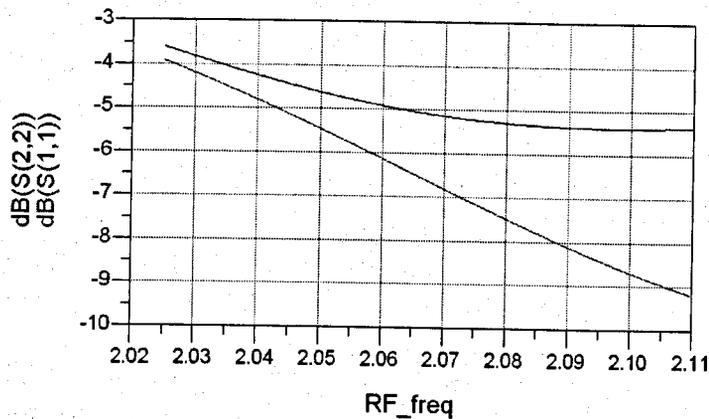


Figura 4.20: Coeficientes de reflexão á entrada e saída do amplificador em função da frequência

Os resultados obtidos para o $S(1,1)$ e $S(2,2)$ não foram muito bons, por isso optou-se por resolver a situação colocando um isolador na entrada de cada amplificador, isto para que as reflectões não danifiquem nenhum dos transistores. De referir que o $S(1,1)$ e $S(2,2)$ não foram mais otimizados para não se comprometer outros, tais como a potência de saída e a eficiência.

A potência de saída máxima foi obtida através da medição do P_{1dB} , este valor foi obtido para a frequência central de operação do amplificador $2.060GHz$. O resultado obtido foi de $43dBm$ na potência de saída, que representa uma potência de entrada de $26dBm$ (ver figura 4.21). Para se verificar a linearidade do amplificador dentro da banda pretendida, foi efectuada uma medição da potência de saída do amplificador para uma potência de entrada de $17dBm$ figura 4.22.

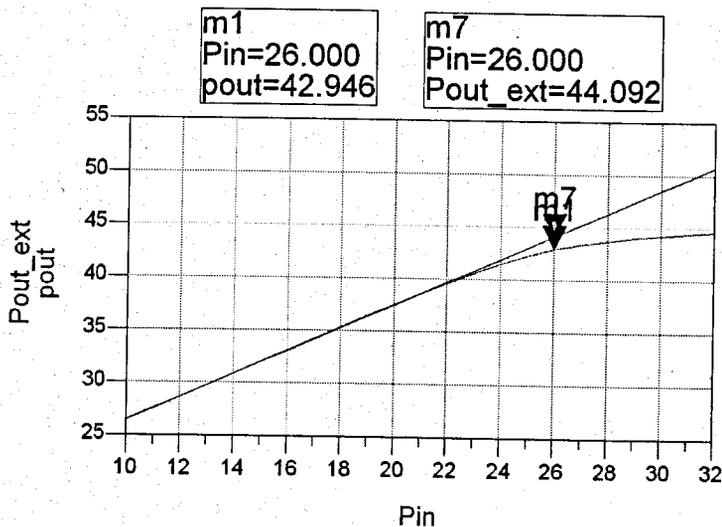


Figura 4.21: Ponto de compressão 1db

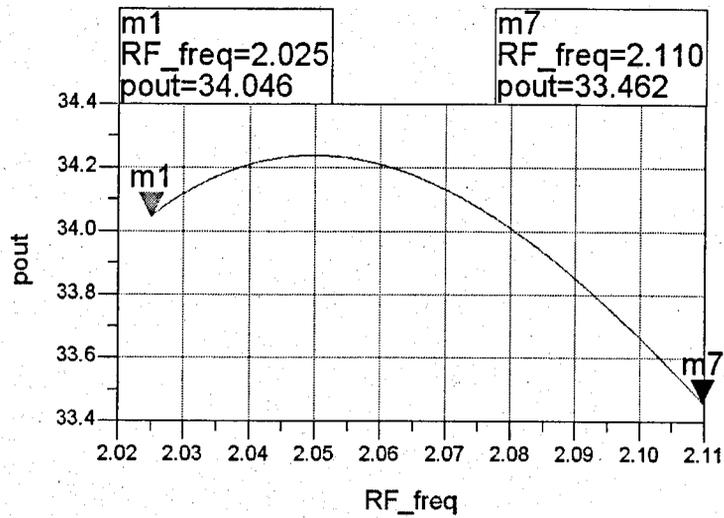


Figura 4.22: Resposta do amplificador na banda de frequências pretendida

A curva de ganho transdutor está na figura 4.23.

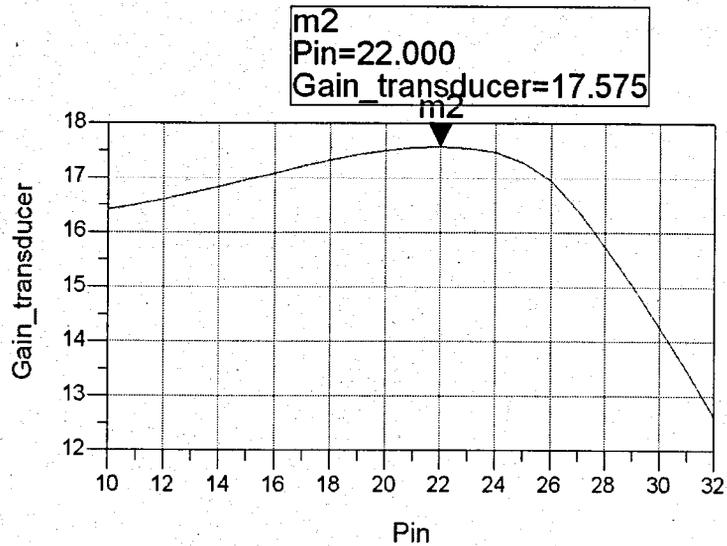


Figura 4.23: Variação do ganho transdutor do amplificador

Destas simulações pode-se concluir que o amplificador está dentro dos parâmetros de potência e ganho pretendidos. No que respeita a medição do PAE foram feitas medições da sua variação com a potência para uma frequência de 2.060GHz ver figura 4.22.

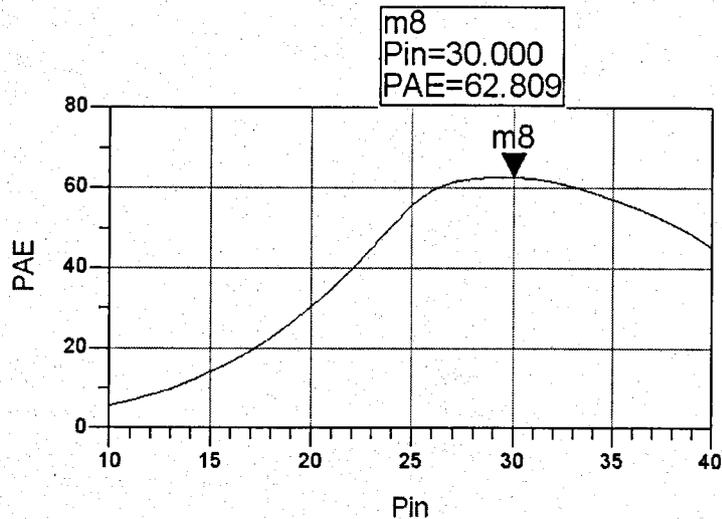


Figura 4.24: Variação do PAE com potência do amplificador

4.8.5 Layout

Como já foi referido no primeiro andar, a construção do layout teve em conta as regras básicas dos circuitos de microondas. Também já foi referido que existem grandes áreas de cobre para soldagem dos componentes de filtragem da tensão de alimentação, e a existência de um plano de cobre perto do dreno do transistor para soldagem de um condensador de tantalum.

O layout obtido está no anexo 2, os recortes que existem são para facilitar o corte da placa, para a sua montagem na caixa.

4.8.6 Circuito de alimentação

O circuito de geração da tensão de polarização do transistor é constituído por :

- Regulador de tensão (LD1086) que é responsável por converter os 28V da alimentação de dreno em 5V. Deve-se ter em consideração o facto de este regulador não necessitar de um dissipador de calor, porque a potência dissipada por ele é menor que a potência máxima que ele pode dissipar.
- Gerador tensão de referência ZRC330F03TA, que cria uma tensão de referência de 3.3V
- Um amplificador operacional AD8671 numa montagem com ganho dez

O funcionamento deste circuito baseia-se num divisor resistivo variável, ligado á referência de tensão de 3.3V. Com este circuito é assim possível gerar uma tensão variável de 0V até 4V (diagrama do circuito na figura 4.25).

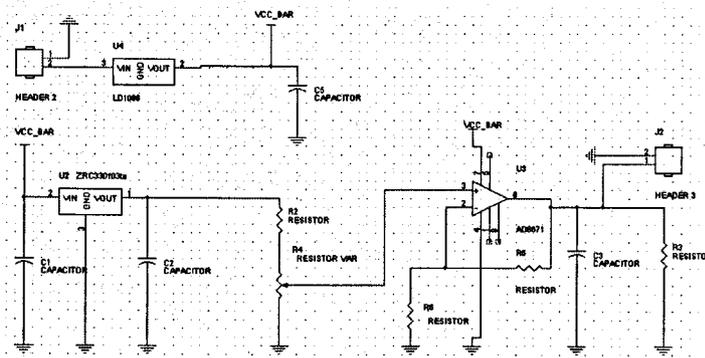


Figura 4.25: Circuito de polarização

4.8.7 Montagem do Amplificador

Este andar do amplificador foi construído, mas o transistor danificou-se quando lhe foi aplicada a tensão de alimentação. Uma das hipóteses para que tal tenha acontecido será o facto de este tipo de transístores ter uma sequência de *power up*, que nós não comprimimos, por não existir qualquer referência a ela na *folha de características* do transístor. Este problema pode ser resolvido através de uma malha de atraso na *gate* do transístor, isto é primeiro aplicar a tensão ao dreno do transístor e depois ir fazendo subir a tensão de *gate*. Outro dos motivos que poderia danificar o transístor seria uma tensão V_{GS} superior a 15V (tensão de ruptura da *gate*), para que isso seja evitado, pode-se limitar a corrente inicial no circuito de polarização da *gate* através de uma resistência.

4.9 Último andar

4.9.1 Polarização do transístor

Seguindo as recomendações do fabricante, a corrente de polarização escolhida para os transístores, para que estes operem em classe AB foi de 950mA para cada um, com uma tensão de alimentação de 28V.

Por outro lado, observando a figura 4.26 (extraída da folha de características do transístor), confirma-se que esta é a corrente óptima de polarização.

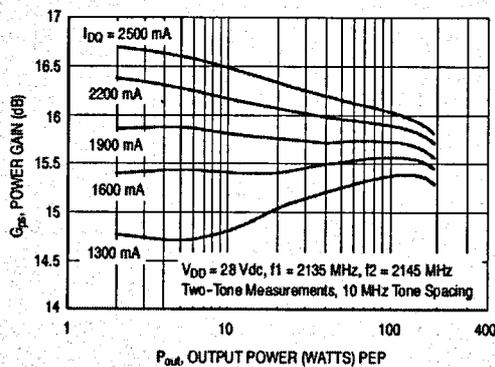


Figure 5. Two-Tone Power Gain versus Output Power

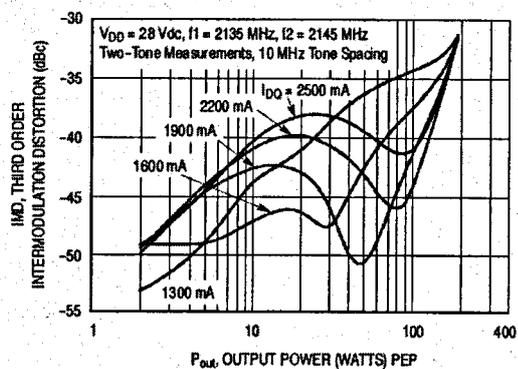


Figure 6. Third Order Intermodulation Distortion versus Output Power

Figura 4.26: Características do transístor

Na figura da esquerda, é para uma corrente de polarização de 1900mA ($2 \times 950\text{mA}$) que o transístor possui uma curva de ganho mais linear, e por outro lado, na figura da direita, é para esta mesma polarização que a distorção por intermodulação é menor para a potência de saída pretendida.

Estando então definido o ponto de funcionamento dos transístores ($V_{DS} = 28\text{V}$ e $I_{DS} = 950\text{mA}$), a partir da simulação DC do transístor (ver figura 4.27), é extraída a tensão de *gate* necessária para originar esta corrente de polarização.

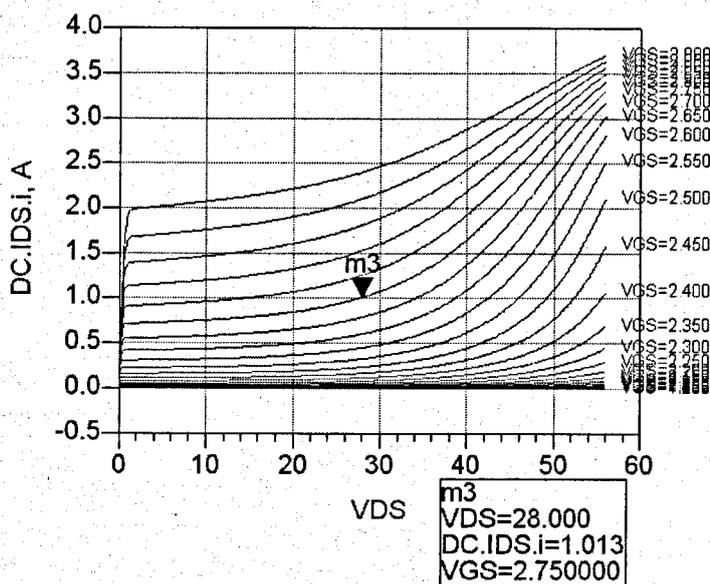


Figura 4.27: Curvas características do transistor

Como mostra a figura a tensão de gate é de 2.75V.

4.9.2 Dimensionamento das cargas

A obtenção das impedâncias ótimas de fonte e carga (Z_{source} e Z_{load}) do transistor foram obtidas através da técnica de Load-Pull, e como se trata de uma montagem que utiliza dois transístores a funcionarem da mesma maneira fez-se o *Load-pull* somente a um deles.

Os requisitos mínimos pretendidos para a montagem:

- Potência de saída máxima 49dbm
- PAE 50%
- Ganho mínimo 13dB

Os resultados obtidos estão representados na tabela 4.4. Estes são já os resultados da operação conjunta dos dois transístores.

| Frequência | Potência de saída máxima | PAE | Ganho | Impedância da fonte | Impedância da carga |
|------------|--------------------------|-------|--------|------------------------|------------------------|
| 2.06GHz | 49.305dBm | 62.6% | 19.2dB | $3.778 - j3.979\Omega$ | $3.233 - j4.081\Omega$ |

Tabela 4.4: Resultados obtidos após Load-Pull

4.9.3 Malhas de adaptação

As malhas de adaptação para a *source* e *load* do *transistor*, foram obtidas após efectuado o ajuste necessário devido a vários factores como a existência de transições de linhas de diferentes larguras, o circuito de polarização do transistor e o condensador de acoplamento e respectivas linhas para o permitir soldar. Temos então a malha de adaptação da *source* e da *load* nas figuras 4.28 e 4.29, respectivamente.

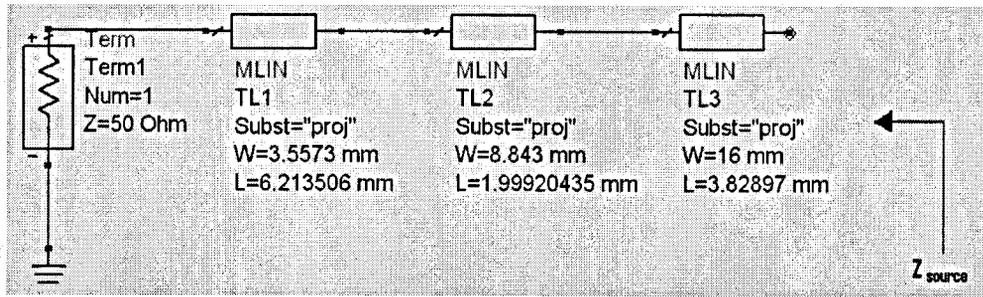


Figura 4.28: Malha adaptação source

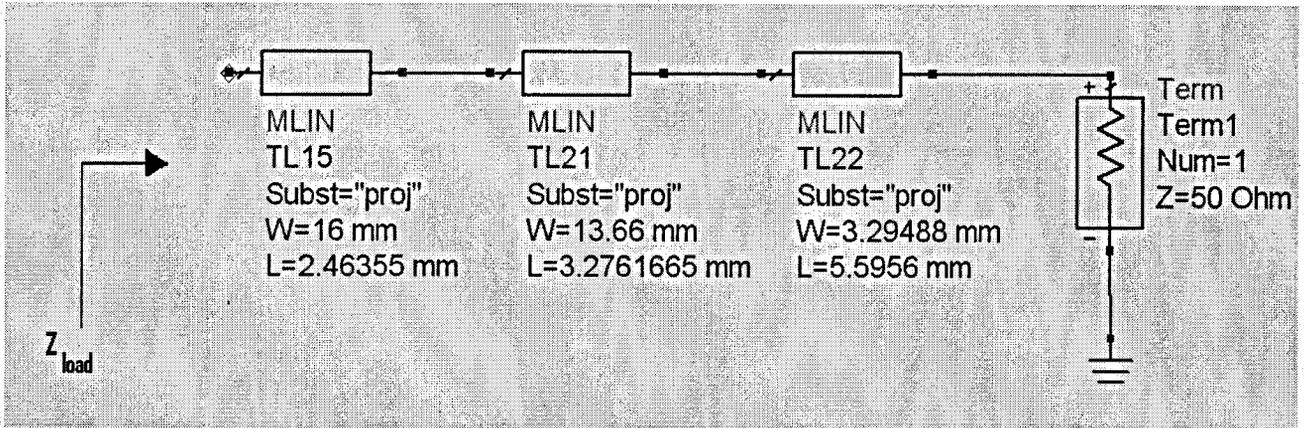


Figura 4.29: Malha adaptação Load

4.9.4 Desenho e simulação do power combiner/divider

Tal como acima foi referido, o *power combiner/divider*, é responsável por um lado, por dividir a potência de entrada em duas metades iguais, metades essas que vão ser aplicadas a cada um dos transistores, e por outro lado por somar as potências geradas pelos transistores. Para que os transistores funcionem alternadamente, é necessário que os sinais à saída do *power divider*, estejam desfasados de 180°. Isto implica também que a entrada do *power combiner* estes continuem desfasados. Este desfazamento é feito colocando uma linha de atraso de 180° eléctricos numa das saídas do *power divider*, e o mesmo acontece no *power combiner*, mas agora na saída oposta, para que a potência dos sinais possa ser somada.

As figuras 4.30e 4.31 mostram respectivamente o esquemático e o layout do *power combiner/divider* usado neste amplificador.

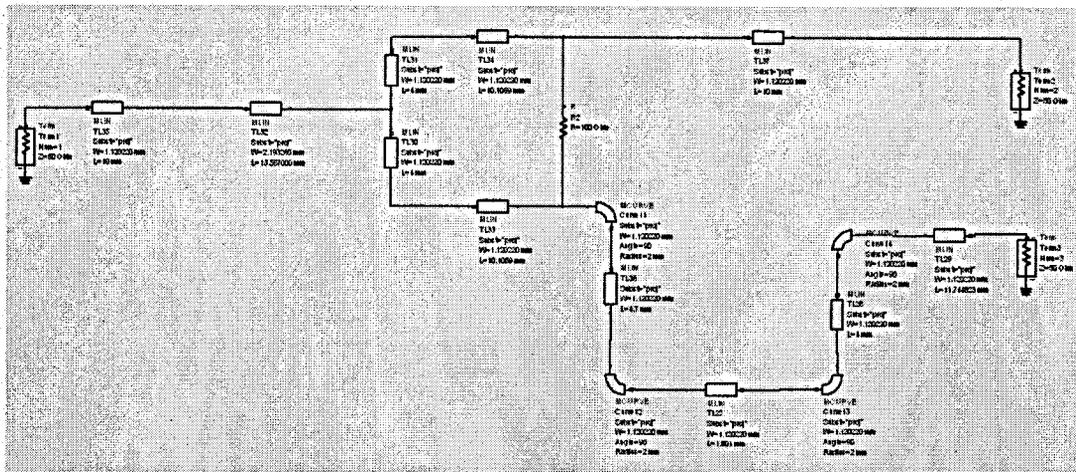


Figura 4.30: Esquemático do *power combiner/divider*

Nestas duas imagens é perfeitamente visível a linha de atraso de 180°.

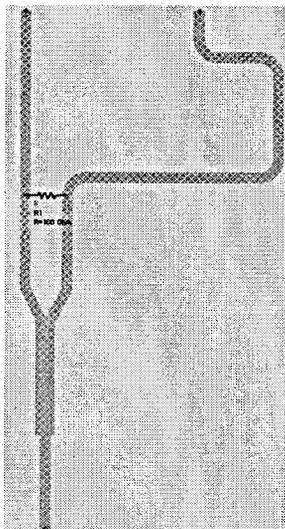


Figura 4.31: Layout do *power combiner/divider*

Na figura 4.35, estão as curvas da resposta em fase do power divider, e é possível comprovar que o desfasamento entre os dois sinais de saída do *power divider* é cerca de 180°, bastando para isso fazer a subtração entre os valores dos dois marcadores ($171.461 + 9.930 = 181.4^\circ$). A mesma análise é válida no caso do *power combiner*.

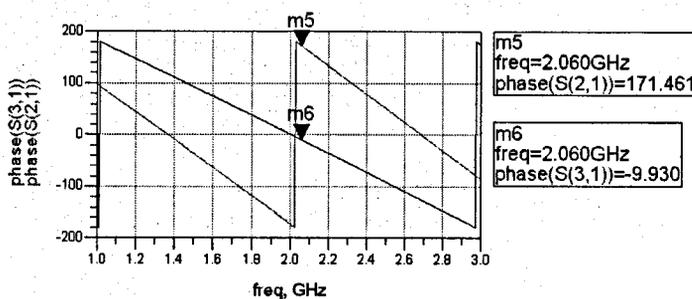


Figura 4.32: Resposta em fase do *power divider*.

Quanto às curvas características de transmissão do *power divider*, estas estão representadas na figura 4.33.

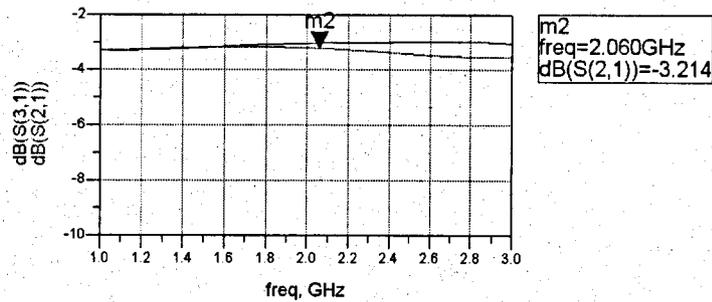


Figura 4.33: Característica de transmissão do *power divider*

Nesta figura é visível que na banda de interesse, a potência de sinal em cada uma das saídas do *power divider*, é cerca de $3dB$ inferior à potência do sinal de entrada, ou seja, o sinal de entrada divide-se, em duas partes iguais, uma para cada saída.

Os coeficientes de reflexão S_{11} , S_{22} , e S_{33} estão representadas na figura 4.34.

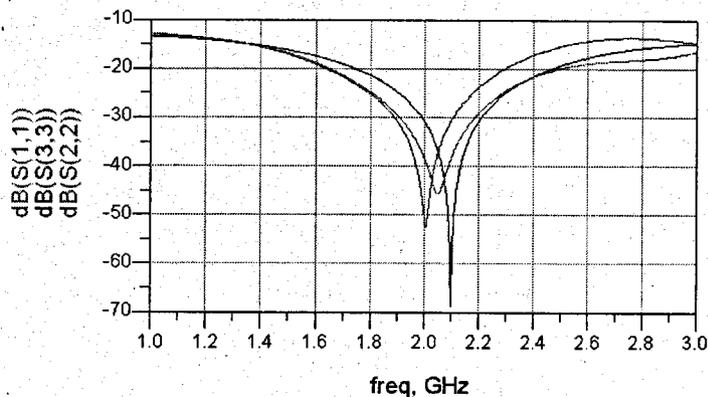


Figura 4.34: Coeficientes de reflexão nos vários portos do *power divider/combiner* quando todos ou outro se encontram adaptados.

Da figura verifica-se que dentro das frequência de interesse, todos os coeficientes de reflexão possuem valores abaixo dos $-30dB$, o que indica uma perfeita adaptação.

4.9.5 Circuitos de Medição de Potência

Para ser possível ter uma estimativa da potência emitida pelo amplificador e também da potência do sinal originado por possíveis reflexões devidas a desadaptação à saída (por exemplo no interface com o circuito da antena), são usados dois *couplers*, um para cada uma das medidas. Na realidade, devido a estes acopladores serem direccionais, apenas seria necessário um, sendo a potência emitida pelo amplificador medida no porto três e a potência advinda de reflexões na carga seria medida no porto 4. Acontece que tal não é possível, por um lado devido ao acoplador realizado não ser ideal, e por outro lado devido ao elevado valor do factor de acoplamento requerido para esta aplicação. Mais abaixo este problema é explicado em pormenor e recorrendo a resultados de simulação. Os acopladores realizados são compostos por duas linhas de 50Ω e de $\lambda/4$ de comprimento tal como demonstra a figura 4.35.

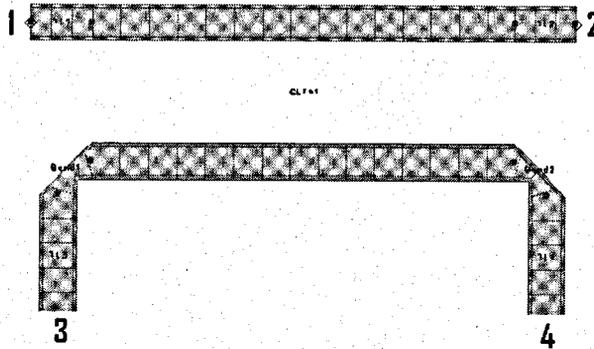


Figura 4.35: Layout de um acoplador em microstrip constituído por duas linhas acopladas

O factor de acoplamento depende única e exclusivamente do espaçamento entre as duas linhas, assim para a medição da potência emitida o factor de acoplamento é de cerca de $30dB$ e para a medição da potência reflectida o factor de acoplamento é de cerca de $20dB$. Os valores dos factores de acoplamento são bastante elevados uma vez que apenas se pretende obter uma pequena amostra do sinal em cada um dos casos. O facto dos valores do factor de acoplamento serem diferentes, é devido à potência emitida ser sempre muito superior à potência do sinal vindo de possíveis reflexões causadas por desadaptação à saída.

As figuras 4.36 e 4.37 mostram respectivamente as respostas do acoplador de $20dB$ e do acoplador de $30dB$.

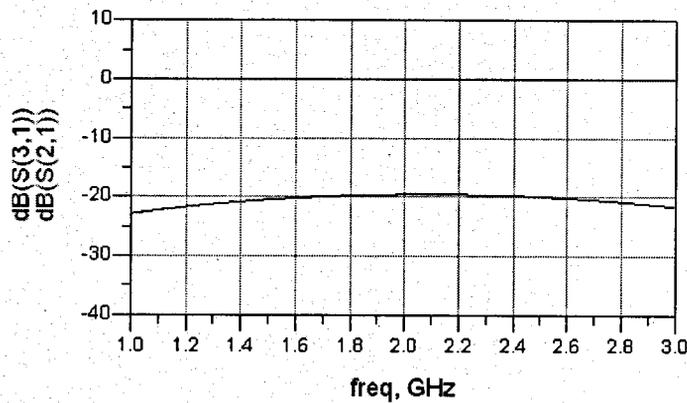


Figura 4.36: S_{21} e S_{31} do acoplador de $20dB$.

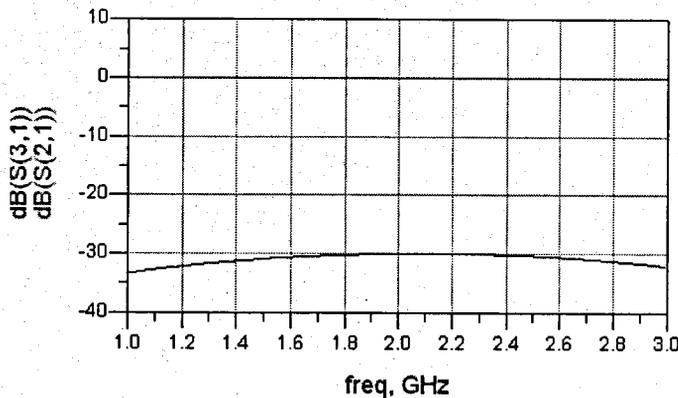


Figura 4.37: S_{21} e S_{31} do acoplador de $30dB$.

Como mostram as figuras, na banda de interesse, que se situa dos 2.025GHz aos 2.110GHz , os acopladores comportam-se como o esperado.

As figuras 4.38 e 4.39 demonstram a capacidade de isolamento dos acopladores de 20dB e de 30dB respectivamente.

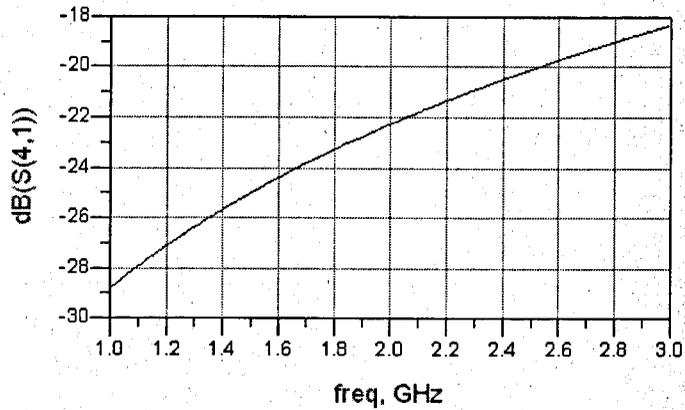


Figura 4.38: S_{41} do acoplador de 20dB

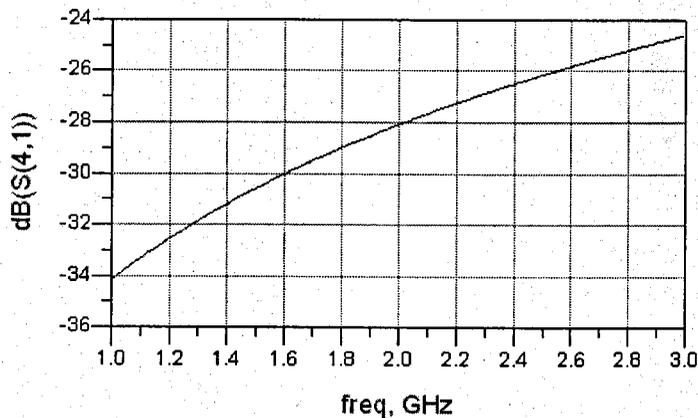


Figura 4.39: S_{41} do acoplador de 30dB

Estas duas figuras traduzem o o valor do isolamento dos dois acopladores. Tal como já foi dito, idealmente este valor seria $-\infty(\text{dB})$ mas tal não é realizável fisicamente e portanto, neste caso a pior situação ocorre para o acoplador de 20dB em que este valor é de cerca de -22dB . Do ponto de vista de isolamento é um valor bastante aceitável. Por outro lado e do ponto de vista da directividade, este valor é muito mau, uma vez que, como o factor de acoplamento pretendido é muito alto (quer num acoplador quer no outro), torna-se muito próximo do valor de isolamento, e portanto a característica de directividade de ambos os acopladores, ronda os 0dB , quando idealmente seria $-\infty(\text{dB})$. Isto explica o porquê de se usar dois acopladores ao invés de um só. Assim sendo o porto quatro de ambos os acopladores vai estar adaptado com uma carga de 50Ω , para não alterar o funcionamento do acoplador. Para efectuar a medida das potências questão, o sinal que sai no porto três de cada um dos acopladores é aplicado ao circuito que está ilustrado na figura 4.40.

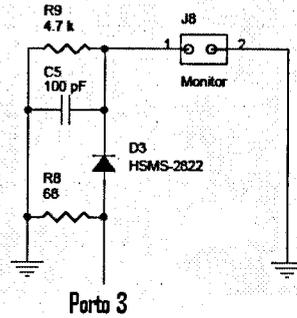


Figura 4.40: Detector de pico

Como se pode ver, trata-se de um simples detector de pico, que tem como única particularidade o diodo utilizado. Este é um diodo schottky (diodo rápido), uma vez que um diodo normal não funciona a estas frequências. O sinal de saída é então aplicado a um monitor. De notar que este circuito apenas nos dá uma estimativa da potência e necessita de ser calibrado.

4.9.6 Simulação do amplificador

O ponto P_{1dB} surgiu para uma potência de saída de $51.97dBm$ e ocorre para uma potência de entrada $36dBm$, tal como mostra a figura 4.41.

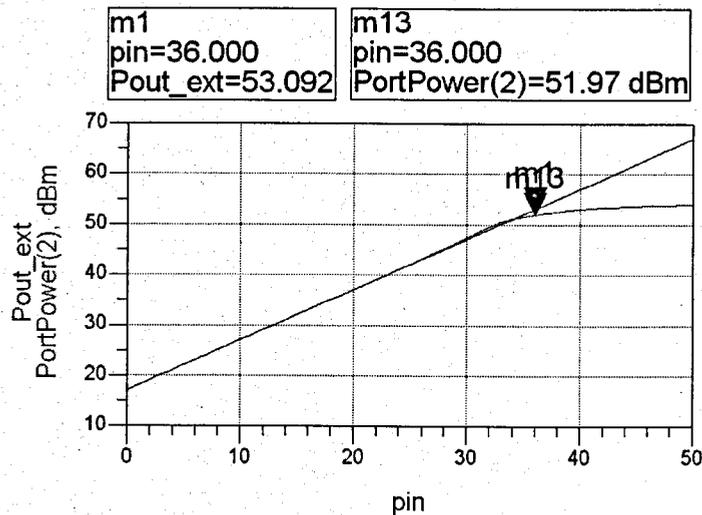


Figura 4.41: Ponto compressão de ganho 1_{db}

Nota-se que relativamente aos valores da simulação Load-Pull o ganho é cerca de $2dB$ menor, isto deve-se ao facto do *power combiner* apresentar perdas, e portanto a potência em cada um das suas saídas ser ligeiramente inferior a metade da potência de entrada (ver figuras 4.42e4.43), e a potência de saída ser um pouco menor que a soma das potências geradas por cada transistor.

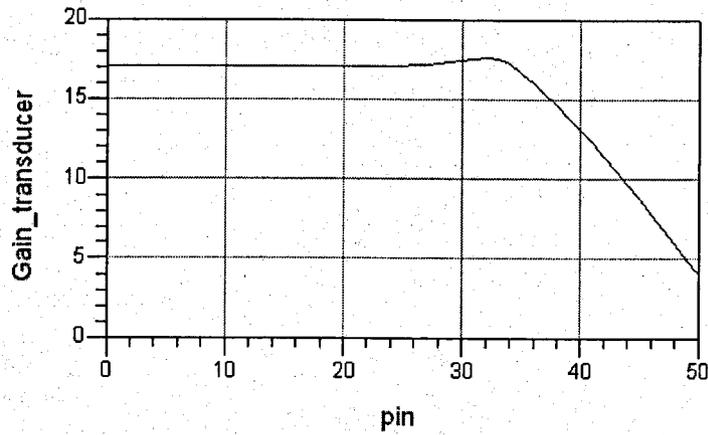


Figura 4.42: Ganho transductor em função da potência de entrada

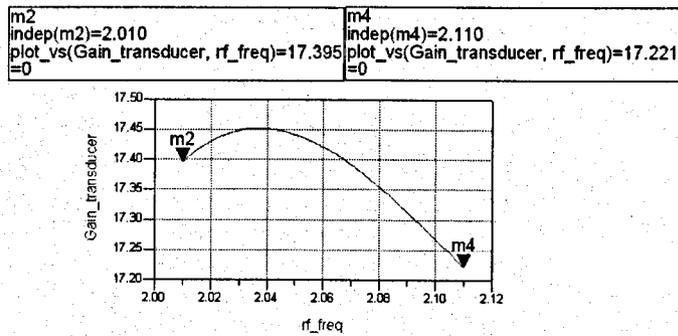


Figura 4.43: Ganho transductor na banda pretendida para uma potência de entrada de 30dBm

No que respeita ao PAE este também sofreu uma diminuição em relação aos resultados obtidos com a simulação Load-Pull, os motivos são os mesmos que provocaram a diminuição do ganho, ver figuras 4.44.

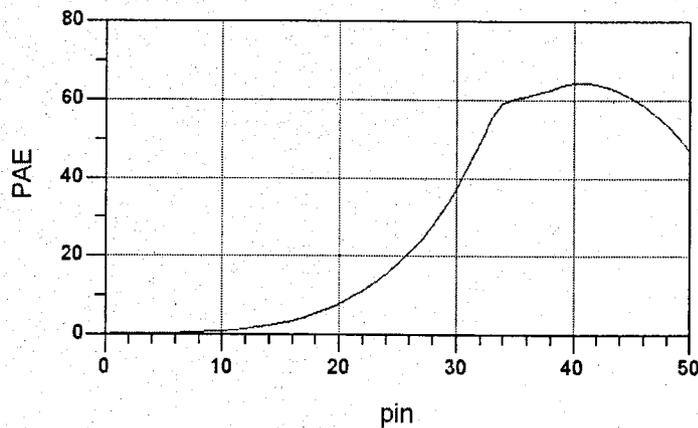


Figura 4.44: PAE versus potência entrada

4.9.7 Layout

A construção do layout deste amplificador, seguiu as mesmas regras aplicadas na construção dos layouts dos outros andares. A principal diferença está na replicação da estrutura pelo facto de se utilizarem dois

transistores.

O layout obtido está no anexo 3.

4.9.8 Circuito de alimentação

O circuito de geração da tensão de polarização do transistor é constituído por :

- Regulador de tensão (LD1086) que é responsável por converter os 28V da alimentação de dreno em 5V. Deve-se ter em consideração o facto de este regulador não necessitar de um dissipador de calor, porque a potência dissipada por ele é menor que a potência máxima que ele pode dissipar.
- Gerador tensão de referência ZRC330F03TA, que cria uma tensão de referência de 3.3V.
- Um amplificador operacional AD8671 numa montagem seguidora.

O funcionamento deste circuito baseia-se num divisor resistivo variável (tal como nos outros andares), ligado á referência de tensão de 3.3V ligando-se este ao amplificador, com este circuito é assim possível gerar uma tensão variável de 1.4V até 3.3V, diagrama do circuito na figura 4.45.

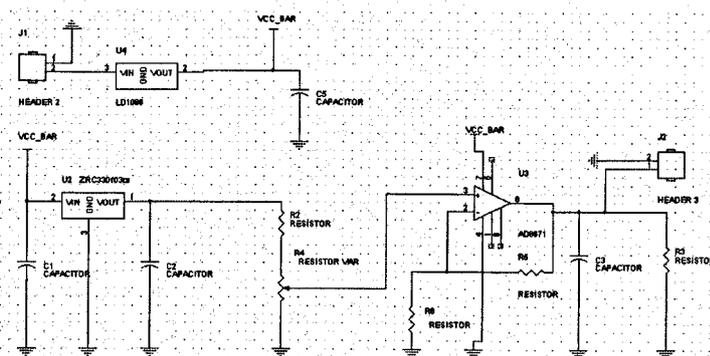


Figura 4.45: Circuito de Polarização

4.10 Simulação do PA completo

Depois de terem sido simulados todos os andares do PA, fez-se a simulação conjunta dos três andares incluindo também nesta simulação os isoladores.

O ponto P_{1dB} (4.46), como era esperado foi limitado pelo andar de saída. O PAE obtido é praticamente o PAE do ultimo andar, isto porque este é o andar que fornece maior potência (figura 4.47).

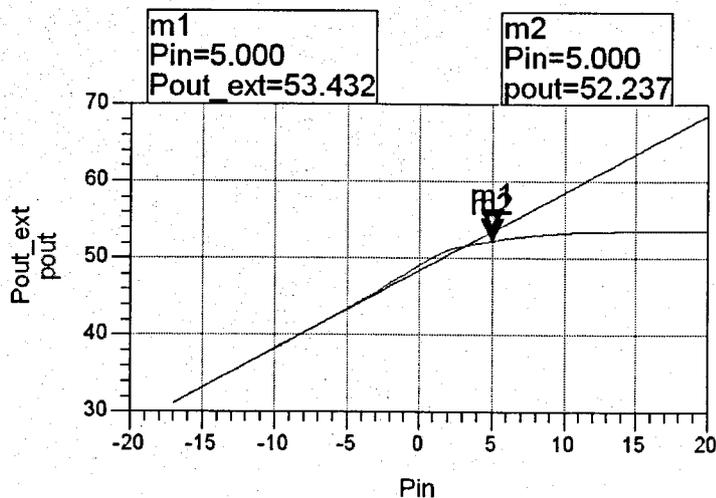


Figura 4.46: P_{1dB} do PA completo

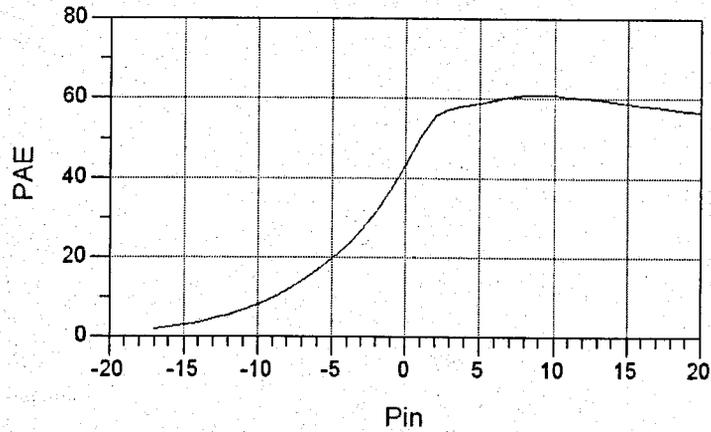


Figura 4.47: PAE do PA completo

O ganho transductor obtido é a soma dos ganhos dos três andares (figura 4.48), e a linearidade do amplificador na banda pode ser observada na curva, potência de saída versus frequência (figura 4.49).

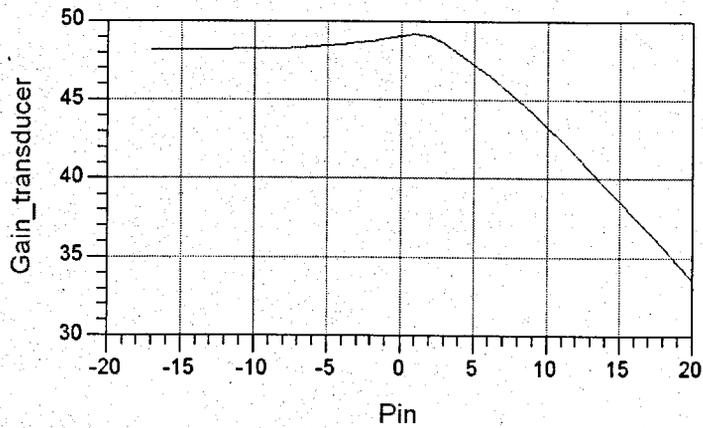


Figura 4.48: Ganho transductor do PA

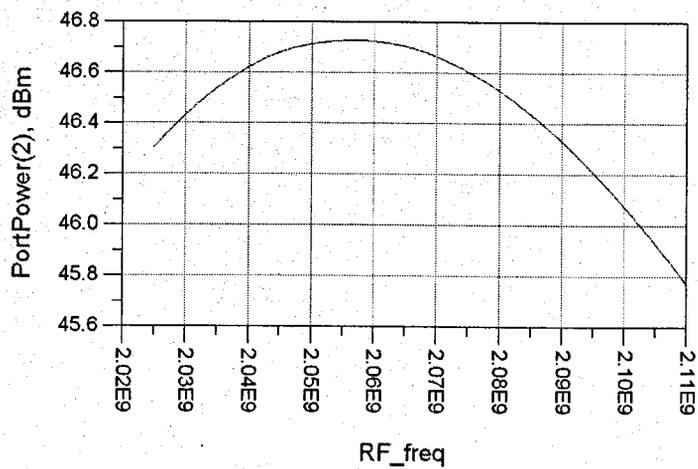


Figura 4.49: Potência de saída versus frequência no PA

Os coeficientes de reflexão do amplificador estão representados na figura 4.50, estes valores foram obtidos para uma potência de saída de 47dBm para uma frequência de 2.060GHz , contudo deve-se observar que na saída do último andar é colocado um isolador o que significa que o S_{22} obtido não terá interesse.

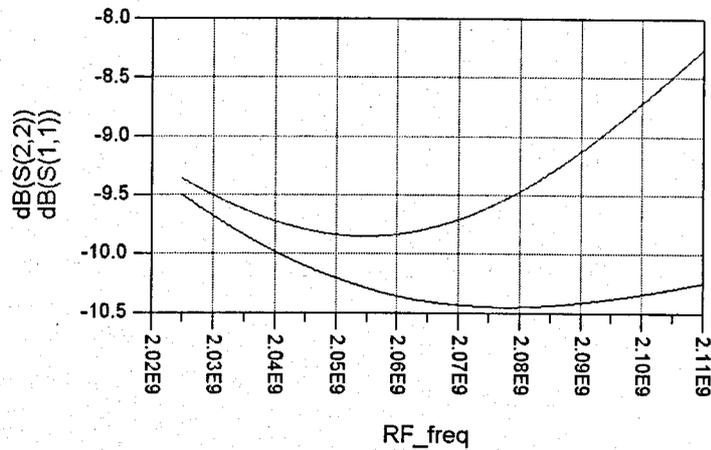


Figura 4.50: S_{11} do PA

Principais características do PA:

- Largura de banda - 2.025GHz - 2.110GHz
- $S_{11,max}$ - -8.4dB
- Ganho - 48.43dB

4.11 Implementação prática do último andar do PA

O último andar do amplificador de potência foi montado e testado. Relativamente à simulação, as principais diferenças observadas foram no ganho do andar e na banda passante. Em teste obtivemos um ganho de 13dB e na simulação tínhamos 16dB (diferença é bastante aceitável). Nas figuras 4.51 e 4.52 podem-se ver as potências de entrada e de saída respectivamente.

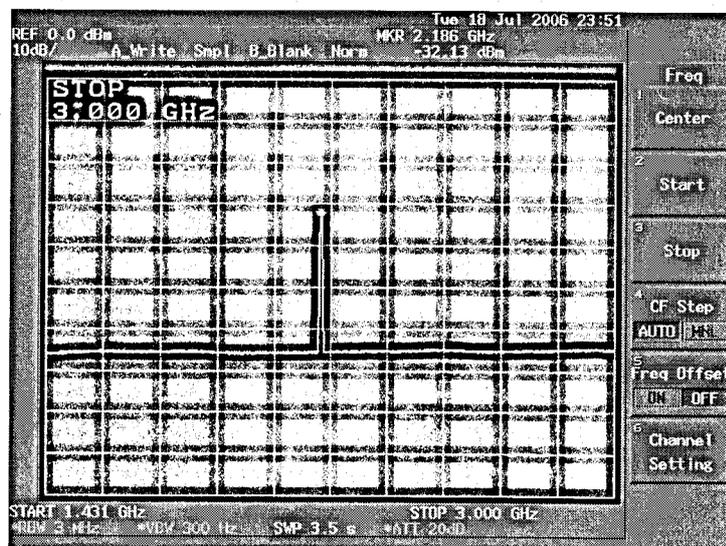


Figura 4.51: Sinal aplicado à entrada

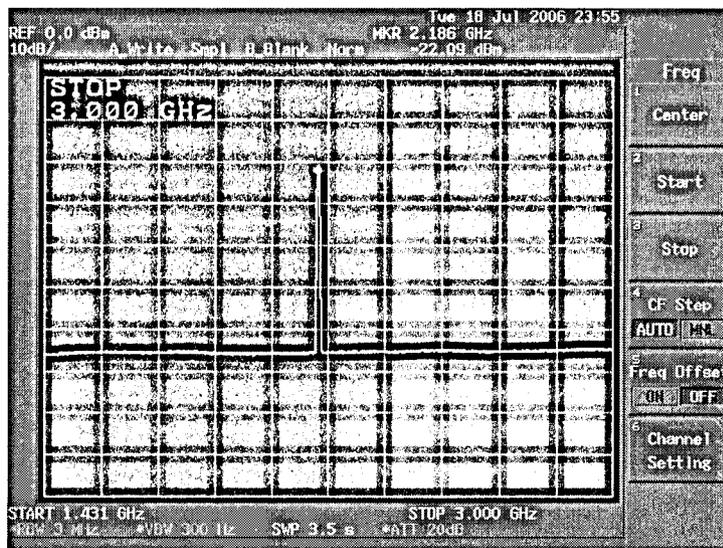


Figura 4.52: Sinal à saída

Quanto á banda passante, esta situa-se 100Mhz (a frequência a que ocorre o maior ganho é 2.) ao lado do esperado, o que não é um valor muito aceitável. Acontece que em condições normais de funcionamento, este último andar do PA teria no mínimo uma potência de entrada de 30dBm, vinda do segundo andar, mas dado que o segundo andar não chegou a funcionar, devido a razões já atrás explicadas não foi possível ligar os dois andares em conjunto, o que implicou termos de testar o último andar limitados pela potência máxima do gerador de sinal que é de cerca de 15dBm. Ora já sabemos que os parâmetros do transistor variam muito com a potência de entrada, sendo esta a explicação mais plausível para este desvio. Por outro lado e como o projecto deste amplificador foi baseado num modelo, há sempre a possibilidade de o modelo não se comportar exatamente como o transistor na realidade, e pode advir daí um erro nas adaptações simuladas que contribua para este desvio de frequência. Quanto á lagura de banda esta mostrou ser pouco mais de 200Mhz o que é excelente, dado que a especificação apenas pedia 100MHz.

Por fim foram injectados vários sinais com diferentes modulações no amplificador, afim de caracterizar a distorção harmónica (ver figuras 4.53 e 4.54). Mais uma vez o amplificador provou estar á altura das especificações. De referir apenas que a intermodulação aumenta com o aumento da potência de entrada, por isso esta medida não traduz realmente a característica de distorção harmónica deste último andar.

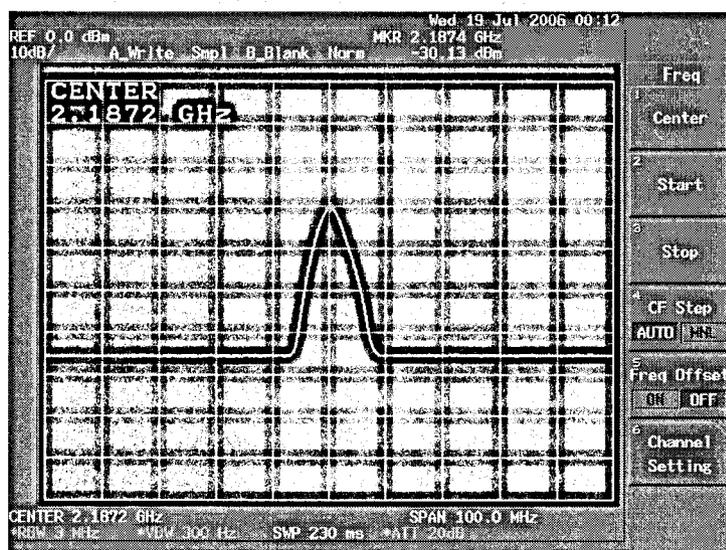


Figura 4.53: Sinal modulado à entrada

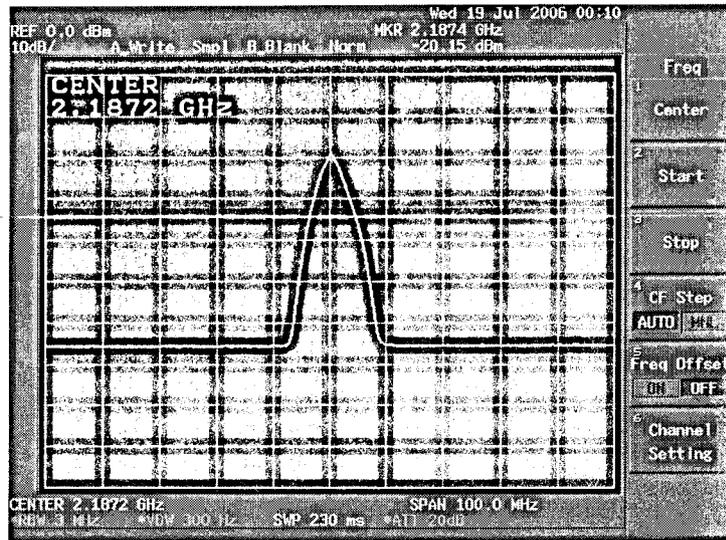


Figura 4.54: Sinal modulado à saída

4.12 Fontes de Alimentação e dissipação de calor

A potência DC consumida pelos dois andares do amplificador foi o factor determinante para a escolha da fonte de alimentação. E como a potência consumida é bastante elevada optou-se por comprar uma fonte de alimentação comutada, cujas principais características são:

- Tensão de saída - 28V
- Corrente máxima - 10A

A escolha deste tipo de fonte baseou-se no facto de ela apresentar reduzidas dimensões, uma elevada potência e ser relativamente barata.

Os dissipadores de calor foram dimensionados para o segundo e ultimo andar do amplificador, porque estes andares são aqueles que podem apresentar maiores problemas no que respeita a destruição do transistor por elevação da temperatura.

4.13 Conclusão

Como conclusão a este capítulo pode-se afirmar que foi dimensionado e simulado um amplificador de potência tal como foi inicialmente proposto. Não foi possível efectuar a sua implementação completa porque não obtivemos os transístores todos a tempo da conclusão deste relatório.

Parte 2

Realizada por: Tiago Oliveira Ribeiro

Capítulo 5

Amplificadores de pequenos sinais

5.1 Introdução

O projecto de amplificadores de pequenos sinais, é feito com base nos parâmetros-S dos transístores. Acontece que os parâmetros-S de um transistor variam com a tensão de alimentação, com a corrente de polarização e com a temperatura. Normalmente esta informação vem incluída nas folhas de características dos mesmos, para várias polarizações e temperaturas.

Os parâmetros-S são medidos colocando o transistor numa bancada de teste com linhas de entrada e de saída de 50Ω , e aplicando a este as tensões e correntes de polarização apropriadas.

Tanto no projecto para ganho máximo como no projecto para ruído mínimo, é necessário em primeiro lugar verificar a estabilidade dos transístores a usar. Para tal, é necessário representar no diagrama de smith os círculos de estabilidade para a entrada e para a saída. Estes círculos definem a fronteira entre a estabilidade e a instabilidade do transistor, ou seja, todos os valores das impedâncias que se encontrem nas zonas de instabilidade não podem ser usadas para a posterior adaptação (figura 5.1) á qual os os transístores vão ser submetidos , e que é discutida de seguida.

5.2 Projecto para ganho máximo

Uma vez determinadas as zonas de estabilidade do transistor procede-se ao dimensionamento das malhas de adaptação á entrada e á saída do transistor.

Uma vez que o ganho do transistor é fixo (S_{21}), o ganho do amplificador vai ser definido pelas malhas de adaptação, e pela capacidade destas conseguirem trazer quer a impedância de entrada quer a impedância do transistor para 50Ω . Assim o máximo ganho do amplificador vai ser conseguido quando se obtiver a máxima transferência de potência da fonte para o transistor, e do transistor para a carga. Isto vai acontecer se for feita uma adaptação conjugada (*conjugate match*) á entrada e á saída do transistor, ou seja quando

$$\Gamma_{in} = \Gamma_{source}^* \text{ e } \Gamma_{out} = \Gamma_{load}^*$$

em que a primeira implica máxima transferência de potência da fonte para o transistor e a segunda implica máxima transferência do transistor para a carga.

Para mais informação, consultar [10].

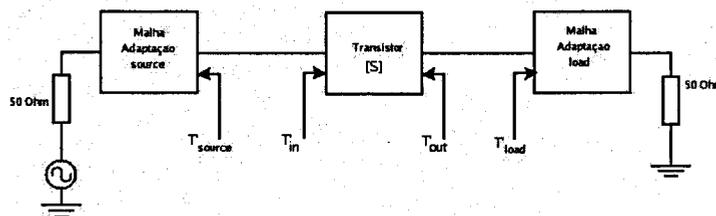


Figura 5.1: Diagrama de blocos de um amplificador

5.3 Projecto para ruído mínimo

Uma das grandes aplicações de amplificadores de pequenos sinais, é na construção de receptores, onde para além do ganho há que ter em conta um outro factor muito importante que é o ruído e que a saída do amplificador deve ser o menor possível, ou seja, o amplificador deve ter uma figura de ruído o mais baixa possível, já que o ruído que vem com o sinal não é possível eliminar.

Posto isto, e dado que normalmente não é possível obter máximo ganho e mínima figura de ruído simultaneamente, é necessário fazer o dimensionamento de amplificadores de pequenos sinais tendo em vista a menor figura de ruído possível.

Partindo dos parâmetros-S do transistor é possível através de algumas manipulações matemáticas (ver ref.[10] para mais informação) obter círculos de figura de ruído constante (inclusive ponto óptimo de ruído mínimo). Partindo destes círculos e dos círculos de ganho constante, é necessário chegar a um compromisso (ganho vs ruído) para proceder ao dimensionamento da malha de adaptação à entrada do transistor. Quanto à malha de adaptação à saída do transistor é dimensionada para o máximo ganho, ou seja é feita uma adaptação conjugada.

5.4 Conclusão

Foi visto que neste capítulo que há dois métodos para o projecto e dimensionamento de amplificadores de pequenos sinais. Assim e caso se pretenda um amplificador para um sistema de recepção, em que o ruído é um factor crítico, de se projectar-se o amplificador de modo a ter a menor figura de ruído possível, caso contrário a melhor solução é mesmo a implementação para máximo ganho.

Capítulo 6

Desenho e simulação do Amplificador de Baixo Ruído

6.1 Introdução

Neste capítulo vai-se proceder ao desenho e simulação de um amplificador de baixo ruído. Este vai ser constituído por dois andares em cascata sendo que o primeiro vai ser projectado para ruído mínimo e o segundo para máximo ganho. À saída do segundo andar vai estar um filtro, que tem por objectivo filtrar a frequência imagem.

6.2 Arquitectura do Amplificador

O amplificador de baixo ruído é constituído por, um andar de baixo ruído, um andar de ganho e um filtro passa banda, a arquitetura geral do bloco está representada na seguinte figura.

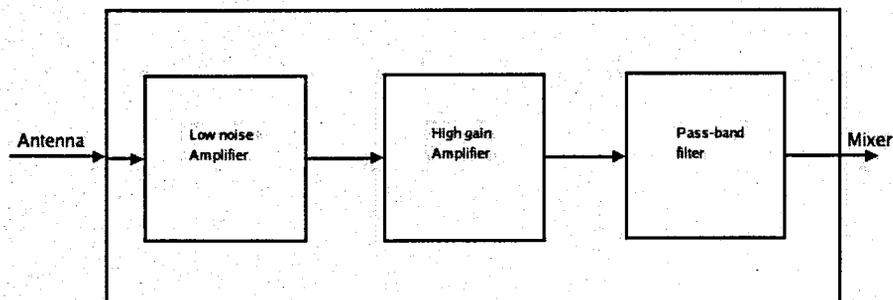


Figura 6.1: Arquitectura geral do LNA

O transistor que constitui o primeiro andar é um *Low noise Pseudomorphic HEMT* ATF-34143, este transistor foi escolhido por apresentar uma figura de ruído bastante baixa á frequência de interesse, outros dos motivos da sua escolha foi o seu elevado ganho. O segundo andar, é um andar de ganho e é constituído pelo transistor ATF-21186, que é um transistor capaz de ter um elevado ganho com uma figura de ruído não muito alta. O filtro é responsável pela remoção da frequência imagem, do sinal recebido.

Para a construção deste amplificador optou-se por escolher o substrato *RO3210*, porque tem uma elevada permitividade o que proporciona linhas pequenas. As principais características são:

- $E_r = 10.2$
- $H = 0.64mm$
- $TanD = 0.003$

6.3 Circuitos de polarização

O circuito de polarização utilizado para o LNA, é igual ao circuito de polarização do primeiro andar do PA. Para mais informação sobre o mesmo, consultar a secção 4.7.1 .

6.4 Desenho e simulação do filtro

O filtro projectado tem o objectivo de filtrar unicamente a frequência imagem que pode degradar o sinal após a passagem deste pelo mixer. Como tal as características deste não são muito exigentes.

Características gerais do filtro:

- Banda de passagem 2.20GHz- 2.29GHz
- Ripel na banda de passagem 0.5dB máximo

Para implementar o filtro optou-se por utilizar uma estrutura do tipo *Hairpin-Line*, porque produz uma estrutura compacta. O filtro *Hairpin-Line*, consiste num filtro de linhas de meio comprimento de onda acopladas que estão dobradas sobre si próprias numa figura tipo U.

As resposta do filtro, após ser efectuada uma simulação electromagnética do mesmo está representada na figura 6.2. O resultado foi um filtro com uma largura de banda de 200MHz, centrada na banda de passagem pretendida, este alargamento da banda foi originado para que o S_{11} e S_{22} do filtro apresentassem valores abaixo dos $-18dB$.

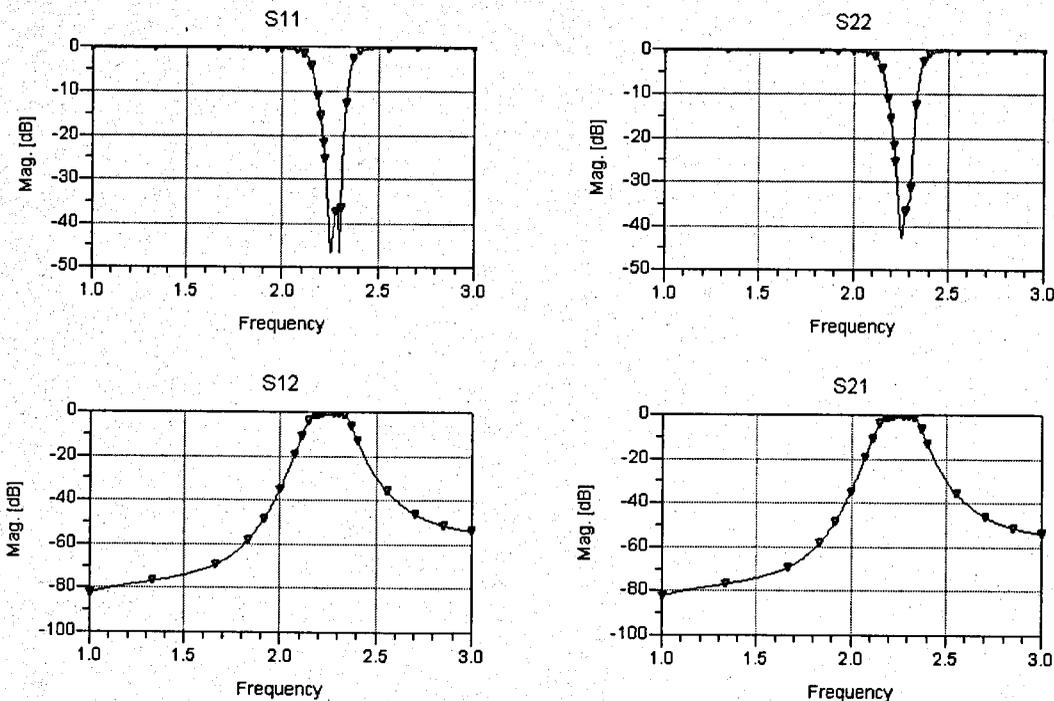


Figura 6.2: Parametros S do filtro

O layout final do filtro está no anexo 4, e os cuidados que se teve aquando da sua construção foi limitar o espaçamento mínimo entre as linhas acopladas de forma a facilitar a sua realização prática.

6.5 Andar de baixo ruído

6.5.1 Dimensionamento

Para o este andar a principal preocupação prendeu-se com o facto de termos de construir um andar com a mínima figura de ruído possível, como tal teve-se de fazer a adaptação do transistor para ruído mínimo.

O primeiro passo efectuado foi procurar na folha de características do transistor, qual a polarização óptima para se obter o mínimo ruído á frequência de interesse. A datasheet aponta para um $V_{DS} = 3V$ e um $I_{DS} = 20mA$. Para estes valores a NF (figura de ruído) do transistor é de $NF_{min} = 0.19dB$.

Depois deste passo efectuado, começamos por calcular os círculos de estabilidade (figura 6.3) , e como se pode verificar há uma grande área do diagrama de Shmith para a qual o transistor é instável, e por esse motivo optou-se por recorrer a uma técnica de estabilização, que consiste em colocar uma pequena indutância (tipicamente menor que $1nH$) entre a source do transistor e a massa, diminuindo-se assim o ganho do transistor, e portanto aumentando a sua estabilidade. No nosso caso a indutância foi implementada recorrendo a duas linhas colocadas entre cada pino de source do transistor e a massa. Os valores dessa linhas são:

- Largura - $1mm$
- Comprimento - $3.9mm$

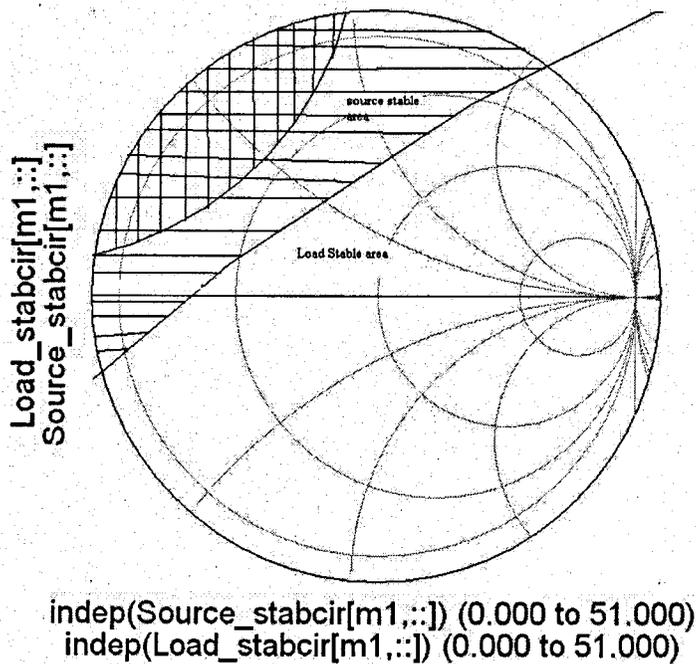


Figura 6.3: Círculos de estabilidade do transistor

Depois de efectuada a estabilização do transistor (ver círculos de estabilidade figura 6.4), foi calculada a carga óptima a colocar na gate do transistor (Z_{source}) de forma a se obter a menor figura de ruído possível, e calculou-se também a carga óptima a ligar ao dreno (Z_{load}) de forma a se obter o máximo ganho na malha de adaptação (resultados disponíveis na tabela 6.1).

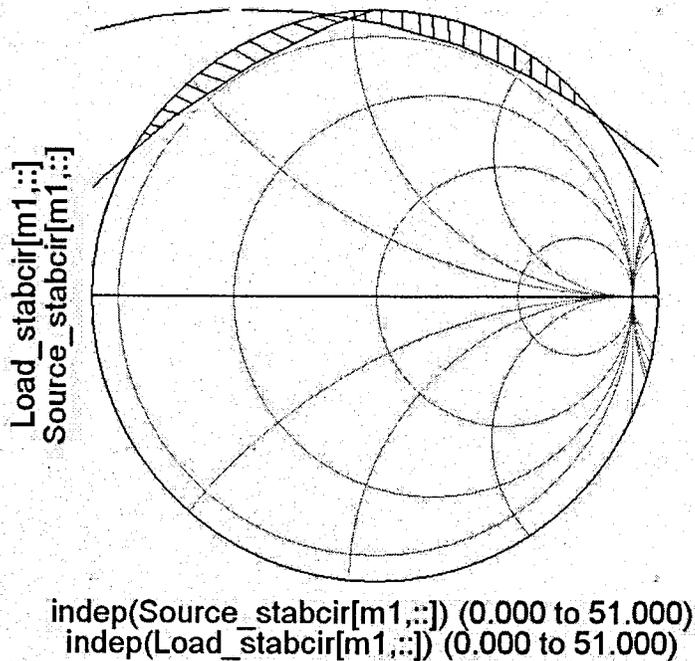


Figura 6.4: Circulos de estabilidade do transistor com bobine entre a source e a massa

| Frequência | NF_{min} | Ganho | Z_{source} | Z_{load} |
|------------|------------|----------|----------------|----------------|
| 2.245GHz | 0.205dB | 12.886dB | $25.2 + j51.9$ | $28.3 + j32.2$ |

Tabela 6.1: Resultado da adaptação do transistor para baixo ruído

Para a construção das malhas de adaptação do amplificador utilizaram-se linhas de 50Ω e stubs balanceados. Os stubs balanceados são muito utilizados neste tipo de amplificadores porque o facto de serem balanceados faz com que exista simetria do circuito logo diminui-se o problema de acoplamento entre as linhas.

6.5.2 Simulação

Para a caracterização do amplificador, foram simulados os seus parametros-S para pequenos sinais. Os resultados obtidos após ajuste das malhas de adaptação estão apresentados nas figuras 6.5,6.6,6.15, repectivamente, o ganho inverso do amplificador apresenta um valor de $-15dB$. Foi necessário um ajuste das malhas para se melhorar o S_{11} e S_{22} do amplificador, contudo foi necessário estabelecer um compromisso entre o ganho a figura de ruído e os coeficientes de reflexão.

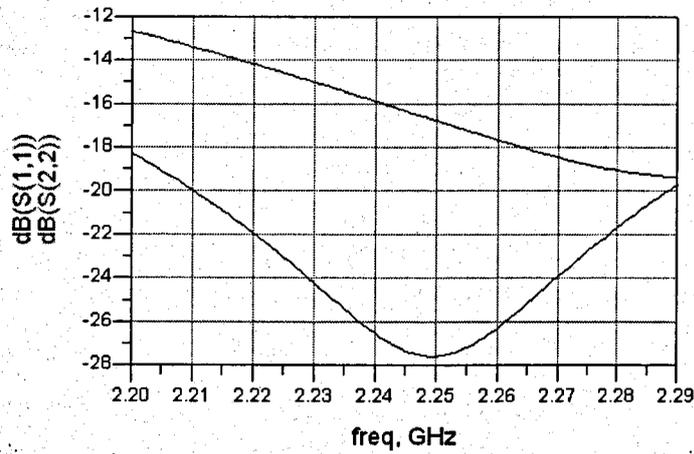


Figura 6.5: S_{11} e S_{22} do amplificador

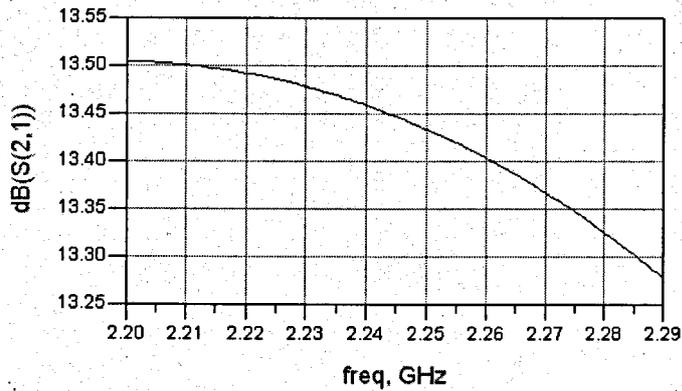


Figura 6.6: Ganho do amplificador

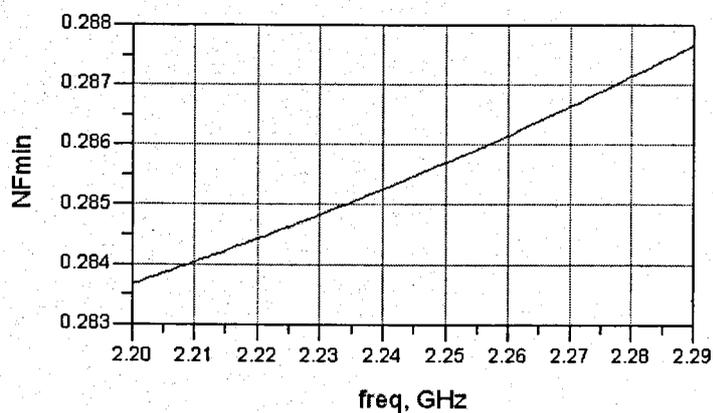


Figura 6.7: Figura de ruído

Pode-se verificar das características do amplificador que o seu ganho é maior do que o previsto teoricamente. Isto deve-se ao facto de se ter feito um ajuste ao amplificador de forma a melhorar o S_{11} e S_{22} , o que também originou aumento do ganho e diminuição da figura de ruído.

Foi também simulado o factor de estabilidade e concluiu-se que o amplificador é estável para todas as frequências, isto é em parte devido á polarização ser efectuada com uma linha de $\lambda/4$, e ainda pelo facto de a source do transistor não estar directamente ligada a massa mas sim através de uma linha que limita muito o ganho a elevadas frequências.

6.6 Desenho e simulação do andar de ganho

6.6.1 Dimensionamento

Como neste andar a característica de ruído não necessita de ser tão boa como no primeiro andar (previligiase o ganho em detrimento do ruído, uma vez que este é muito mais crítico no primeiro andar) foi escolhida uma polarização do transistor que apresenta-se o maior ganho ($I_{DS} = 70mA$ e $V_{DS} = 3V$).

Este transistor também apresentava uma área de instabilidade muito grande, por isso teve-se que utilizar também a técnica da pequena indutância entre a source do transistor e a massa, na figura 6.8, estão representados os círculos de estabilidade (o transistor é instável nas zonas sombreadas). A indutância utilizada neste transistor foi a mesma utilizada no transistor do andar de baixo ruído, como tal as dimensões das linhas utilizadas são iguais.

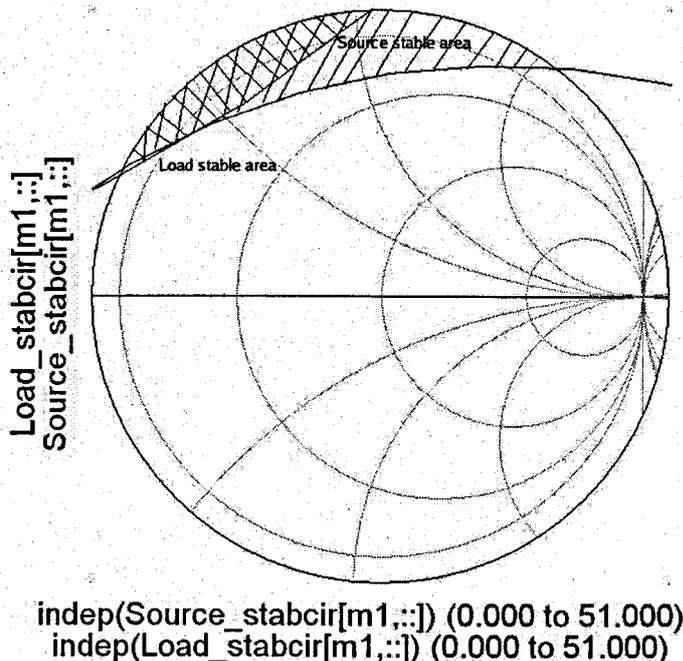


Figura 6.8: Círculos de estabilidade do transistor

Na tabela 6.2, estão representadas as cargas óptimas para que se obtenha o maior ganho possível com este transistor.

| Frequência | NF_{min} | Ganho | Z_{source} | Z_{load} |
|------------|------------|----------|----------------|----------------|
| 2.245GHz | 0.560dB | 13.403dB | $24.2 + j49.2$ | $19.4 + j12.8$ |

Tabela 6.2: Resultado da adaptação do transistor

Para efectuar a adaptação deste transistor, tal como no andar anterior também se utilizou a técnica de linhas de 50Ω e stubs balanceados.

6.6.2 Simulação

A simulação deste andar obteve-se recorrendo aos parâmetros-S para pequenos sinais do amplificador. As principais características do amplificador estão representadas na figuras seguintes (6.9,6.11,6.10).

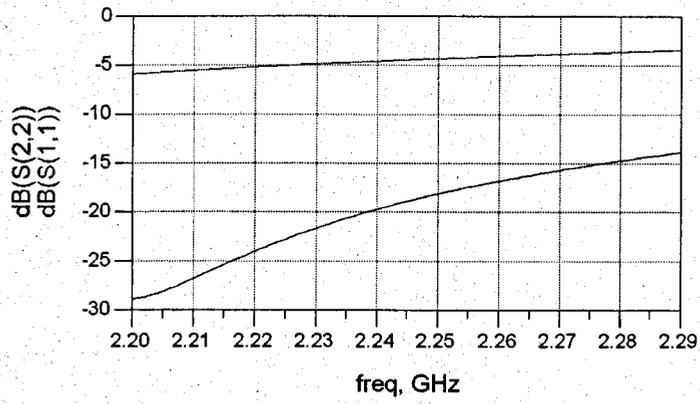


Figura 6.9: S_{11} e S_{22} do amplificador

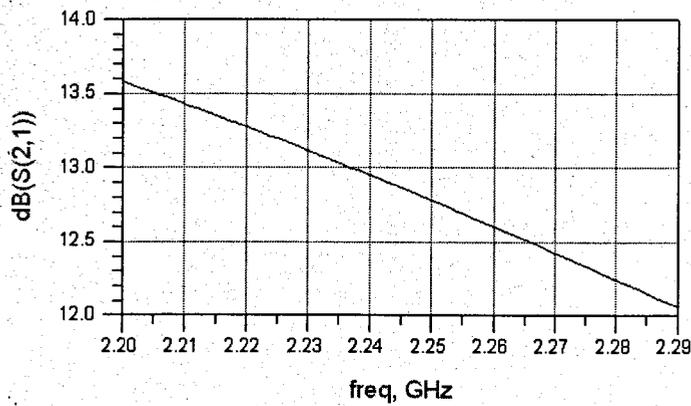


Figura 6.10: Ganho do amplificador

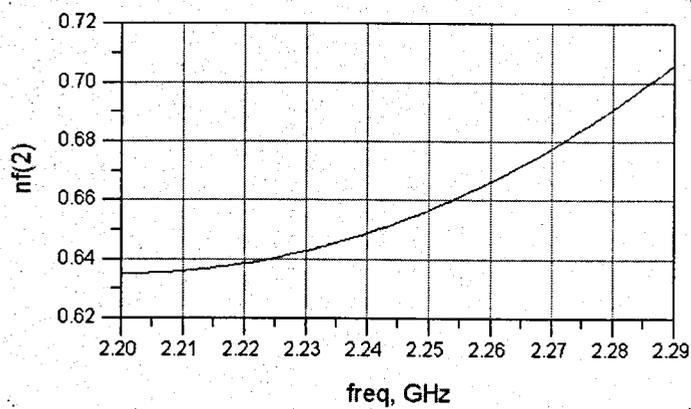


Figura 6.11: Figura de ruído

6.7 Simulação do LNA

Depois de se ter testado todos os componentes elementares do LNA, simulou-se o conjunto dos dois amplificadores e filtro. Foi necessário ajustar valores de algumas linhas de adaptação de forma a melhorar a resposta do amplificador, tal como o S_{11} . O valor do S_{11} é importante que se mantenha baixo para assim diminuir o valor de v_{swr} . O S_{11} e S_{22} do amplificador estão apresentados na figura 6.12, o ganho e o ganho inverso do amplificador estão nas figuras 6.13 , 6.14 respectivamente, a figura de ruído está apresentada na figura 6.15.

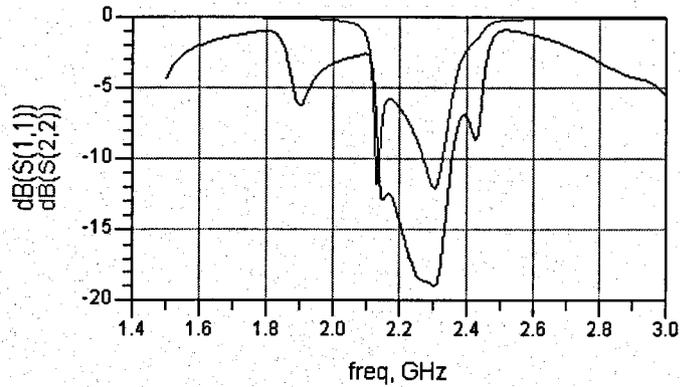


Figura 6.12: S_{11} e S_{22} do LNA

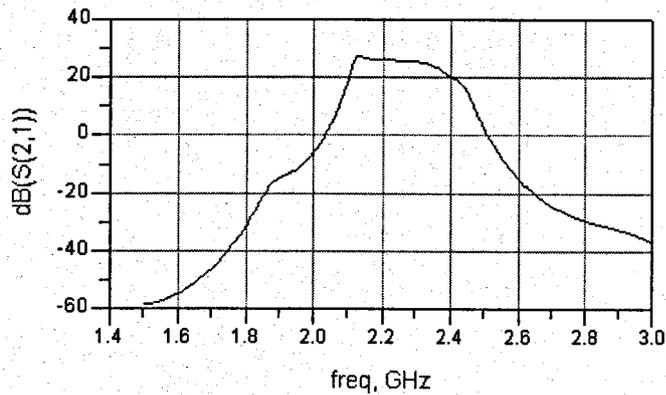


Figura 6.13: Ganho do LNA

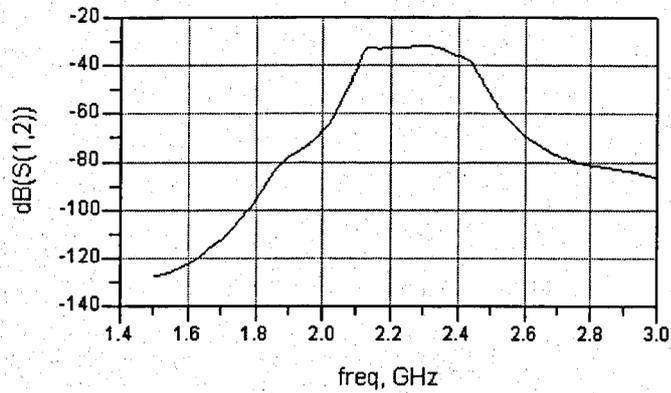


Figura 6.14: Ganho inverso do LNA

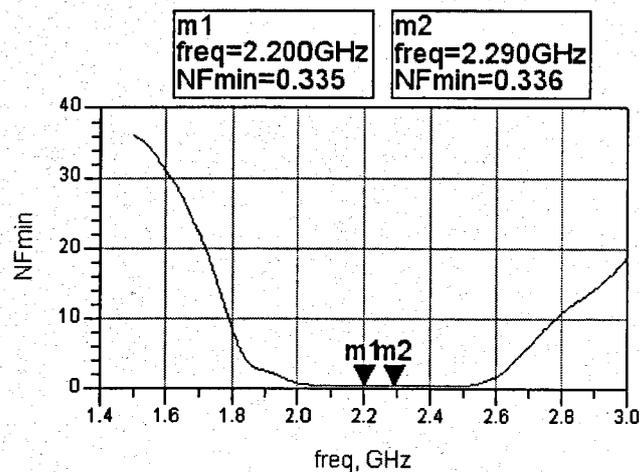


Figura 6.15: Figura de ruído do LNA

Temos então as principais características deste LNA que atingiu todos os objectivos mínimos necessários:

- Ganho- $26dB$
- Largura de Banda- $2.20GHz - 2.29GHz$
- Figura de ruído- $0.334dB$
- $S_{11,max}$ -- $14.4dB$
- $S_{22,max}$ -- $6.4dB$

6.8 Layout

Na construção do layout deste amplificador tiveram-se os cuidados que são sempre aplicados a estes tipos de circuitos, tais como deixar o espaçamento necessário entre as linhas de adaptação e as pistas de massa, tipicamente maior que dez vezes a espessura do substrato, outro aspecto a ter em conta neste amplificador é o facto de este conter os circuitos de polarização no mesmo substrato que é utilizado para a implementação da parte de RF.

Layout obtido está no anexo 3.

6.9 Conclusão

Tal como previsto inicialmente, o facto do segundo andar ter sido dimensionado para máximo ganho e não para ruído mínimo, em quase nada prejudicou a figura de ruído. De resto tudo está dentro do previsto.

Capítulo 7

Conclusões finais

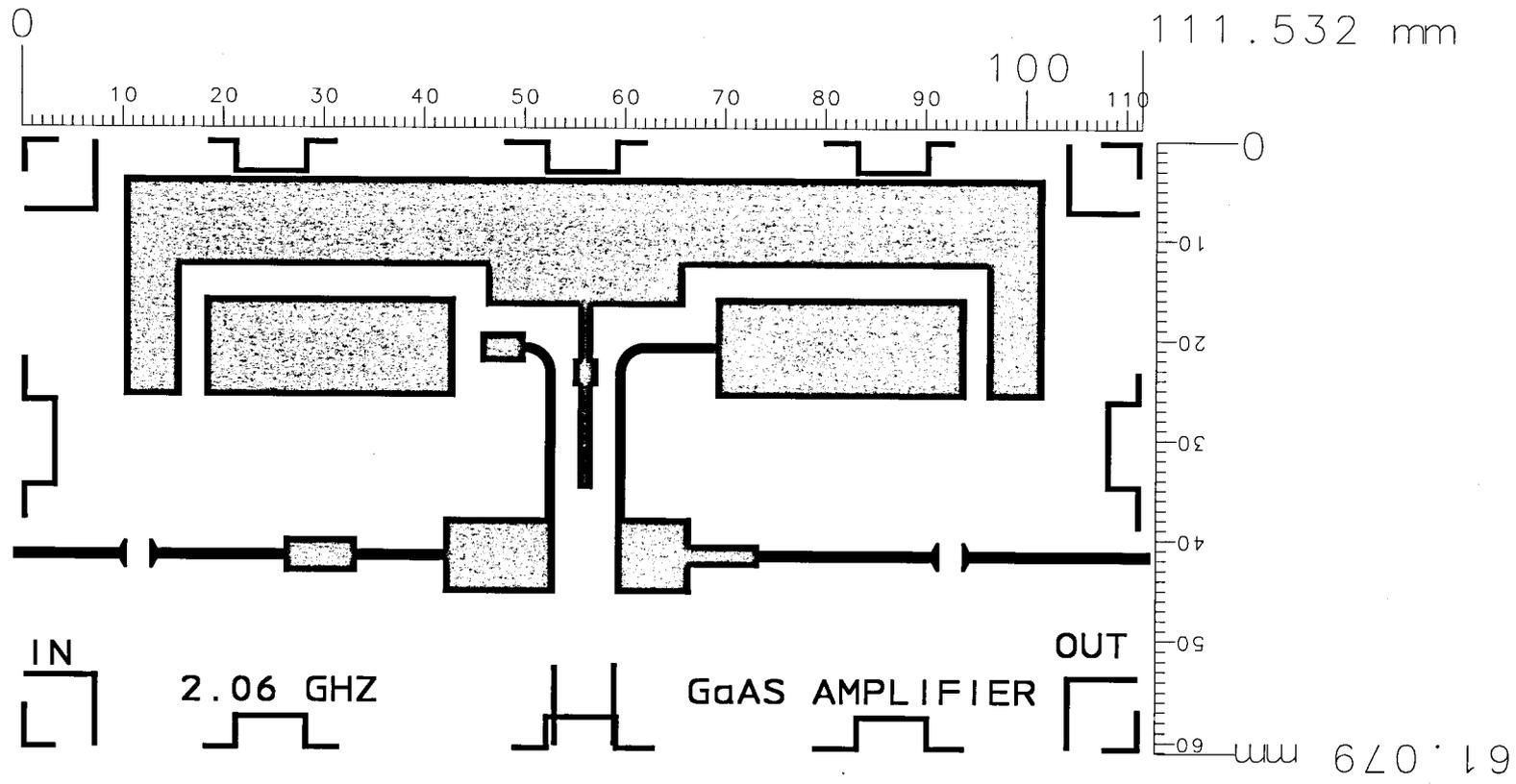
Desenho de amplificadores de potência de estado sólido, na nossa opinião está longe de ser uma ciência exacta. É uma área em franco desenvolvimento, quer a nível de tecnológico (componentes activos) , quer a nível de técnicas de desenho de amplificadores, mas é também uma área acerca da qual há muito pouca informação. O nosso trabalho ficou-se maioritariamente pela simulação devido a vários factores. Conseguimos contudo projectar e simular completa e exhaustivamente quer o amplificador de baixo ruído quer o amplificador de potência, sendo este o mais trabalhoso, uma vez que era uma área na qual não tinha-mos nenhum *background* e portanto tivemos de começar literalmente pelo início. De qualquer das maneiras ficamos bastante satisfeitos com os resultados da simulação e a informação contida neste relatório é mais do que suficiente para a posterior continuação do trabalho, e que se resume apenas á implementação prática.

Bibliografia

- [1] Mrf6p21190hr6.
- [2] Thermal measurement methodology of rf power amplifiers.
- [3] M. Albulet. *RF Power Amplifiers*. Noble Publishing, 1962.
- [4] C. A. Balanis. *Antenna Theory Analysis And design*. John Willey e Sons, 2nd. edition, 1997.
- [5] R. E. Collin. *Foundations for Microwave Engineering*. McGraw Hill, New York, 2nd. edition, 1992.
- [6] S. C. Cripps. *Advanced Techniques in RF Power Amplifiers Design*. Artech House, 2002.
- [7] P. Guillermo, Gonzalez. *Microwave Transistor Amplifiers Analysis and Design*. Prentice -Hall, Englewood Cliffs, 1984.
- [8] M. M. Hella and M. Ismail. *RF CMOS Power Amplifiers Theory, Design and Implementation*. Kluwer Academic Publishers, 2002.
- [9] H. Jia-Sheng and M. Lancaster. *Microstrip Filters for RF/Microwave Applications*. John Wiley e Sons,inc, 2001.
- [10] D. M. Pozar. *Microwave Engineering*. John Willey, 2nd. edition, 1997.
- [11] X. Zhang, L. E. Larson, and P. M. Asbeck. *Design of Linear RF Outphasing Power Amplifiers*. Artech House, Norwood, 2003.

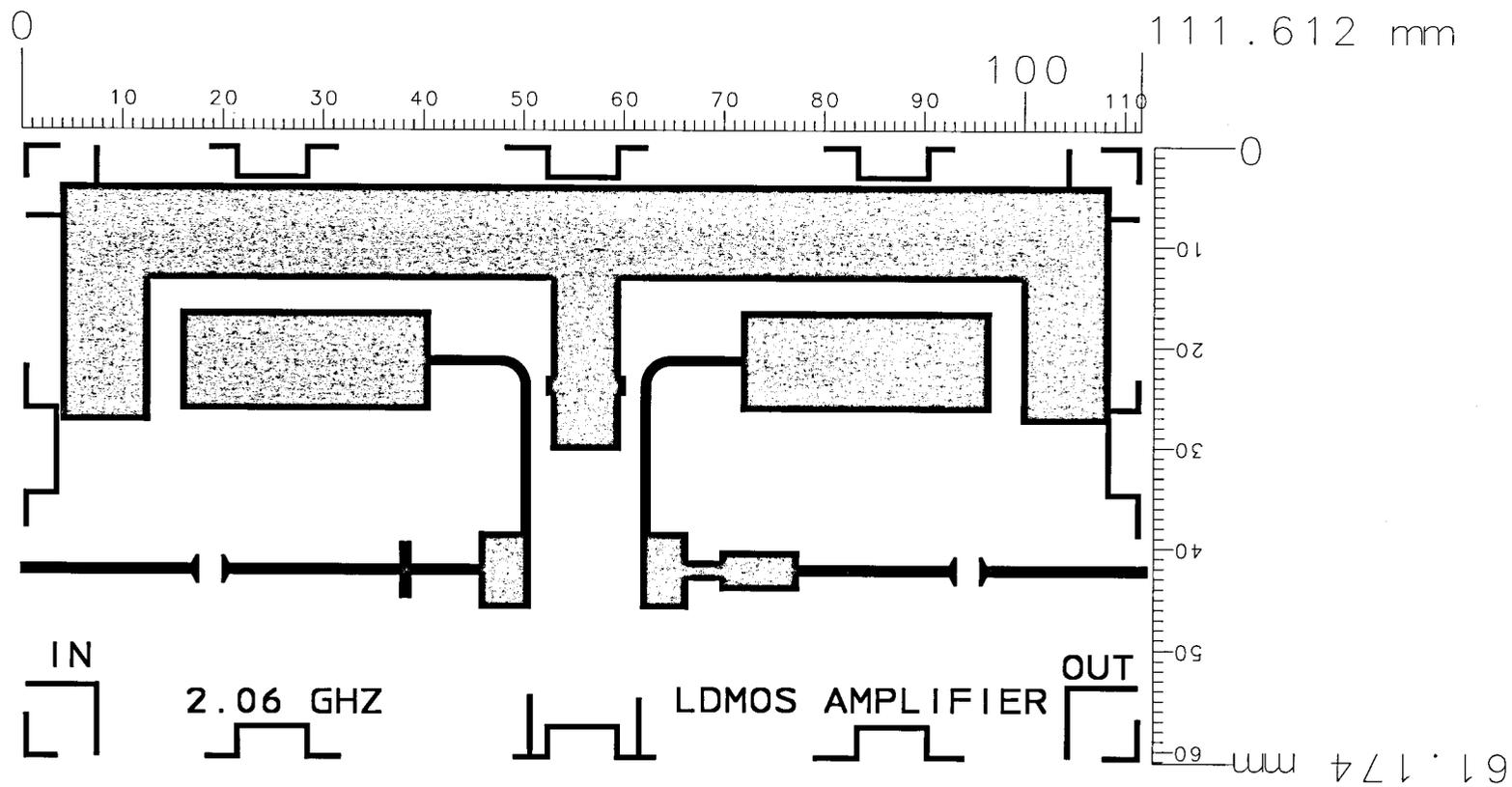
Capítulo 8

Anexo I



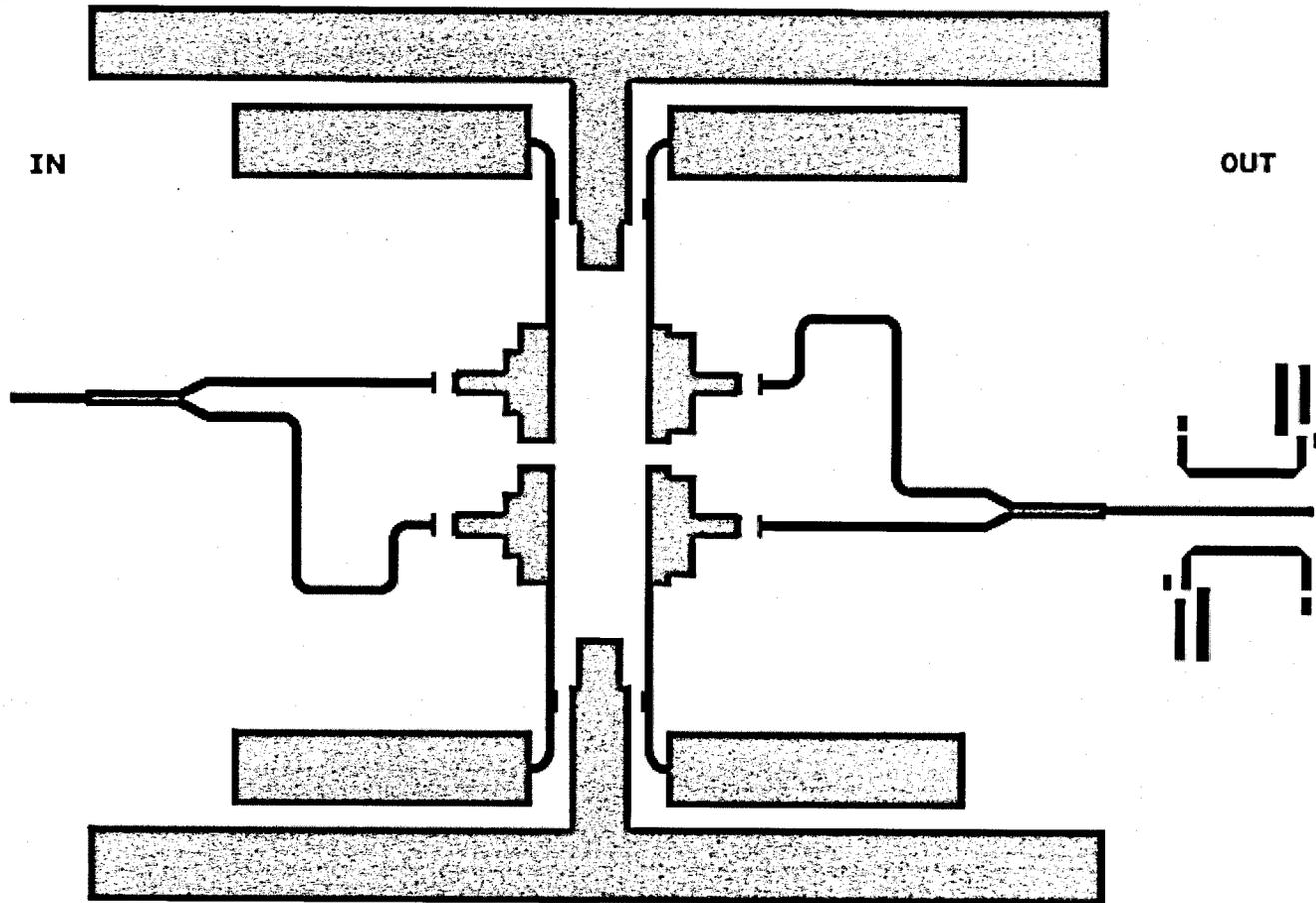
Capítulo 9

AnexoII



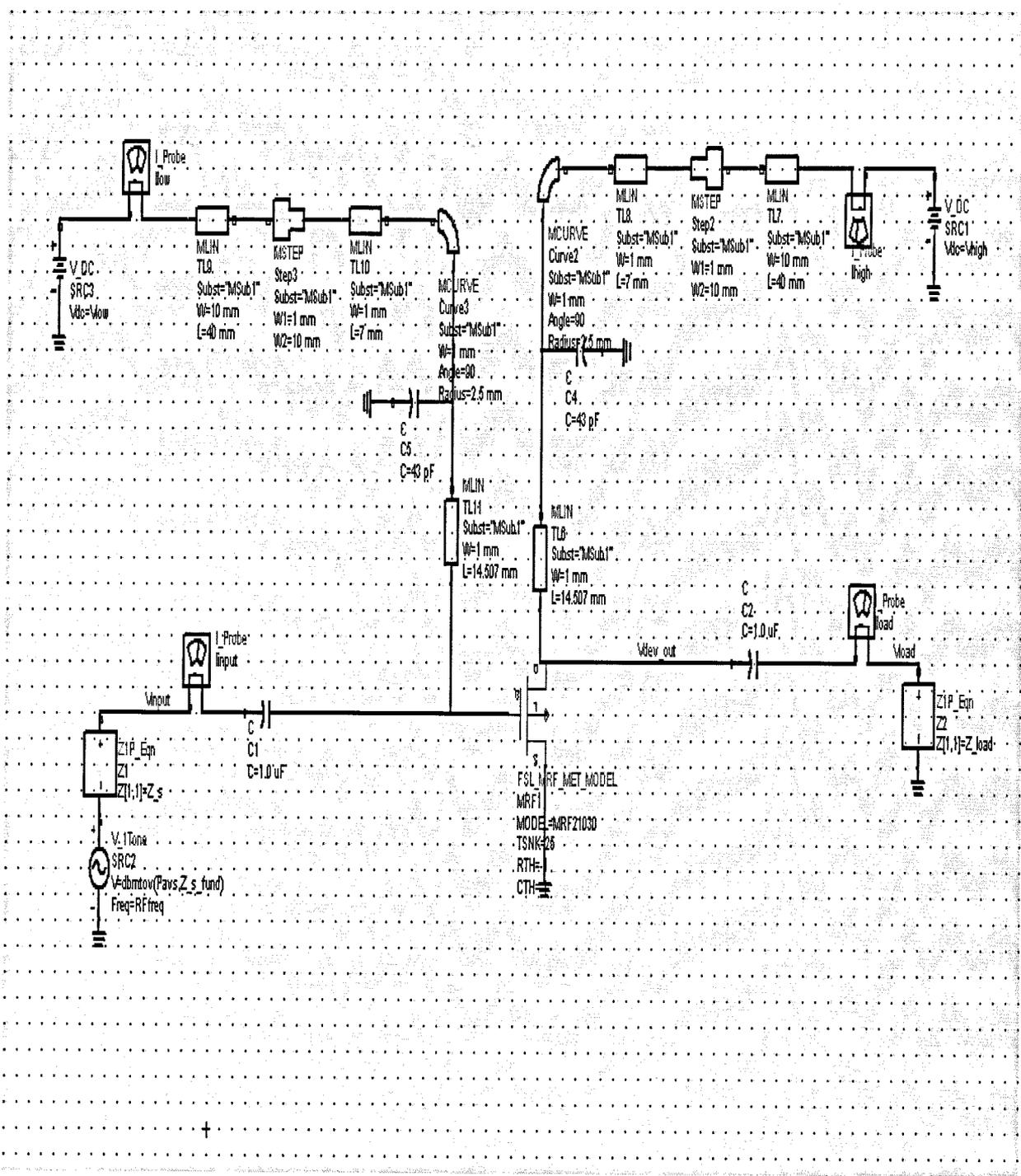
Capítulo 10

Anexo III



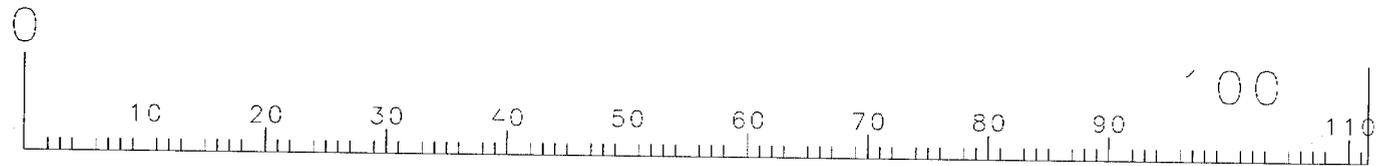
Capítulo 11

Anexo IV

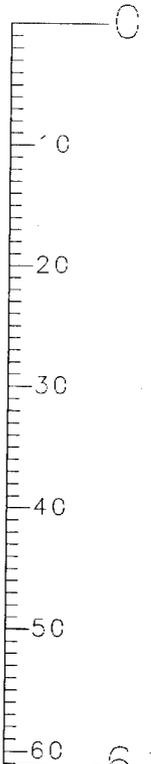
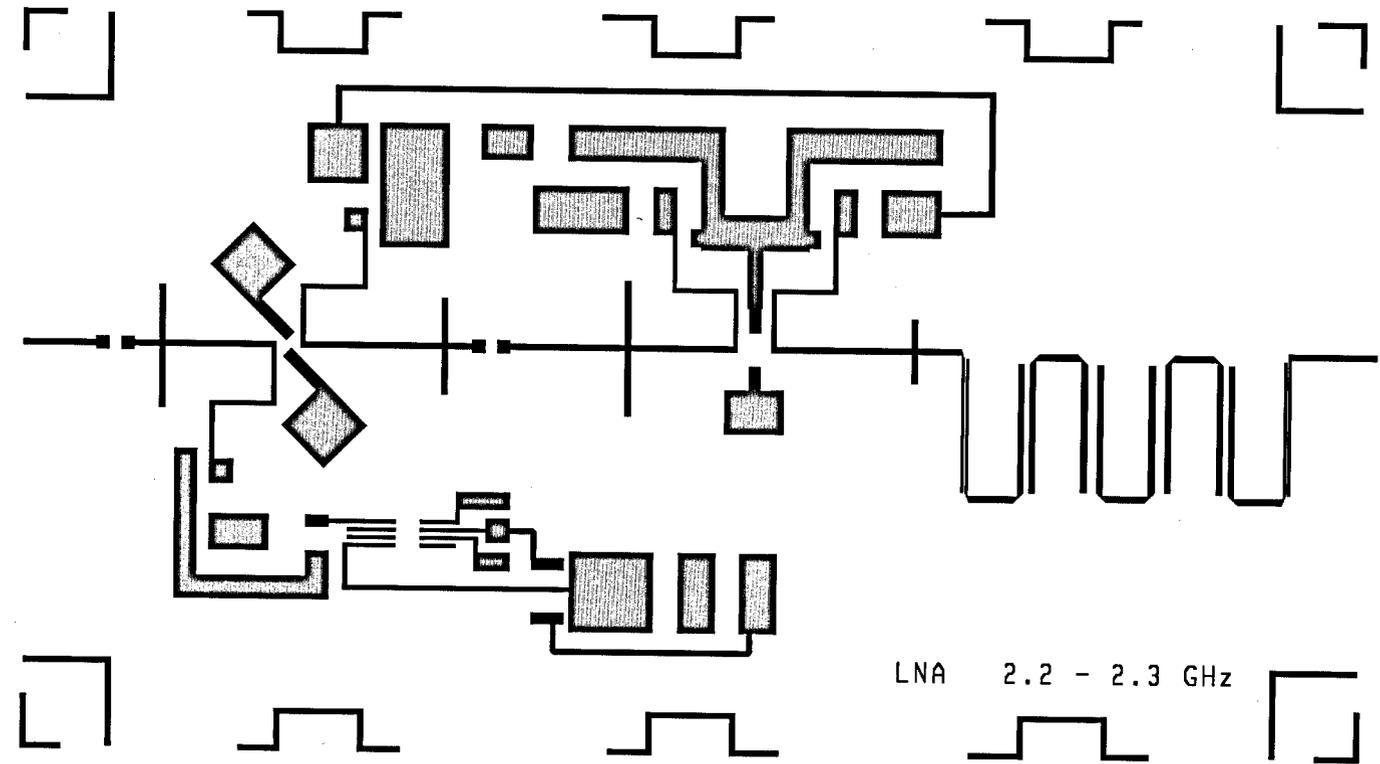


Capítulo 12

Anexo V



111.562 mm



LNA 2.2 - 2.3 GHz

61.29 mm



FACULDADE DE ENGENHARIA
UNIVERSIDADE DO PORTO

BIBLIOTECA



0000104943