

Resumo

Apresenta-se nesta dissertação um Sistema de Ajuda ao Projecto e Implementação em tempo real de Filtros digitais utilizando microprocessadores de sinal, SAPIFD-DSP. Este sistema foi desenvolvido com o MATLAB™ e as ferramentas de desenvolvimento do microprocessador de sinal de vírgula flutuante TMS320C30 da Texas Instruments™. O SAPIFD-DSP permite passar, de forma automática, das fases de aproximação e realização de filtros digitais á implementação em tempo real no microprocessador de sinal. O sistema contempla, também, a possibilidade de configurar a partir do MATLAB™ as condições de funcionamento dos conversores analógico-digital e digital-analógico do suporte de implementação, dotado com o TMS320C30, de forma a ser possível avaliar os limites de funcionamento em tempo real das implementações de filtros digitais.

No sentido de desenvolver aquele sistema, realizou-se uma sistematização das técnicas mais utilizadas na aproximação por filtros digitais, nomeadamente, a aplicação de janelas, o método da amostragem da resposta em frequência e a aproximação óptima - utilizando o algoritmo de Parks-McClellan - para filtros FIR e a transformação de filtros analógicos para as aproximações por filtros IIR. Destaca-se em especial nessa sistematização, para cada técnica, a relação entre a ordem da aproximação e as outras especificações impostas ao filtro aproximado. Para a técnica de aproximação por aplicação de janelas aquela sistematização implicou, neste trabalho, a determinação da constante característica das janelas, de tal forma que a característica de tentativa erro associada a esta técnica de aproximação é reduzida ou totalmente eliminada no SAPIFD-DSP. Apresentam-se, também, neste trabalho os resultados duma avaliação comparativa, não exaustiva, entre a ordem das aproximações por filtros FIR e a ordem das aproximações por filtros IIR, para as mesmas especificações.

No SAPIFD-DSP contemplam-se as realizações de filtros digitais aritmeticamente menos exigentes na implementação, nomeadamente, a realização directa e simétrica-directa para filtros FIR, e para os filtros IIR a realização na forma série, respeitando o algoritmo de Jackson, e a realização na forma paralela. A consideração destas estruturas de realização de filtros digitais no SAPIFD-DSP resultou duma avaliação prévia das necessidades aritméticas e de registos na implementação, da qual se apresentam também os resultados.

Para as implementações de filtros digitais realizadas no TMS320C30, que integram o SAPIFD-DSP, apresentam-se os resultados duma avaliação em que se comparam as mesmas quanto ao número de ciclos de instrução e quanto ao número de posições de memória exigidos, de forma a identificar quais as implementações neste microprocessador de sinal mais adequadas para funcionamento em tempo real. Demonstra-se também o benefício na utilização da memória cache deste microprocessador de sinal na redução do tempo de execução das implementações de filtros digitais.

Como forma de validação do funcionamento do SAPIFD-DSP utilizou-se o mesmo na obtenção de soluções de implementação em tempo real, para um filtro passa baixo e para um filtro rejeita banda,

validadas por verificação da correspondente resposta em frequência real, para as quais se discutem, também, os efeitos dos erros numéricos.

Por último, apresentam-se também nesta dissertação os aspectos teóricos e práticos a considerar na implementação de filtros digitais em microprocessador de sinal de vírgula fixa. Nomeadamente, referem-se os métodos a utilizar na determinação e aplicação de factores escala, comparam-se as várias estruturas de realização quanto à sensibilidade aos erros numéricos e indicam-se alguns esquemas para redução dos efeitos daqueles erros.

Abstract

In this dissertation is presented an Aid System to the Project and real time implementation of Digital Filters using Digital Signal Processors, SAPIFD-DSP. The system was developed with the MATLAB™ software and the development tools of the Digital Signal Processor (DSP) TMS320C30 from Texas Instruments™. This system covers the main phases of the digital filter design and implementation process, allowing automatically to pass from the approximation and realization phases of digital filters to the real time implementation on the DSP. It is also possible with SAPIFD-DSP, under MATLAB™ control, to define the working conditions of the A/D and D/A converters of the TMS320C30 hardware support allowing the evaluation of the real time working limits of the digital filter's implementations.

As a support to the development of the SAPIFD-DSP, a systematisation of the most used approximation techniques of digital filters, namely the windowing technique, the frequency sampling technique, the optimal approximation - using Parks-McClellan algorithm - for FIR filters and the transformation of continuous time filters for IIR filters, was done. For each one technique the relation between the order and the other variables of the approximation phase is detailed. For the windowing technique that systematisation implied, in this work, the determination of the characteristic constant of each window in such a way that the trial and error characteristic of this technique could be reduced or totally eliminated in the SAPIFD-DSP. There are also presented the results of an evaluation which compares the order of the approximation techniques for FIR filters with the order of the approximation techniques for IIR filters.

In the SAPIFD-DSP are contemplated the realization structures arithmetically less demanding at implementation, namely, the direct and the symmetric-direct forms for FIR filters, the cascade form, using Jackson's algorithm, and the parallel form for the IIR filters, selected as result of a comparative evaluation.

The assembly implementations of digital filters that integrated the SAPIFD-DSP, realized for the TMS320C30, are also compared based on the number of instruction cycles and on the number of memory positions required, to find out the most adequate digital filter's implementation in real time with this DSP. It is also demonstrated the benefit of the use of the cache memory of this DSP in the real time performance of the digital filter implementations.

As a way to validate the SAPIFD-DSP, the results of its use on the project and implementation of a low pass filter and a band reject filter are presented. The effects of finite word length processing in those filter's implementations are also discussed.

There are also presented in this dissertation the main aspects concerning the implementation of digital filters in fixed point DSP's. Namely, there are referred the methods for calculating and applying scaling factors and there are also referred the realization structures as concern to the numerical error's effects and some schemes to reduce them.